计算机考研系列书课包

玩转计算机组成原理

[主讲人 刘财政

第六讲 总线系统

本讲内容

* * * *

考点一: 总线概述

考点二: 总线通信控制 ★★★





基本概念



总线分类



总线组成

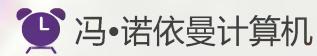


总线性能指标

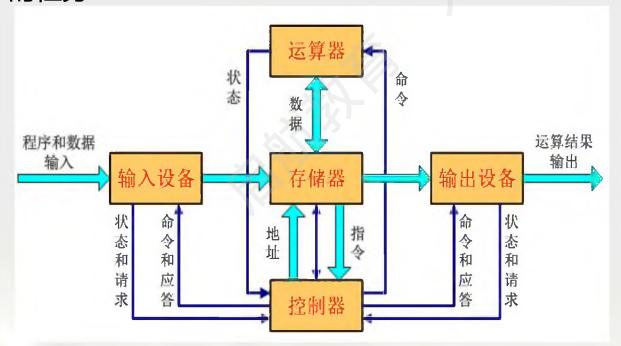


总线结构

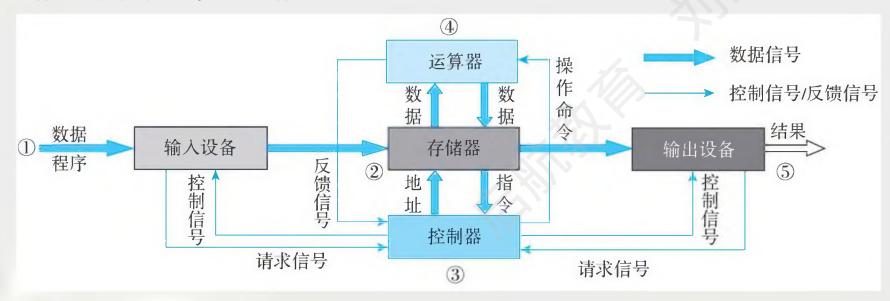
基本概念

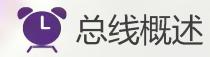


》"存储程序"思想:将事先编好的程序和原始数据送入主存中,然后启动执行。计算机能在不需操作人员干预下,自动完成逐条取出指令和执行指令的任务

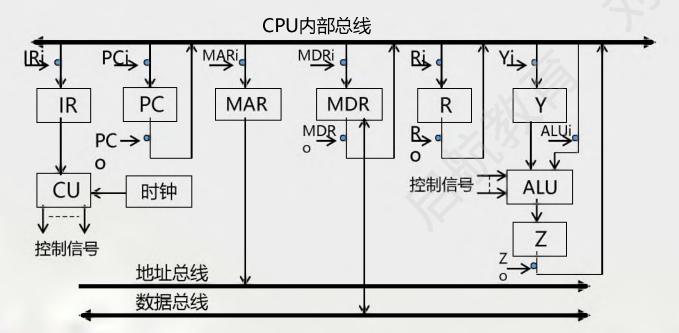


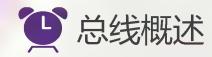
运算器,控制器,存储器,输入设备,输出设备;这些设备不在一个元件中,而是分布在不同的位置上,那么就需要一些线路将这些部件连接起来,例如鼠标和键盘,需要USB线路连接在主机上,这个线路就是总线。请注意,这些线路是真真实实的物理线路。



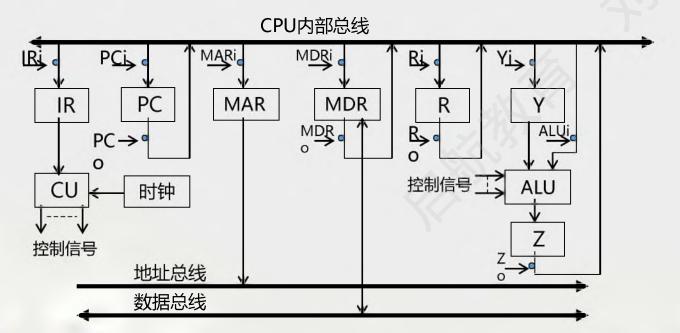


□ 总线: 计算机系统的各模块之间或模块内部传送信息的通路称为总线,是从两个或两个以上的源部件传送信息到一个或多个部件的一组传输线,是系统多个功能部件信息交换的公共通路。





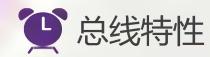
- □ 总线采用半双工工作方式,即分时与共享的方式进行工作,
- □ 所谓分时就是任意时刻,只能由一个设备发送数据,其余设备可以接受数据;
- □ 所谓共享就是总线是系统多个功能部件信息交换的公共通路。





总线的特性包括机械特性、电气特性、功能特性和时间特性4个方面

- (1) 机械特性: 机械特性又称为物理特性,指总线在机械上的连接方式,如插头与插座所使用的标准,包括几何尺寸、形状,引脚根数及排列顺序等,以便能正确无误地连接。大家熟悉的USB,type-C等接口,他们的外形不一样,就是机械特性。
- (2) 电气特性: 电气特性指总线的每一根线上<mark>信号的传递方向</mark>及有效的电平范围。比如USB电压是5V, 这就是电气特性。



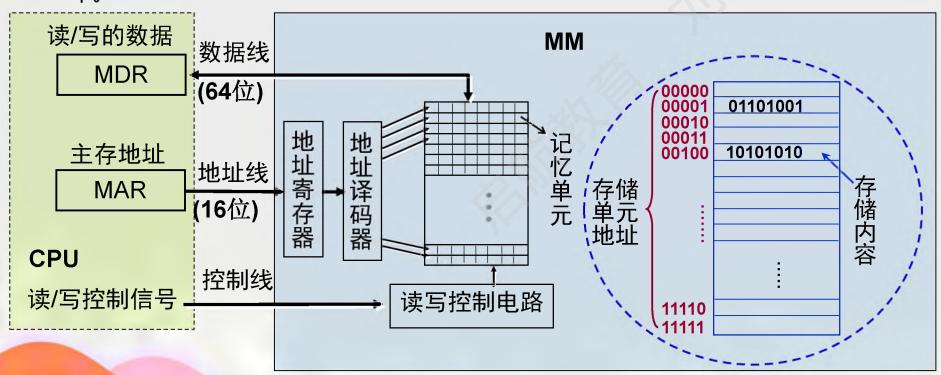
总线的特性包括机械特性、电气特性、功能特性和时间特性4个方面

- (3) 功能特性: 功能特性用以描述总线中每一根线的功能。如读/写、中断信号、DMA控制信号等。一般指的是地址总线给出地址、数据总线传递数据、控制总线传递控制信号。
- (4) 时间特性: 时间特性定义总线上各信号有效的时序关系, 一般用信号时序 图描述。总线既然是分时共享的线路, 各个部件的使用就需要通过分时的使用, 时间特性就是要对各个部件使用的先后顺序进行安排。

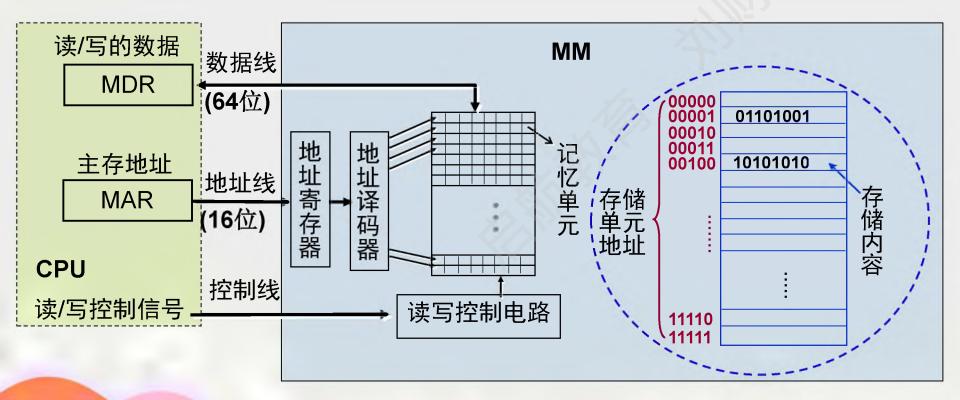
总线分类



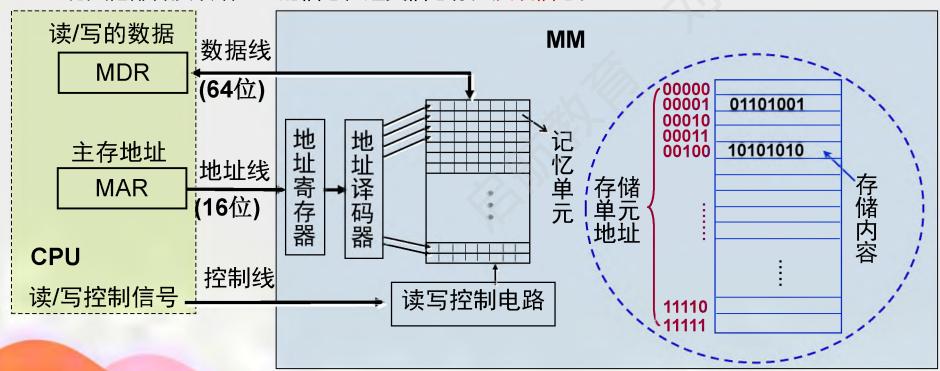
- □ 按照总线传递的内容,可分为地址总线、数据总线和控制总线。
- □ 地址总线:用来传输CPU当前要存取的数据或指令的地址,只能从CPU发向外部设备 (内存或者输入/输出设备),是一条单向总线,这个地址可能是内存地址或者IO地址。
- □ 地址总线的位数决定了CPU的寻址能力,如果地址总线是n位,那么可以寻址的个数是2ⁿ个。



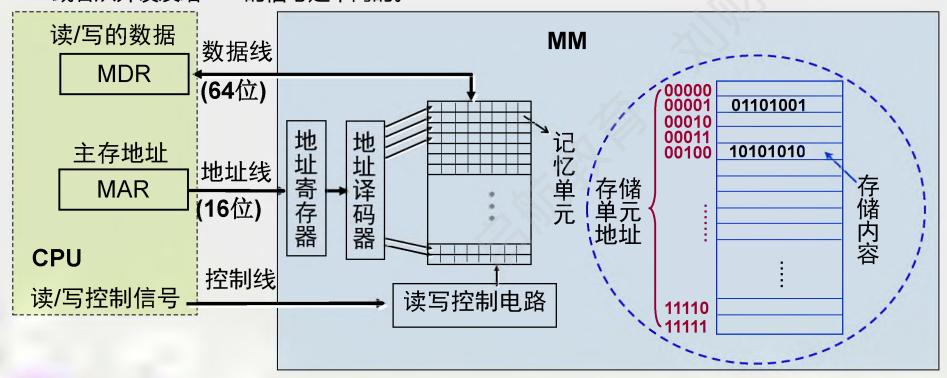
- □ 按照总线传递的内容,可分为地址总线、数据总线和控制总线。
- □ 数据总线: CPU与内存或其他器件之间的数据传送的通道,是一条双向总线。数据总线的宽度决定了CPU和计算机外部设备之间每次交换数据的位数。
- □ 通常这个总线宽度等于存储字长。



- □ 按照总线传递的内容,可分为地址总线、数据总线和控制总线。
- □ 控制总线: 主要用来传送控制信号和时序信号,
- □ 控制信号从CPU送往存储器和输入/输出设备接口电路的,如读/写信号,片选信号、中断响应信号等;
- □ 也有其他部件反馈给CPU的信号,这类信号称为反馈信号。



- □ 按照总线传递的内容,可分为地址总线、数据总线和控制总线。
- □ 控制总线: 主要用来传送控制信号和时序信号,
- □ 也是一条双向总线,但是这个双向线路是按照信息的类型来划分的,从CPU发给外设, 或者从外设发给CPU的信号是不同的。



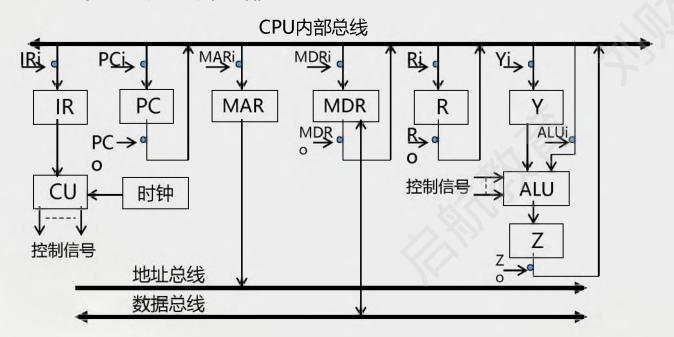
- □ 按数据传送方式,可分为并行总线和串行总线。
- □ 并行总线: 并行总线中包含多条双向的数据线,可以实现多位同时传输。并行总 线具有数据传输率高等优点,但是由于各条数据线的传输特性不完全一致,当数 据线比较长时,数据各个位达到的时间可能存在不一致,造成传输错误或者性能 降低,因此并行总线适合于近距离数据传输,大多数系统总线是并行总线。

并行

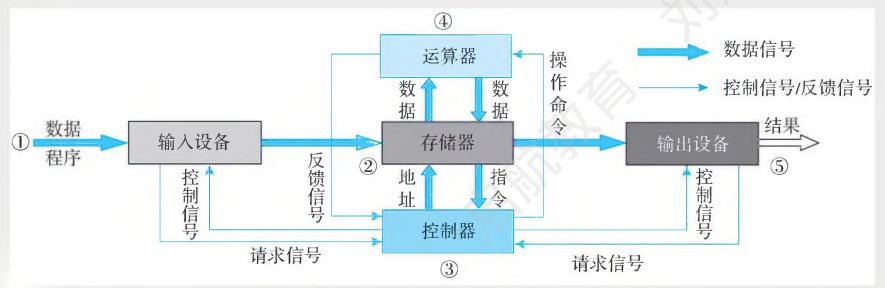
- □ 按数据传送方式,可分为并行总线和串行总线。
- □ 串行总线: 串行总线只包含一条双向总线或者两条单向总线,可以实现一个数据的各个位按照一定顺序依次进行传输。串行总线由于对数据传输性能要求不是很高,在长距离下仍可以进行数据传输,因此串行总线适合于长距离传输。大多数通信总线属于串行总线。

串行 ーーーーーーーー

- □ 按照总线所处的位置,可分为CPU内部总线,系统总线和通信总线。
- □ 内部总线: CPU芯片内部用于在寄存器、ALU以及控制部件之间传输信号的总线。这个总线是芯片内部的。



- □ 按照总线所处的位置,可分为CPU内部总线,系统总线和通信总线。
- □ 系统总线: 系统总线是计算机系统内部各功能部件(CPU、内存、输入/输出设备)之间相互连接的总线,这种总线位于芯片外部,位于计算机系统内各部件之间。



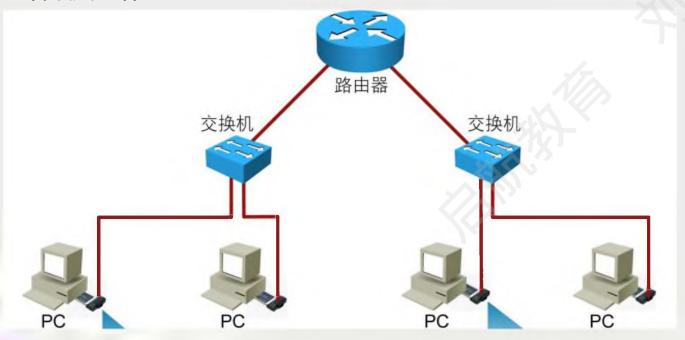
- □ 按照总线所处的位置,可分为CPU内部总线,系统总线和通信总线。
- □ 系统总线: 系统总线是计算机系统内部各功能部件(CPU、内存、输入/输出设备)之间相互连接的总线,这种总线位于芯片外部,位于计算机系统内各部件之间。

数据总线 双向 与机器字长、存储字长有关

地址总线 单向 与存储地址、I/O地址有关

控制总线 有出 有入

- □ 按照总线所处的位置,可分为CPU内部总线,系统总线和通信总线。
- □ 通信总线: 用于计算机系统之间或计算机系统与其他系统(如控制仪表、移动通信等)之间的通信,这种总线是计算机系统间的通信,比较典型的就是计算机网络。



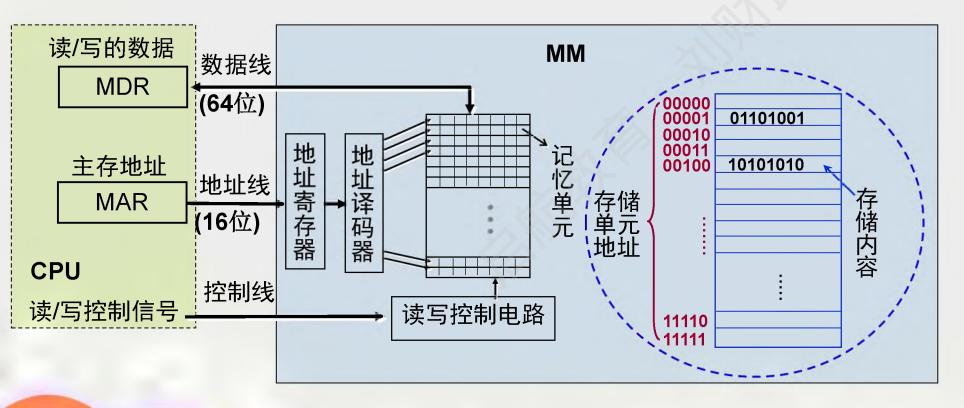
总线组成

总线由以下3个部分构成,

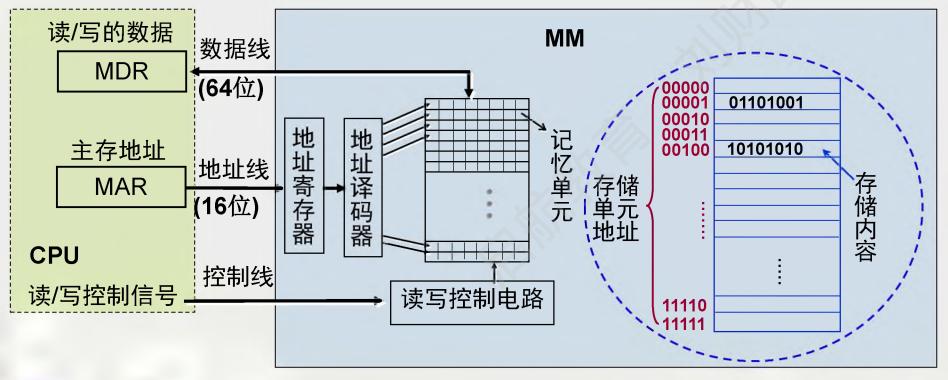
- (1) 传输线(地址线、数据线、控制/时序和中断信号线、电源线)。
- (2) 接口逻辑: 总线与各部件常需要三态门和缓冲寄存器等作为它们之间的接口。
- (3) 总线控制器: 对总线的使用进行合理的分配和管理, 以实现多个部件共享。

总线性能指标

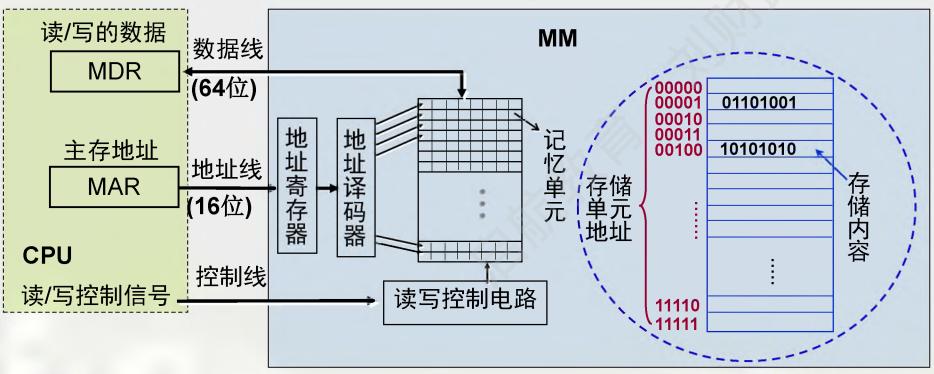
- □ 总线宽度:通常指数据总线的根数,用位来表示,如8位、16位、32位、64位 (即8根、16根、32根、64根)。
- □ 总线宽度最直接影响的是地址线和数据线的数据量,



- □ 总线宽度:通常指数据总线的根数,用位来表示,如8位、16位、32位、64位 (即8根、16根、32根、64根)。
- □ 地址线的宽度指明了能直接访问到的存储器的地址空间范围,



- □ 总线宽度:通常指数据总线的根数,用位来表示,如8位、16位、32位、64位 (即8根、16根、32根、64根)。
- □ 数据线的宽度指明了访问一次内存或者外设能够交换的数据量。



□ 总线时钟频率: 指总线信号的时钟频率, 常以兆赫兹 (MHz) 为单位, 时钟频率越高, 工作速度越快。

□ 总线带宽: 总线带宽也叫总线的数据传输速率,即单位时间内总线上传输数据的位数,用每秒传输信息的字节数来衡量,单位MB/s(兆字节每秒)。总线带宽的计算的公式是:

总线带宽=总线传送的数据量/传送时间

□ 当使用总线频率和总线宽度进行计算时,公式为:

总线带宽=总线宽度×总线工作频率

这个地方可能比较难以理解, 我们做特别的讲解: 在此, 我们要明确几个概念:

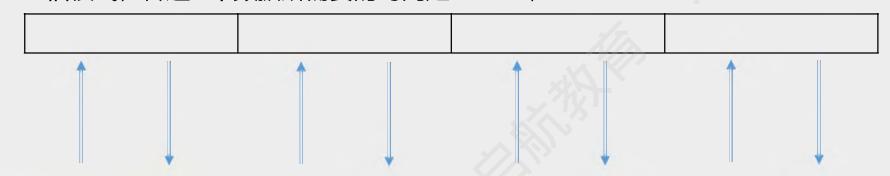
□ 总线时钟频率: 指总线信号的时钟频率; 总线时钟周期=1/总线时钟频率;

□ 总线工作频率: 是指数据传输的频率; 总线工作周期=1/总线工作频率;

□ 猝发/突发通信

正常通信模式是给定一个地址,然后把对应地址的数据返回,而突发通信可以在给定一个地址的情况下,读取从这个地址开始的连续的多个地址。

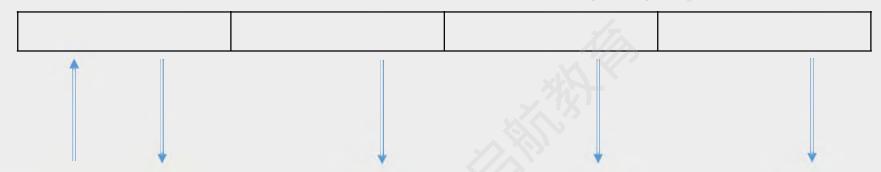
□ 例如要传递N个连续数据,假设传送地址和传送数据的时间都是t,采用正常通信模式,传递N个数据所需要的时间是2×N×t,



□ 猝发/突发通信

正常通信模式是给定一个地址,然后把对应地址的数据返回,而突发通信可以在给定一个地址的情况下,读取从这个地址开始的连续的多个地址。

□ 但是采用突发通行时,传递一个地址需要t,之后可以不需要传递地址的情况下,把N个连续的数据读取出来,因此需要的时间是(N+1)×t。



□ 其他指标

□ 总线复用: 地址线与数据线复用, 可以用相同的总线分时传送地址或者数据。

□ 总线负载: 指的是连接到总线上的最大的设备数。

□ 总线数量: 地址总线、数据总线和控制总线三种总线数的总和。

ANNIA MARKATAN

【政哥点拨】

- 1. 设某总线有104根信号线,其中数据线有32根,若总线工作频率为33 MHz,则其理论最大数据传输速率为()。
- A. 33 MB/s B. 64 MB/s C. 132 MB/s D. 164 MB/s C【解析】总线带宽=数据总线宽度×总线工作频率,题中数据线有32根,也就是数据线宽度是32位,因此总线带宽为33 MHz×32/8=132(MB/s),传输速率和数据总线相关。

- 2. 在一个16位的总线系统中, 若<mark>时钟频率</mark>为100 MHz, 总线周期为5个时钟周期传输一个字,则总线带宽是()。
- A. 4 MB/s B. 40 MB/s C. 16 MB/s D. 64 MB/s B【解析】时钟频率是100 MHz, 一个总线周期包含5个时钟周期, 那么总线工作频率=100 MHz/5=20 MHz, 一个总线周期传输的数据是16位, 也就是2B, 因此总线带宽是20 MHz×2=40(MB/s)。

在本题中,总线工作周期=5×总线时钟周期,那么可以得到总线工作频率=×总线时钟频率。

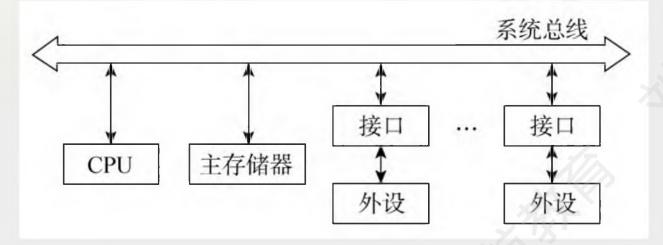
3. 【南京航空航天大学,2015】假定一个同步总线的时钟频率为200 MHz,总 线中有64位数据线,每个总线时钟周期传输两次数据,则该总线的最大数据传输 速率为()。

A. 800 MB/s B. 1600 MB/s C. 3200 MB/s D. 6400 MB/s C【解析】总线的工作频率为200 MHz,数据宽度为64位,每个总线时钟周期传输两次数据,总线带宽(MB/s)=(数据线宽度/8)×总线工作频率(MHz)×每个总线时钟周期的传输次数=(64/8)×200×2=3200(MB/s)。

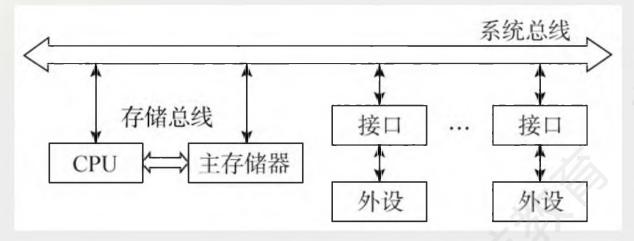
在本题中,总线工作周期= $\frac{1}{2}$ ×总线时钟周期;总线时钟周期,那么可以得到总线工作频率=2×总线时钟频率。

总线结构

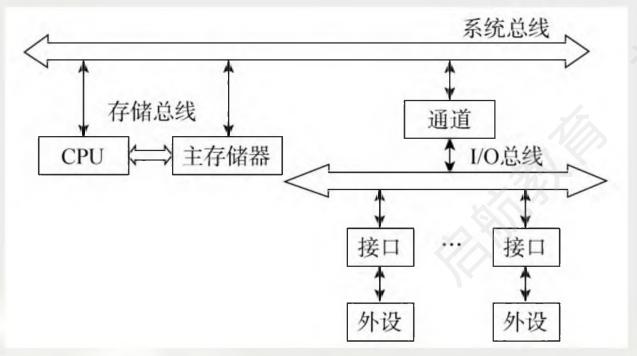
□ 单总线结构:使用一组单一的系统总线来连接CPU、主存和输入/输出设备。 因所有信息都在一组系统总线上传送,故信息传输的吞吐量受到限制。



□ 双总线结构:为了提高数据传送的吞吐量,在CPU与存储器之间建立一条专门高速直接通道,使CPU可与主存迅速交换信息,双总线结构如图示。



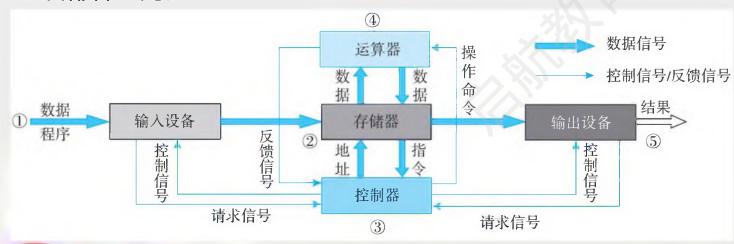
□ 多总线结构: 系统中有两套以上的总线连接不同的模块。如为高速的视频设备、网络、硬盘等设备设立一条单独的高速总线,将低速设备(如打印机、低速串口设备)接在另一条低速总线上,形成如图所示的典型总线结构。



ANNIA MARKATAN

【政哥点拨】

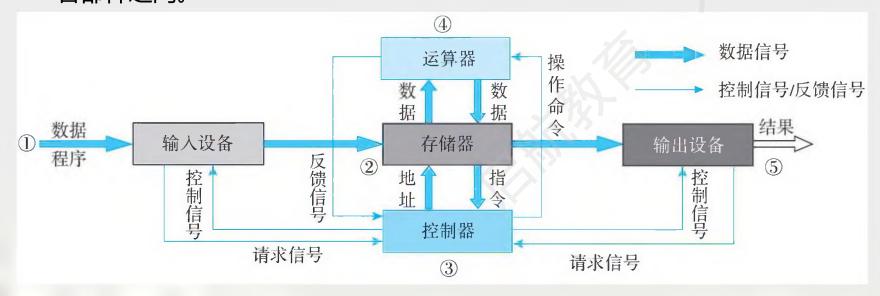
- 1. 在**计算机系统中**,多个系统部件之间信息传送的公共通路称为总线,就其所传送的信息的性质而言,()不是在公共通路上传送的信息。
 - A. 数据信息 B. 地址信息
 - C. 握手信息 D. 控制信息
- □ 按照总线所处的位置,可分为CPU内部总线,系统总线和通信总线。
- □ 系统总线: 系统总线是计算机系统内部各功能部件(CPU、内存、输入/输出设备)之间相互连接的总线,这种总线位于芯片外部,位于计算机系统内各部件之间。



- 1. 在计算机系统中,多个系统部件之间信息传送的公共通路称为总线,就其所传送的信息的性质而言,()不是在公共通路上传送的信息。
 - A. 数据信息 B. 地址信息
 - C. 握手信息 D. 控制信息
- C【解析】数据信息、控制信息、地址信息都可以在数据总线上传输。握手信息需要在通信总线上进行传输。

- 2. 系统总线用来连接()。
 - A. 寄存器和运算器部件

- B. 运算器和控制器部件
- C. CPU、主存储器和外设部件
- D. 接口和外部设备
- □ 系统总线: 系统总线是计算机系统内部各功能部件(CPU、内存、输入/输出设备)之间相互连接的总线,这种总线位于芯片外部,位于计算机系统内各部件之间。



- 2. 系统总线用来连接()。
 - A. 寄存器和运算器部件
- B. 运算器和控制器部件
- C. CPU、主存储器和外设部件 D. 接口和外部设备
- □ 系统总线: 系统总线是计算机系统内部各功能部件 (CPU、内存、输入/输 出设备)之间相互连接的总线,这种总线位于芯片外部,位于计算机系统内 各部件之间。

数据总线 双向 与机器字长、存储字长有关

地址总线 单向 与存储地址、I/O地址有关

控制总线 有出 有入

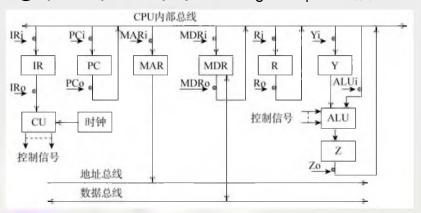
- 2. 系统总线用来连接()。
 - A. 寄存器和运算器部件

- B. 运算器和控制器部件
- C. CPU、主存储器和外设部件
- D. 接口和外部设备
- C【解析】计算机系统的各模块之间或模块内部传送信息的通路称为总线,是从两个或两个以上的源部件传送信息到一个或多个部件的一组传输线,是系统多个功能部件信息交换的公共通路。

系统总线是系统各部件: CPU、主存储器和外设部件之间的通信线路。

- 3. 间址寻址第一次访问内存所得到的信息经系统总线的()传送到CPU。

- A. 数据总线 B. 地址总线 C. 控制总线 D. 总线控制器
- (2) 间址周期(这个阶段对应的是间址寻址)
- 当取值结束后,指令已经在IR中了,指令包括操作码和地址码字段,既然要进行间址寻址,那么就需 要从地址码出发,即Ad(IR),此时Ad(IR)中是形式地址。
- ① Ad(IR)→ MAR:控制信号IR。和MAR;有效,IR指令中的地址码字段送给MAR。
- ② 1 →R: CU向存储器发一个读信号,存储器处于可被读状态。
- ③ M(MAR)→MDR: MDRi控制信号有效,存储器之上的MAR中的内容通过数据总线传输到MDR中。
- ④ (MDR)→Ad(IR): MDR。和IRi控制信号有效



- 3. 间址寻址第一次访问内存所得到的信息经系统总线的()传送到CPU。
- A. 数据总线 B. 地址总线 C. 控制总线 D. 总线控制器
- A【解析】由于是访问存储器得到的内容,因此是存储单元存放的数据,应该由数据总线传送给CPU。CPU经寻址方式判断后,再通过地址总线传送给存储器,为读取操作数做准备。

- 4. 微机中控制总线上完整传输的信号有()。
 - I.存储器和I/O设备的地址码
 - II.所有存储器和I/O设备的时序信号与控制信号
 - Ⅲ.来自I/O设备和存储器的响应信号
- A. 只有 I

- B. □和□ C. 只有□ D. I、□、□
- □ B【解析】控制总线: 主要用来传送控制信号和时序信号,
- □ 控制信号从CPU送往存储器和输入/输出设备接口电路的,如读/写信号,片选 信号、中断响应信号等;
- □ 也有其他部件反馈给CPU的信号,这类信号称为反馈信号。
- □ 控制总线不传送地址码、数据和命令。因此选择B选项。

AND THE PARTY OF T

【牛刀小试】

1.系统总线中,地址总线上传送的地址信息包括()。

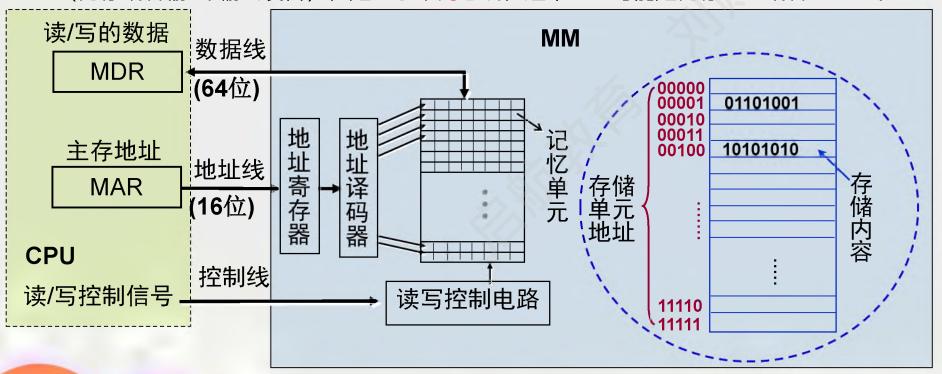
A.主存单元地址

B.I/O端口地址

C.外存地址

D.主存单元地址或I/O端口地址

□ 地址总线:用来传输CPU当前要存取的数据或指令的地址,只能从CPU发向外部设备 (内存或者输入/输出设备),是一条单向总线,这个地址可能是内存地址或者IO地址。



1.系统总线中,地址总线上传送的地址信息包括()。

A.主存单元地址

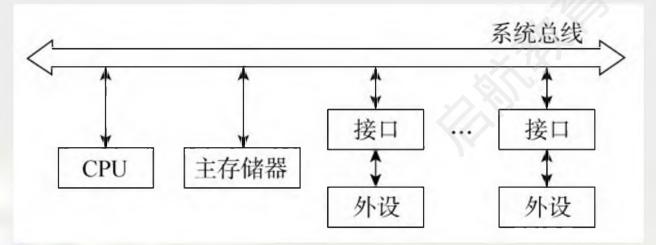
B.I/O端口地址

C.外存地址

D.主存单元地址或I/O端口地址

D【解析】地址总线上传送的是CPU向存储器、I/O接口设备发出的地址信息。值得注意的是,寻址能力是CPU特有的功能,地址总线上传送的地址信息仅由CPU发出。因此,地址总线上的信息是单向传输的。

- 2.在<mark>单总线结构</mark>的CPU中,连接在总线上的多个部件()。
 - A.某一时刻只有一个可以向总线发送数据,并且只有一个可以从总线接收数据。
 - B.某一时刻只有一个可以向总线发送数据,但可以有多个同时从总线接收数据。
 - C.可以有多个同时向总线发送数据,并且可以有多个同时从总线接收数据。
 - D.可以有多个同时向总线发送数据,但可以有一个同时从总线接收数据。
- □ 单总线结构:使用一组单一的系统总线来连接CPU、主存和输入/输出设备。 因所有信息都在一组系统总线上传送,故信息传输的吞吐量受到限制。



- 2.在<mark>单总线结构</mark>的CPU中,连接在总线上的多个部件()。
 - A.某一时刻只有一个可以向总线发送数据,并且只有一个可以从总线接收数据。
 - B.某一时刻只有一个可以向总线发送数据,但可以有多个同时从总线接收数据。
 - C.可以有多个同时向总线发送数据,并且可以有多个同时从总线接收数据。
 - D.可以有多个同时向总线发送数据,但可以有一个同时从总线接收数据。
- □ B【解析】在单总线结构的CPU中,连接在总线上的多个部件可以同时有多个部件从总线上面接收信息,但是某个时刻只能有一个部件向总线发送信息。

- 3. 信息只用一条传输线,且采用脉冲传输的方式称为 ()。
 - A.串行传输

- B.并行传输
- C.并串行传输
- D.分时传输

- □ 按数据传送方式,可分为并行总线和串行总线。
- □ 串行总线: 串行总线只包含一条双向总线或者两条单向总线,可以实现一个数据的各个位按照一定顺序依次进行传输。串行总线由于对数据传输性能要求不是很高,在长距离下仍可以进行数据传输,因此串行总线适合于长距离传输。大多数通信总线属于串行总线。

串行 ーーーーーーーー

- 3. 信息只用一条传输线,且采用脉冲传输的方式称为 ()。
 - A.串行传输
- B.并行传输 C.并串行传输
- D.分时传输
- □ A 【解析】串行传输是指数据的二进制代码在一条物理信道上以位为单位按时 间顺序逐位传输的方式。在串行传输时,发送端逐位发送,接收端逐位接收, 同时要对所接收的字符进行确认,所以收发双方要采取同步措施。
- □ 当只有一条传输线路时, 传输一般采用串行方式。

4.数据总线的宽度由总线的()定义。

A.物理特性

B.功能特性 C.电气特性 D.时间特性

A【解析】总线有以下特性。

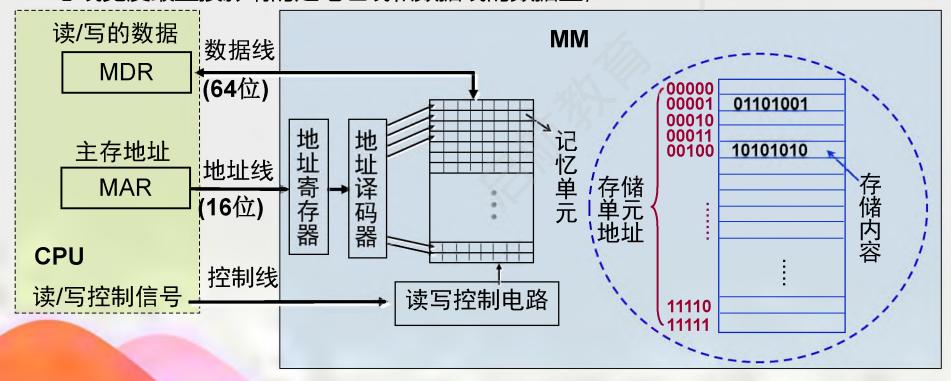
(1)物理特性:主要包括总线的位数、总线插头和插座的形状、引脚个数及排列顺 序等方面的性质。

(2)功能特性: 指确定每根总线的名称、定义、功能与逻辑关系等, 如传送数据、 地址、控制信号。

(3) 电气特性: 规定每根总线上信号的传送方向及有效电平范围等内容。

(4)时间特性: 规定了总线上各信号有效的时序关系。

- 5.总线的数据通路宽度是指()。
 - A.能一次并行传送的数据位数 B.可一次串行传送的数据位数
 - C.单位时间内可传送的数据位数 D.可一次传送的数据的最大值
- □ 总线宽度:通常指数据总线的根数,用位来表示,如8位、16位、32位、64位 (即8根、16根、32根、64根)。
- □ 总线宽度最直接影响的是地址线和数据线的数据量,



5.总线的数据通路宽度是指()。

A.能一次并行传送的数据位数 B.可一次串行传送的数据位数

C.单位时间内可传送的数据位数 D.可一次传送的数据的最大值

A【解析】总线的数据通路宽度表示的是能一次并行传输的数据位数。注意,总 线宽度不同于我们常说的总线带宽。总线带宽是指单位时间内通过总线的数据位 数,是总线的数据传输速率。

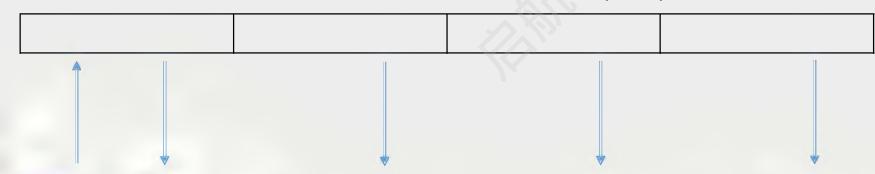
- 6. 增加总线带宽的手段有很多,以下哪种做法不能提高总线带宽?()
 - A. 采用总线复用技术
 - B. 增加数据线的宽度
 - C. 采用猝发通信传送方式, 允许一次总线事务传送多个数据
 - D. 增大总线的时钟频率
- □ 总线带宽: 总线带宽也叫总线的数据传输速率,即单位时间内总线上传输数据的位数,用每秒传输信息的字节数来衡量,单位MB/s(兆字节每秒)。总线带宽的计算的公式是:

总线带宽=总线传送的数据量/传送时间

□ 当使用总线频率和总线宽度进行计算时,公式为:

总线带宽=总线宽度×总线工作频率

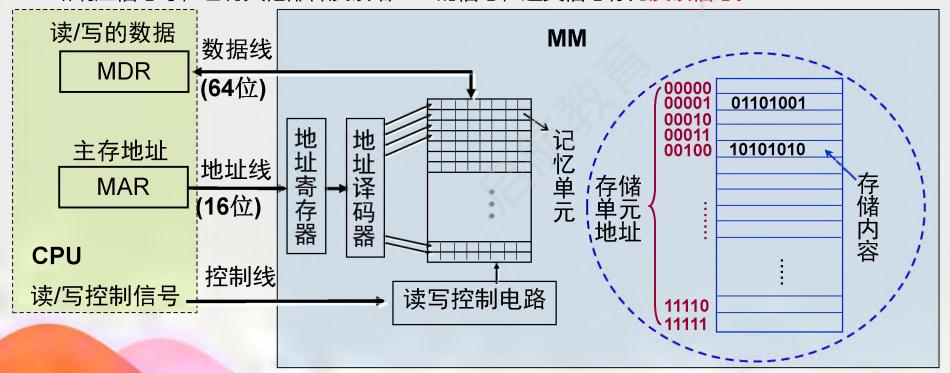
- 6. 增加总线带宽的手段有很多,以下哪种做法不能提高总线带宽?()
 - A. 采用总线复用技术
 - B. 增加数据线的宽度
 - C. 采用猝发通信传送方式, 允许一次总线事务传送多个数据
 - D. 增大总线的时钟频率
- □ 猝发/突发通信突发通信可以在给定一个地址的情况下,读取从这个地址开始的连续的多个地址。
- □ 但是采用突发通行时,传递一个地址需要t,之后可以不需要传递地址的情况下,把N个连续的数据读取出来,因此需要的时间是(N+1)×t。



- 6. 增加总线带宽的手段有很多,以下哪种做法不能提高总线带宽?()
 - A. 采用总线复用技术
 - B. 增加数据线的宽度
 - C. 采用猝发通信传送方式, 允许一次总线事务传送多个数据
 - D. 增大总线的时钟频率
- □ 复用信号线的优点是使用的总线数量少,从而节省了空间和成本;缺点是控制电路略显复杂,而且潜伏着性能降低的危险,因为共享总线的特定事件不能同时发生。通过总线复用技术,可以提高总线的利用率,但是并不能提高总线带宽。

- 7. 系统总线中控制总线的功能是()。
 - A. 提供主存、I/O接口设备的控制信号和响应信号
 - B. 提供数据信息

- C. 提供时序信号
- D. 提供主存、I/O接口设备的响应信号
- □ 控制总线: 主要用来传送控制信号和时序信号,
- □ 控制信号从CPU送往存储器和输入/输出设备接口电路的,如读/写信号,片选信号、中断响应信号等;也有其他部件反馈给CPU的信号,这类信号称为反馈信号。



- 7. 系统总线中控制总线的功能是()。
 - A. 提供主存、I/O接口设备的控制信号和响应信号
 - B. 提供数据信息
 - C. 提供时序信号
 - D. 提供主存、I/O接口设备的响应信号

A【解析】系统总线是在CPU、主存和I/O设备3个模块之间的总线,分为数据总线、 地址总线和控制总线3类。其中,控制总线通过提供主存、I/O接口设备的控制信 号和响应信号,来控制对数据线和地址线的访问与使用。 8. 采用串行接口进行7位ASCⅡ码传送,带有1位奇偶校验位、1位起始位和1位停止位,当波特率为9600波特时,字符传送速率为()。

A. 960 B. 873

C. 1371 D. 480

A【解析】波特率是模拟线路信号的速率,也称为调制速率,以波形每秒的振荡数来衡量。如果数据不压缩,波特率等于每秒钟传输的数据位数;如果数据进行了压缩,那么每秒钟传输的数据位数通常大于调制速率。

因为采用串行接口进行7位ASCII码传送,带有1位奇偶校验位、1位起始位和1位停止位,所以传输1个7位的ASCII码总共需要传输10位数据。假设数据不压缩,则当波特率为9600波特时,每秒钟传输的数据位数为9600位。显然,该波特率下只能传输960个ASCII码。

- 9. 系统总线上的信号有()。
 - A. 地址信号 B. 数据信号、控制信号
 - C. 控制信号 D. 数据信号、控制信号、地址信号
- □ 按照总线所处的位置,可分为CPU内部总线,系统总线和通信总线。
- □ 系统总线: 系统总线是计算机系统内部各功能部件(CPU、内存、输入/输出设备)之间相互连接的总线,这种总线位于芯片外部,位于计算机系统内各部件之间。

数据总线 双向 与机器字长、存储字长有关

地址总线 单向 与存储地址、I/O地址有关

控制总线 有出 有入

- 【合肥工业大学,2018】总线复用方式可以()。 10.
 - A. 提高总线传输速度 B. 增加总线的功能
 - C. 减少总线中信号线的数量 D. 以上都不对

C【解析】总线是一组能为多个部件分时共享的信息传送线,用来连接多个部件 并为之提供信息交换通路,通过总线复用方式可以减少总线中信号线的数量,以 较少的信号线传输更多的信息。因此选择C选项。

- 11. 【航天系统,2016】假设某系统总线在一个总线周期中并行传输8字节(Byte)数据,一个总线周期占用4个时钟周期,总线时钟频率为20 MHz,则总线带宽是()。
 - A. 10 MB/s B. 20 MB/s
 - C. 40 MB/s D. 80 MB/s
- C【解析】总线带宽=总线标准传输速率=单位时间内传送的数据量。

总线时钟频率为20 MHz, 时钟周期的时间为1/20 MHz, 每个时钟周期传输的字节数为8/4=2,则总线带宽为2/(1/20 MHz)=40(MB/s)(单位时间传输的字节数=一个周期传输的字节数÷1个时钟周期的时间)。

【航天系统,2018】一个32位的微处理器配有16位的外部数据总线,总线 时钟频率为100 MHz, 若总线传输最短周期为4个时钟周期, 则处理器最大数据 传输速率为()。

A. 25 MB/s B. 50 MB/s

C. 200 MB/s D. 250 MB/s

B【解析】①容易知道一个时钟周期为1/100μs, 4个时钟周期为4/100μs。

- ②数据总线宽度为16位,也就是说, CPU 一次处理数据位数为16位, 也为 16/8=2字节。
- ③CPU花了4/100µs的时间处理了一次2字节的数据,请问1 s中能处理多少个字 节? 即总线数据传输速率=2/(4/100MHz)=50(MB/s)。

13. 【东南大学,2014】某同步总线的总线宽度为16位,每次数据传输需2个总线时钟周期,若希望总线带宽达到1064 MB/s,则总线时钟频率至少是()。

- A. 133 MHz B. 266 MHz
- C. 532 MHz D. 1064 MHz

D【解析】设总线时钟频率为x,根据计算公式可得总线带宽(MB/s)=(数据线宽度/8)×总线工作频率(MHz)×每个总线时钟周期的传输次数

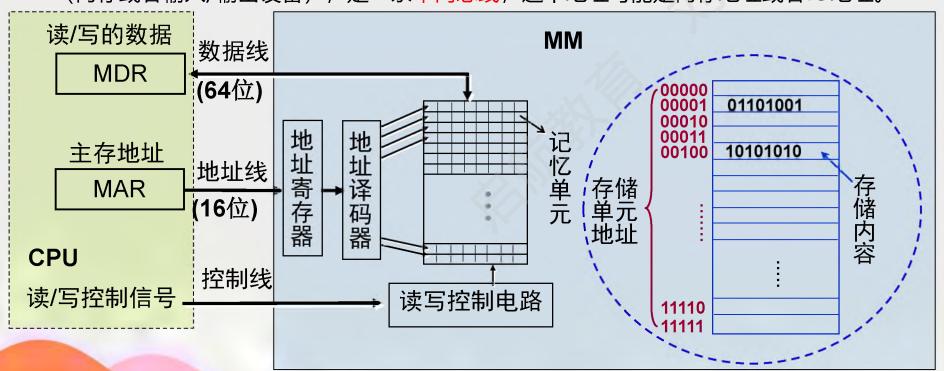
=
$$(16/8) \times x \times \frac{1}{2} = 1064 \text{(MB/s)}$$

因此选择D选项。

- 14. 挂接在总线上的多个部件()。
- A. 只能分时向总线发送数据, 并只能分时从总线接收数据
- B. 只能分时向总线发送数据, 但可同时从总线接收数据
- C. 可同时向总线发送数据,并同时从总线接收数据
- D. 可同时向总线发送数据,但只能分时从总线接收数据
- B【解析】总线采用半双工工作方式,即分时与共享的方式进行工作,
- □ 所谓分时就是任意时刻,只能由一个设备发送数据,其余设备可以接受数据;
- □ 所谓共享就是总线是系统多个功能部件信息交换的公共通路。

挂接在总线上的多个部件,同一时刻只能有一个部件占用总线发送信息,但可以有多个部件通过总线接收信息。因此选择B选项。

- 15. 【北京科技大学, 2014;广东工业大学, 2017】系统总线中地址总线的功能是()。
 - A. 选择主存单元地址 B. 选择进行信息传输的设备
 - C. 选择外存地址 D. 指定主存和I/O设备接口电路的地址
- □ 地址总线:用来传输CPU当前要存取的数据或指令的地址,只能从CPU发向外部设备 (内存或者输入/输出设备),是一条单向总线,这个地址可能是内存地址或者IO地址。



- 15. 【北京科技大学,2014;广东工业大学,2017】系统总线中<mark>地址总线</mark>的功能是()。
 - A. 选择主存单元地址 B. 选择进行信息传输的设备
 - C. 选择外存地址 D. 指定主存和I/O设备接口电路的地址
- D【解析】系统总线中地址总线的功能是用于选择I/O端口和主存单元地址。数据线(DB)用来传递数据信息,是双向的。数据线的宽度决定了CPU和计算机外部设备之间每次交换数据的位数。地址总线(AB)用来传送CPU发出的地址信息,是单向的。传送地址信息的目的是指明与CPU交换信息的内存单元或I/O设备。控制总线(CB)用来传递控制信号、时序信号和状态信息。

AND THE PARTY OF T

谢谢大家

考点框架



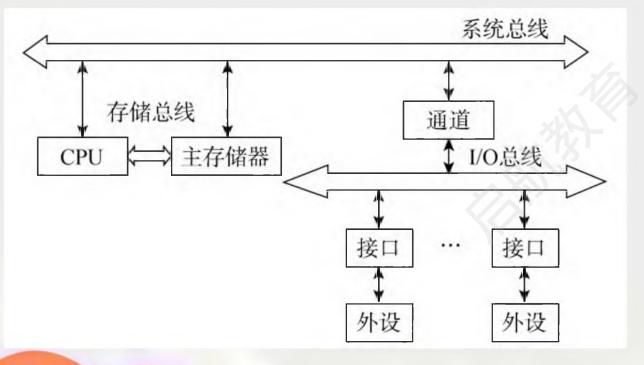
总线通信过程



总线通信方式

总线通信过程

- □ 总线是被众多部件共享的,在争夺总线使用权时,应按照各部件的优先等级来决定,这个问题就是总线判优(大纲已经删去的考点)。
- □ 通过总线判优,各个部件在通信时间上,则应按照分时方式来处理,也就是以 获得总线使用权的先后顺序分时占用总线。



- 获得总线控制权的设备即为主设备
- 被主设备寻址的设备称为从设备



通常把CPU通过总线对外部设备(存储器或I/O端口)进行一次访问所需要的时间称为一个总线周期,也叫总线事务、总线工作周期,它包括请求总线阶段、寻址阶段、信息传送阶段和结束阶段。

申请分配阶段 主模块申请,总线仲裁决定

寻址阶段 主模块向从模块 给出地址 和 命令

传数阶段 主模块和从模块 交换数据

结束阶段 主模块 撤消有关信息

申请分配阶段 主模块申请,总线仲裁决定

寻址阶段 主模块向从模块 给出地址 和 命令

传数阶段 主模块和从模块 交换数据

结束阶段 主模块 撤消有关信息

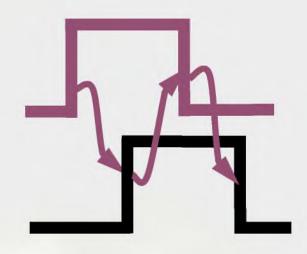
总线通信控制主要解决的是通信双方如何获知传输开始和传输结束,以及通信双方如何协调如何配合,也就是总线通讯控制就是解决主设备和从设备之间协调配合通信的问题

总线通信方式

- □ 总线通信控制主要解决的是**通信双方**如何获知传输开始和传输结束,以及通信双方**如何协调如何配合**。通常有以下四种方式。
- □ 同步定时方式
- □ 各部件通过总线进行数据传送时,总线上有一根设备公用的时钟信号线,每个信号出现在总线上的时刻由**总线时钟信号**来确定。
- □ 同步定时传输频率较高。适用于总线长度较短、各功能模块存取时间比较接 近的情况。
- □ 当各功能模块存取时间相差很大时, 会大大损失总线效率。

- □ 异步定时方式
- □ 建立在应答式或互锁机制基础上。不需要统一的公共时钟信号,而是通过 "请求"和"应答"方式(或称握手方式)来进行同步控制异步定时。
- □ 允许快速和慢速的功能模块都连接到同一总线上。
- □ 异步定时传送的可靠性高,但是增加了总线的复杂性和成本。

①全互锁:设备1发出"请求"信号,等待设备2的"应答"信号;设备2接到"请求"信号后,发出"应答"信号;设备1接到设备2的"应答"信号,就撤销其"请求"信号;设备2在获知设备1已撤销"请求"信号后,随即撤销其应答信号。这样,在通信双方建立了完全的互锁关系。

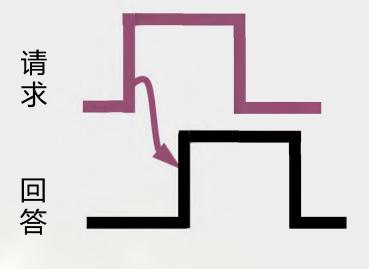


全互锁

②半互锁:设备1的"请求"信号撤销,取决于是否收到设备2的"应答"信号。 收到设备2的"应答"信号,立即撤销"请求"信号;而设备2"应答"信号的撤销与否,完全由设备2自主决定。



③不互锁: "请求"和"应答"信号都有一定的时间宽度,设备1发出"请求"信号,不等待接到设备2的"应答"信号,而是经过一段给出"应答"信号,并且经过一段时间,自动撤销其应答信号。这样,"请求"信号的结束和"应答"信号的结束不互锁。



不互锁

- □ 半同步通信
- 半同步通信集合了同步与异步通信的优点, 既保留了同步通信的基本特点,
- 如所有的地址、命令、数据信号的发出时间,都严格参照系统时钟的某个时刻 开始,而接收方也采用系统时钟时刻来进行判断识别,但是它可以根据需要插 入若干个"等待时钟周期",以延长总线周期。
- 同时又像异步通信一样,允许不同速度的模块和谐地工作。为此增设了一条"等待"响应信号线。

□半同步通信

- 半同步通信适用于系统工作速度不高,但又包含了许多工作速度差异较大的各类设备的简单系统。
- 半同步通信控制方式比异步通信简单,在全系统内各模块又在统一的系统时钟 控制下同步工作,**可靠性较高,同步结构也比较简单。**
- 其缺点是对系统时钟频率不能要求太高,故从整体上来看,系统工作的速度还是不很高。

- □ 分离式通信
- □ 同步通信、异步通信和半同步通信都是从主模块发出地址和读、写命令开始, 直到数据传输结束。

申请分配阶段 主模块申请,总线仲裁决定

寻址阶段 主模块向从模块 给出地址 和 命令

传数阶段 主模块和从模块 交换数据

结束阶段 主模块 撤消有关信息

- □ 分离式通信
- □ 为此提出了"分离式"的通信方式,假设模块A和模块B进行通信,其基本思想是将一个传输周期(或总线周期)分解为两个子周期。

一个总线传输周期

子周期1

主模块 申请 占用总线, 使用完后

即 放弃总线 的使用权

子周期2

从模块 申请 占用总线, 将各种信

息送至总线上

主模块

- □ 分离式通信
 - 1. 各模块有权申请占用总线
 - 2. 采用同步方式通信,不等对方回答
 - 3. 各模块准备数据时,不占用总线
 - 4. 总线被占用时,无空闲

充分提高了总线的有效占用

ANNIA MARKATAN

【政哥点拨】

- 1. 在总线上,同一时刻()。
 - A. 只能有一个主设备控制总线传输操作
 - B. 只能有一个从设备控制总线传输操作
 - C. 只能有一个主设备和一个从设备控制总线传输操作
 - D. 可以有多个主设备控制总线传输操作
- A【解析】只有主设备才能获得总线控制权限。

- 2. 在不同速率的设备之间传送数据, ()。
 - A. 必须采用同步通信方式
 - B. 必须采用异步通信方式
 - C. 必须采用应答方式
 - D. 可以选用同步通信方式, 也可以选用异步通信方式
- D【解析】在不同速率的设备之间进行数据传送,既可以使用同步通信方式,也可以使用异步通信方式。
- □ 异步通信方式主要用于在速率不同的设备之间进行通信。如果两种不同速率的 设备使用同一个时钟信号进行控制,
- □ 采用同步的数据传送方式,同样可以进行数据的传送,只是快速设备的速率性能发挥不出来而已。所以速度最快。

3. 某机器I/O设备采用异步串行传送方式传送字符信息,字符信息格式为1位起始位、7位数据位、1位校验位和1位停止位。若要求每秒传送480个字符,则该设备的数据传输速率为()。

A. 380 b/s B. 4800 B/s C. 480 B/s D. 4800 b/s D【解析】数据传输速率=(1+7+1+1)×480=4800(b/s)。

- 4. 【北京科技大学,2016】总线的异步通信方式是()。
- A. 既不采用时钟信号, 也不采用"握手"信号
- B. 只采用时钟信号, 不采用"握手"信号
- C. 不采用时钟信号, 只采用"握手"信号
- D. 既采用时钟信号, 也采用"握手"信号
- C【解析】在异步通信方式下,采用非时钟定时,没有一个公共的时钟标准。因此,能够连接带宽范围很大的各种设备。
- 总线能够加长而不用担心时钟偏移问题。总线的同步通信方式是采用公用的时钟信号,以时钟信号来确定每个信号出现在总线上的时刻。
- 而异步通信方式是建立在应答式或互锁机制基础上的,不需要统一的公共时钟信号,但需要握手信号,采用握手协议(应答方式),其由一系列步骤组成,只有当双方都同意时,发送者或接收者才会进入下一步,协议通过一对附加的"握手"信号(Ready、Ack)来实现。

- 5. 在各种异步通信方式中, ()速度最快。
 - A. 全互锁 B. 半互锁 C. 不互锁 D. 速度均相等
- C【解析】异步通信有不互锁、半互锁和全互锁3种方式,在3种"握手"方式中,只有不互锁方式的请求信号和回答信号没有相互的制约关系,主设备在发出请求信号后,不必等待回答信号的到来,便自己撤销了请求信号,所以速度最快。

AND THE PARTY OF T

【牛刀小试】

- 1. ()常用异步通信作为其主要控制方式。
 - A. 在单总线结构计算机中访问主存与外部设备时
 - B. 微型机的CPU控制中
 - C. 组合逻辑控制的CPU中
 - D. 微程序控制器中

A【解析】异步通信方式是一种应答方式或互锁机制的通信方式。对于异步操作,操作的发生由主设备或从设备的特定信号来确定。总线上一个事件的发生取决于前一个事件的发生,双方互相提供联络信号。

在单总线结构中,主存以及所有的不同速率的设备都挂在唯一的一条总线上,计算机访问主存和外部设备时,比较适合采用异步通信方式。

- 2. 同步传输之所以比异步传输具有较高的传输频率,是因为同步传输()。
 - A. 不需要应答信号
- B. 总线长度较短
- C. 用一个公共时钟信号进行同步 D. 各部件存取时间较为接近

C【解析】同步传输通常要比异步传输快得多。接收方不必对每个字符进行开始 和停止的操作。一旦检测到帧(同步传输一般以帧为单位进行)同步字符,它就在 接下来的数据到达时接收它们。此外,同步传输的开销也比较少,不需要像异步 通信那么多的同步信息,通过公共时钟信号来进行同步。

- 3. 【东南大学, 2013】下列有关总线定时的叙述中, 错误的是()。
 - A. 异步全互锁定时方式的通信速度最慢
 - B. 异步不互锁定时方式的通信可靠性最差
 - C. 异步定时方式的握手信息可不通过联络信号产生
 - D. 同步定时方式的时钟信号可由设备自行提供
- D【解析】异步全互锁定时方式的通信速度最慢,因为主设备发出"请求"信号后,必须待从设备"回答"后,才撤销"请求"信号,从设备发出"回答"信号后,必须获知主设备"请求"信号已撤销后,再撤销其"回答"信号。因此选项A正确。

- 3. 【东南大学, 2013】下列有关总线定时的叙述中, 错误的是()。
 - A. 异步全互锁定时方式的通信速度最慢
 - B. 异步不互锁定时方式的通信可靠性最差
 - C. 异步定时方式的握手信息可不通过联络信号产生
 - D. 同步定时方式的时钟信号可由设备自行提供
- D【解析】异步不互锁定时方式的通信可靠性最差,因为主设备发出"请求"信号后,不必等到接收到从设备的"回答"信号,而是经过一段时间,便撤销"请求"信号。而从设备接收到"请求"信号后,发出"回答"信号,并经过一段时间,自动撤销"回答"信号。双方不存在互锁关系,因此选项B正确。

- 3. 【东南大学, 2013】下列有关总线定时的叙述中, 错误的是()。
 - A. 异步全互锁定时方式的通信速度最慢
 - B. 异步不互锁定时方式的通信可靠性最差
 - C. 异步定时方式的握手信息可不通过联络信号产生
 - D. 同步定时方式的时钟信号可由设备自行提供
- D【解析】异步通信(异步定时方式)采用应答方式,没有公共时钟标准,所以异步定时方式的握手信息可不通过联络信号产生,选项C正确。

在同步通信方式中,系统采用一个统一的时钟信号,而不是由各设备提供,否则 无法实现统一的时钟,选项D错误。因此选择D选项。

- 5. 【哈尔滨工业大学,2017】总线通信中的同步控制是()。
 - A. 只适合于CPU控制的方式 B. 由统一时序控制的方式
 - C. 只适合于外部设备控制的方式 D. 只适合于主存

B【解析】总线通信中的同步控制是由统一时序控制的方式,因此选择B选项。同步通信方式是指系统采用一个统一的时钟信号来协调发送和接收双方的传送定时关系,若干个时钟产生相等的时间间隔,每个间隔构成了一个总线周期,在一个总线周期中,发送方和接收方可进行一次数据传送,因为采用统一的时钟,每个部件或设备发送或接收信息都在固定的总线传送周期中,一个总线的传送周期结束,下一个总线传送周期开始。

优点:传送速度快,具有较高的传输速率;总线控制逻辑简单。

缺点:主从设备属于强制性同步;不能及时进行数据通信的有效检验,可靠性较差。

同步通信适用于总线长度较短及总线所接部件的存取时间比较靠近的系统。

- 6. 【航天系统,2016】关于计算机总线通信控制中的异步通信方式,以下描述错误的是()。
 - A. 异步通信克服了同步通信的缺点, 允许各模块速度不一致
 - B. 不要求所有部件严格统一操作时间
 - C. 通常采用应答方式(握手方式)响应请求
 - D. 要求各模块要有统一的公共时钟
- D【解析】在异步通信方式中,没有统一的时钟,也没有固定的时间间隔,完全依靠传送双方相互制约的"握手"信号来实现控制。
- 主设备提出交换信息的"请求"信号,经接口传送到从设备;从设备接收到主设备的请求后,通过接口向主设备发出"回答"信号。
- 总线周期长度可变,能保证两个工作速度相差很大的部件或设备之间可靠地进行信息交换,自动适应时间的配合。
 - 因此选项A、B、C正确,选项D错误。

- 7. 在异步总线中,传送操作()。
 - A. 由设备控制器控制 B. 由CPU控制
 - C. 由统一时序信号控制 D. 按需分配时间
- D【解析】在异步总线中,传送操作按需分配时间,因此选择选项D。在异步通信方式中,没有统一的时钟,也没有固定的时间间隔,完全依靠传送双方相互制约的"握手"信号来实现控制。

主设备提出交换信息的"请求"信号,经接口传送到从设备;从设备接收到主设备的请求后,通过接口向主设备发出"回答"信号。

AND THE PARTY OF T

【真题实战】

- 1、假设某系统总线在一个总线周期中并行传输 4 字节信息,一个总线周期占用
- 2 个时钟周期, 总线时钟频率 为 10MHz, 则总线带宽是。

- A. 10MB/S B. 20MB/S C. 40MB/S D. 80MB/S
- B【解析】总线带宽是指单位时间内总线能发送的数据量。要知道总线周期所需 要的时间和一个总线中传输的数据量。时钟频率是10MHz,总线周期是两个时钟 周期,也就是2×10⁻⁷s。而数据量就是并行传输的4B。得出总线带宽=4B/ (2×10⁻⁷s) =20MB/S, 也即B。

- 1、假设某系统总线在一个总线周期中并行传输 4 字节信息,一个总线周期占用
- 2 个时钟周期, 总线时钟频率 为 10MHz, 则总线带宽是。

- A. 10MB/S B. 20MB/S C. 40MB/S D. 80MB/S
- B【解析】总线带宽是指单位时间内总线能发送的数据量。要知道总线周期所需 要的时间和一个总线中传输的数据量。时钟频率是10MHz,总线周期是两个时钟 周期,得到总线工作频率是5M。而数据量就是并行传输的4B。得出总线带宽 =5M * 4=20MB/S, 也即B。

- 2、在系统总线的数据线上,不可能传输的是。

- A. 指令 B. 操作数 C. 握手(应答)信号 D. 中断类型号
- □ 系统总线: 系统总线是计算机系统内部各功能部件 (CPU、内存、输入/输 出设备)之间相互连接的总线,这种总线位于芯片外部,位于计算机系统内 各部件之间。

数据总线 双向 与机器字长、存储字长有关

地址总线 单向 与存储地址、I/O地址有关

控制总线 有出 有入

- 2、在系统总线的数据线上,不可能传输的是。
- A. 指令
- B. 操作数 C. 握手(应答)信号 D. 中断类型号
- C【解析】系统总线的数据线上可以传递数据,指令和操作数,具体来说,取指 周期中,指令通过数据总线传递到MDR中;在取数周期中,数据通过数据总线传 递到MDR中;在中断响应周期中,中断类型号通过数据总线传递到MDR中。因 此A、B、D均可以通过数据总线传输。但是握手(应答)信号是通信信号,只能 通过通信总线进行传输。

3、某同步总线的时钟频率为 100MHz, 宽度为 32 位, 地址/数据线复用, 每传 送一次地址或者数据占用一个时钟周期。若该总线支持突发(猝发)传输方式, 则一次"主存写"总线事务传输 128 位数据所需要的时间至少是。。

A. 20ns

B. 40ns C. 50ns

D. 80ns

C【解析】突发方式是在一次总线事务中,可以从得到的地址处连续读取多个数 据。要传输128位数据,每次传输32位,需要一个时钟周期传地址,和 128b/32b=4个时钟周期,一共5个时钟周期,一个时钟需要1/100MHz=10ns, 所以一共需要50ns,选择C项。

- 4、下列选项中, 在 I/O 总线的数据线上传输的信息包括
- I. I/O 接口中的命令字
- Ⅱ. I/O 接口中的状态字
- Ⅲ. 中断类型号

- A. 仅I、II B. 仅I、III C. 仅II、III D. I、II、III
- D【解析】I/O接口与CPU之间的I/O总线有数据线、控制线和地址线。控制线和 地址线都是单向传输的,从CPU传送给I/O接口,而I/O接口中的命令字、状态字 以及中断类型号均是由I/O接口发往CPU的, 故只能通过I/O总线的数据线传输。

- 5、某同步总线采用数据线和地址线复用方式,其中地址/数据线有32根,总线时钟频率为66MHz,每个时钟周期传送两次数据(上升沿和下降沿各传送一次数据),该总线的最大数据传输率(总线带宽)是____。
- A. 132 MB/s B. 264 MB/s C. 528 MB/s D. 1056 MB/s C. factorial C. fact
- 以传输4B的数据,即总线宽度是4B。66MHz意味着总线每秒钟有66M个时钟周期,而每个时钟周期传送两次数据,那么传输频率是66M*2 = 132M,于是最大传输速率为132M*4B = 528MB/s。

- 6、一次总线事务中,主设备只需给出一个首地址,从设备就能从<mark>首地址</mark>开始的若干连续单元读出或写入多个数据。这种总线事务方式称为____。
- A. 并行传输 B. 串行传输 C. 突发传输 D. 同步传输
- C【解析】猝发传输的定义是在一个总线周期中,主设备只需给出一个首地址,从设备就能从首地址开始的若干连续单元读出或写入多个数据。

并行或者串行指的是数据传输的格式,并行传输是在传输中有多个数据位同时在设备之间进行的传输,串行传输是指数据的二进制代码在一条物理信道上以位为单位按时间顺序逐位传输的方式。

同步传输是指总线通信控制方式,选C。

- 7、下列有关总线定时的叙述中,错误的是____。
- A. 异步通信方式中, 全互锁协议最慢
- B. 异步通信方式中, 非互锁协议的可靠性最差
- C. 同步通信方式中, 同步时钟信号可由各设备提供
- D. 半同步通信方式中, 握手信号的采样由同步时钟控制
- C【解析】异步通信方式中有三种实现协议,全互锁协议最慢,但是可靠性最高;

不互锁协议最快,但是可靠性最差;因此A和B正确。

半同步通信方式中,握手信号的采样由同步时钟控制,但是数据操作可以依据设备所需要的实际时间而定,因此D正确。

同步通信方式中,同步时钟信号由系统时钟提供。C选项错误。

- 8、下列关于总线设计的叙述中,错误的是____。
- A. 并行总线传输比串行总线传输速度快
- B. 采用信号线复用技术可减少信号线数
- C. 采用突发传输方式可提高总线数据传输率
- D. 采用分离事务通信方式可提高总线利用率
- A【解析】总线复用是指一种信号线在不同的时间传输不同的信息,例如可以分时使用数据总线传输地址或者控制信号,
- 总线复用的优点是可以用较少的线路传输更多的信息, 节省空间和成本,
- 缺点是传输信号的时延变慢了(可能会有排队等待的时间),B正确。

- 8、下列关于总线设计的叙述中,错误的是____。
- A. 并行总线传输比串行总线传输速度快
- B. 采用信号线复用技术可减少信号线数
- C. 采用突发传输方式可提高总线数据传输率
- D. 采用分离事务通信方式可提高总线利用率
- A【解析】突发传输是在一个总线周期中传输一个地址,可以连续传输多个地址 连续的数据,其相当于是传输数据量不变的情况下,传输时间更短,可以提高总 线数据传输率,C对。

- 8、下列关于总线设计的叙述中,错误的是____。
- A. 并行总线传输比串行总线传输速度快
- B. 采用信号线复用技术可减少信号线数
- C. 采用突发传输方式可提高总线数据传输率
- D. 采用分离事务通信方式可提高总线利用率
- A【解析】分离事务通信是总线周期划分为两个子阶段,当从设备准备数据(此阶段往往较慢)时,释放对总线的占用,允许其他设备占用总线,相比单一的传输线路可以提高总线的利用率,D对。

- 8、下列关于总线设计的叙述中,错误的是____。
- A. 并行总线传输比串行总线传输速度快
- B. 采用信号线复用技术可减少信号线数
- C. 采用突发传输方式可提高总线数据传输率
- D. 采用分离事务通信方式可提高总线利用率

A【解析】并行传输在任意时刻传输多个比特,串行总线是在任意时刻传输一个比特,但是并不意味着并行总线比串行总线传输快(数据传输率)。我们分析数据传输率的影响因素,数据传输率=总线宽度 * 总线传输频率,并行总线只能说明总线宽度大,但是总线传输频率可能很低,比如线路拥塞了,那么总线传输频率是0,数据传输率也是0,A错误

- 9、下列关于多总线结构的叙述中,错误的是()
- A. 靠近CPU的总线速度较快
- B. 存储器总线可支持突发传送方式
- C. 总线之间须通过桥接器相连
- D. PC I Express×16采用并行传输方式

A【解析】多总线结构是通过桥、CPU总线、系统总线和高速总线彼此相连,各大部件的信息传送不是只通过系统总线;体现了高速、中速、低速设备连接到不同的总线上同时进行工作,以提高总线的效率和吞吐量,而且处理器结构的变化不影响高速总线。靠近cpu的总系速度较快,靠近IO接口的总线速度较慢,A、C正确。

- 9、下列关于多总线结构的叙述中,错误的是()
- A. 靠近CPU的总线速度较快
- B. 存储器总线可支持突发传送方式
- C. 总线之间须通过桥接器相连
- D. PC I Express×16采用并行传输方式

A【解析】突发传送(猝发传送)是一种连续的、成批数据的传送。只需在传送 开始给出数据块的首地址,然后连续传送多个数据,后续数据的地址默认为前面 数据地址加1,从而最大化设备的吞吐量,可提高读写效率,B正确。 PCI- Express×16采用串行传输方式。因此D错误。

- 10、下列选项中,可提高同步总线数据传输率的是()
- I. 增加总线宽度
- Ⅱ. 提高总线工作频率
- Ⅲ. 支持突发传输
- IV. 采用地址/数据线复用
- A, 仅I、II B.仅I、II、III C.仅III、IV D.全部
- B【解析】总线数据传输率 = 总线工作频率*总线带宽=传输的数据量/传输时间,所以增加总线宽度、提高总线工作频率均可提高同步总线数据传输率,因此I和II正确。

- 10、下列选项中,可提高同步总线数据传输率的是()
- I. 增加总线宽度
- Ⅱ. 提高总线工作频率
- Ⅲ. 支持突发传输
- IV. 采用地址/数据线复用
- A, 仅I、II B.仅I、II、III C.仅III、IV D.全部
- B【解析】采用突发传输方式(也称猝发传输),在一个总线周期内传输存储地址连续的多个数据字,其提高数据传输率的原理是在传输数据不便的情况下,减少了传输时间,因此III正确。
- 采用地址/数据线复用可以减少了总线的数量,节省了硬件成本,但是其并不能提高传输率(有可能会导致数据传输率下降)。

AND THE PARTY OF T

谢谢大家