

Задание №1: Мультиплексоры

Студент: Андреев Александр

Группа: ИУ7-44Б

Ответ на вопрос:

Мультиплексор - это функциональный узел, имеющий определенное соответствие между адресными и информационными входами. Мультиплексор выполняет коммутацию на выход того информационного сигнала, адрес которого установлен на адресных входах. Иначе он - адресный коммутатор. Мультиплексор имеет n адресных входов и $N=2^n$ информационных входов, обозначается MUX $N - 1$ или MS $N - 1$, т.е. коммутатор, имеющий N информационных входов и один выход.

Мультиплексор переключает сигнал с одной из N входных линий на один выход.

Мультиплексор реализует логическую функцию

$$Y = EN \cdot \bigvee_{j=0}^{2^n-1} D_j \cdot m_j(A_{n-1}, A_{n-2}, \dots, A_i, \dots, A_1, A_0), \quad (1)$$

где A_i - адресные входы и сигналы, $i = 0, 1, \dots, n - 1$; D_j - информационные входы и сигналы, $j = 0, 1, \dots, 2^n - 1$; m_j - конституента единицы (конъюнкция всех переменных A_i), номер которой равен числу, образованному двоичным кодом сигналов на адресных входах; EN - вход и сигнал разрешения (стробирования).

Такой мультиплексор - с прямым входом.

Если выход мультиплексора инверсный, то на его выходе реализуется функция \bar{Y} . Некоторые мультиплексоры имеют прямой и инверсный выходы.

Вход разрешения EN используется в трех случаях:

- для стробирования
- для разрешения работы мультиплексора
- для наращивания числа информационных входов

При $EN=1$ разрешается работа мультиплексора и выполнение им своей функции, при $EN=0$ работа мультиплексора запрещена и на его выходах устанавливаются неактивные уровни сигналов.

Для исключения на выходе ложных сигналов, вызванных гонками входных сигналов, вход EN используется как стробирующий: для выделения полезного сигнала на вход EN подается сигнал в интервале времени, свободном от действия ложных сигналов.

Мультиплексоры ИС средней степени интеграции строятся по линейной схеме в соответствии с функцией (1). Вариант реализации мультиплексора с четырех входных линий на одну выходную и УГО приведены на рис. 1, а, б соответственно.

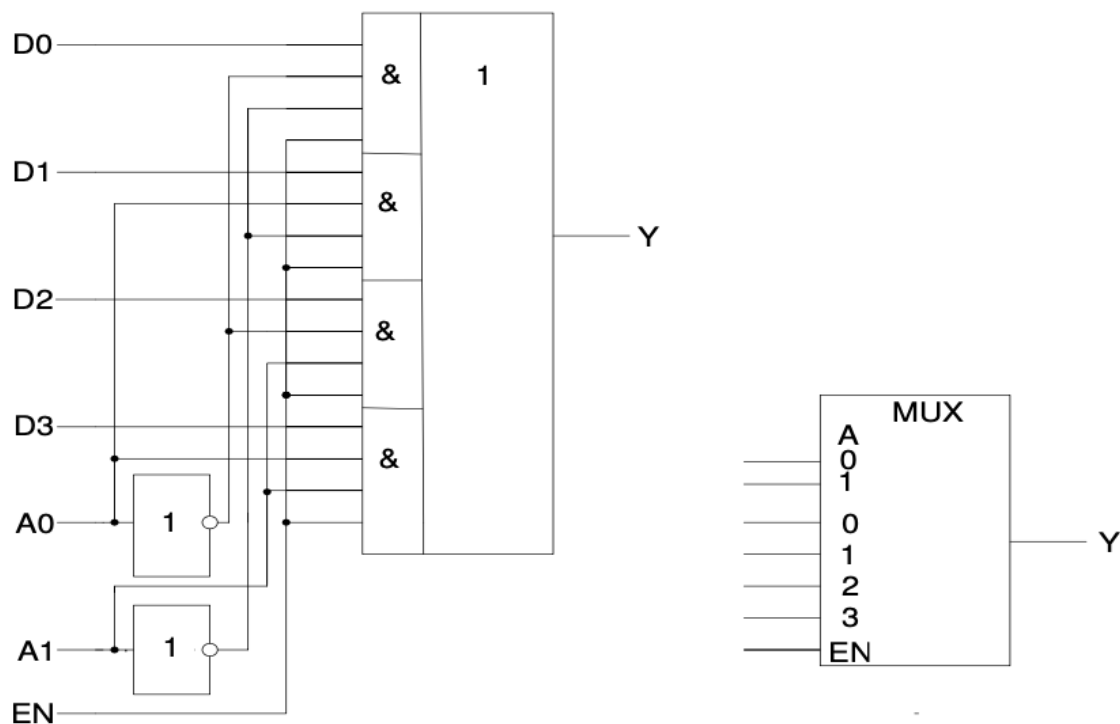


Рис. 1

Мультиплексоры применяются для построения:

- коммутаторов-селекторов
- постоянно запоминающих устройств емкостью $2^n \times 1$ бит.
- комбинационных схем, реализующих функции алгебры логики
- преобразование кодов и других узлов

Наращивание мультиплексоров. ИС Мультиплексоры,

выпускаемые в виде самостоятельных ИС, имеют число информационных входов не более шестнадцати. Нарращивание числа коммутируемых каналов выполняется двумя способами:

- по пирамидальной схеме соединения мультиплексоров меньшей размерности,

- путем выбора мультиплексора группы информационных входов по адресу (т.е. номеру) мультиплексора с помощью дешифратора адреса мультиплексора группы, а затем выбором информационного сигнала мультиплексором группы по адресу информационного сигнала в группе.

Информационные входы разделяются на группы по N_1 входов в каждой. Информационные входы каждой группы являются входами простого мультиплексора. Информационным входам и группам присваиваются адреса.

В первой ступени пирамидальной схемы число простых мультиплексоров равно ($N : N_1$), N и N_1 – число входов сложного (наращиваемого) и простого мультиплексоров. Младшие n_1 разрядов кода адреса подаются на адресные входы всех мультиплексоров первой ступени, следующие n_1 разрядов кода адреса подаются на адресные входы всех мультиплексоров второй

37

ступени и т.д. Обычно количество ступеней две, реже – три и более. В первой ступени в каждом мультиплексоре выбираются информационные каналы согласно младшим n_1 разрядам адреса и коммутируются на информационные входы мультиплексоров второй ступени и т.д. На рис. 2 показан мультиплексор MUX 16 – 1, построенный по пирамидальной схеме наращивания числа входов на основе мультиплексоров MUX 4 – 1.

Согласно второму варианту наращивания дешифратор по адресу группы выбирает мультиплексор группы, для чего используется вход разрешения EN простого мультиплексора, а последний выбирает информационный канал из группы. Выходы простых мультиплексоров объединяются по операции ИЛИ. Поэтому выбранный информационный канал выбранной группы подключается к выходу мультиплексора MUX 16 – 1 (Рис. 3).

Наращивание мультиплексора можно проиллюстрировать аналитически. Для построения мультиплексора MUX 16 – 1 требуется четыре мультиплексора MUX 4 – 1, реализующие функции:

$$\begin{aligned} Y_0 &= EN_0 (D_0 \cdot \bar{A}_1 \bar{A}_0 \vee D_1 \cdot \bar{A}_1 A_0 \vee D_2 \cdot A_1 \bar{A}_0 \vee D_3 \cdot A_1 A_0), \\ Y_1 &= EN_1 (D_4 \cdot \bar{A}_1 \bar{A}_0 \vee D_5 \cdot \bar{A}_1 A_0 \vee D_6 \cdot A_1 \bar{A}_0 \vee D_7 \cdot A_1 A_0), \\ Y_2 &= EN_2 (D_8 \cdot \bar{A}_1 \bar{A}_0 \vee D_9 \cdot \bar{A}_1 A_0 \vee D_{10} \cdot A_1 \bar{A}_0 \vee D_{11} \cdot A_1 A_0), \\ Y_3 &= EN_3 (D_{12} \cdot \bar{A}_1 \bar{A}_0 \vee D_{13} \cdot \bar{A}_1 A_0 \vee D_{14} \cdot A_1 \bar{A}_0 \vee D_{15} \cdot A_1 A_0). \end{aligned}$$

Сделав подстановки $EN_0 = \bar{A}_3 \bar{A}_2$, $EN_1 = \bar{A}_3 A_2$, $EN_2 = A_3 \bar{A}_2$, $EN_3 = A_3 A_2$ и объединяя по операции ИЛИ функции Y_0, Y_1, Y_2, Y_3 , получим

$$\begin{aligned} Y &= Y_0 \vee Y_1 \vee Y_2 \vee Y_3 = \\ &= D_0 \cdot \bar{A}_3 \bar{A}_2 \bar{A}_1 \bar{A}_0 \vee D_1 \cdot \bar{A}_3 \bar{A}_2 \bar{A}_1 A_0 \vee D_2 \cdot \bar{A}_3 \bar{A}_2 A_1 \bar{A}_0 \vee D_3 \cdot \bar{A}_3 \bar{A}_2 A_1 A_0 \vee \\ &\vee D_4 \cdot \bar{A}_3 A_2 \bar{A}_1 \bar{A}_0 \vee D_5 \cdot \bar{A}_3 A_2 \bar{A}_1 A_0 \vee D_6 \cdot \bar{A}_3 A_2 A_1 \bar{A}_0 \vee D_7 \cdot \bar{A}_3 A_2 A_1 A_0 \vee \\ &\vee D_8 \cdot A_3 \bar{A}_2 \bar{A}_1 \bar{A}_0 \vee D_9 \cdot A_3 \bar{A}_2 \bar{A}_1 A_0 \vee D_{10} \cdot A_3 \bar{A}_2 A_1 \bar{A}_0 \vee D_{11} \cdot A_3 \bar{A}_2 A_1 A_0 \vee \\ &\vee D_{12} \cdot A_3 A_2 \bar{A}_1 \bar{A}_0 \vee D_{13} \cdot A_3 A_2 \bar{A}_1 A_0 \vee D_{14} \cdot A_3 A_2 A_1 \bar{A}_0 \vee D_{15} \cdot \\ &\quad A_3 A_2 A_1 A_0 = \\ &= \bigvee_{j=0}^{15} D_j \cdot m_j(A_3, A_2, A_1, A_0). \end{aligned}$$

Функции $\bar{A}_3 \bar{A}_2$, $\bar{A}_3 A_2$, $A_3 \bar{A}_2$, $A_3 A_2$ реализуются дешифратором DC 2-4 адресных переменных A_3, A_2 (рис.3).

Реализация функций алгебры логики (ФАЛ) на мультиплексорах. На основе мультиплексора, имеющего n адресных входов, можно реализовать ФАЛ $(n+1)$ переменных.

Примечание. Реализация ФАЛ n переменных на мультиплексоре с n адресными входами тривиальна: на адресные входы подаются переменные, на информационные входы – значения ФАЛ на соответствующих наборах переменных. На выходе мультиплексора образуются значения ФАЛ в соответствии с наборами переменных. В этом случае мультиплексор выполняет функцию ПЗУ.

Для реализации ФАЛ $n+1$ переменных на адресные входы мультиплексора подаются n переменных, на информационные входы – $(n+1)$ -я переменная или ее инверсия, константы 0 или 1 в соответствии со значениями ФАЛ.

Аналоговые мультиплексоры - это такие мультиплексоры КМОП-логики, в которых для коммутации каналов используются двунаправленные ключи (рис. 5), могут переключать как цифровые, так и аналоговые напряжения. Цифровой сигнал – это частный случай аналогового сигнала.

Построение автомата с помощью мультиплексора:

