



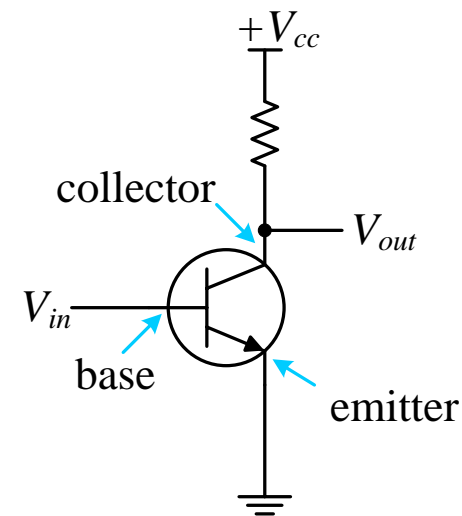
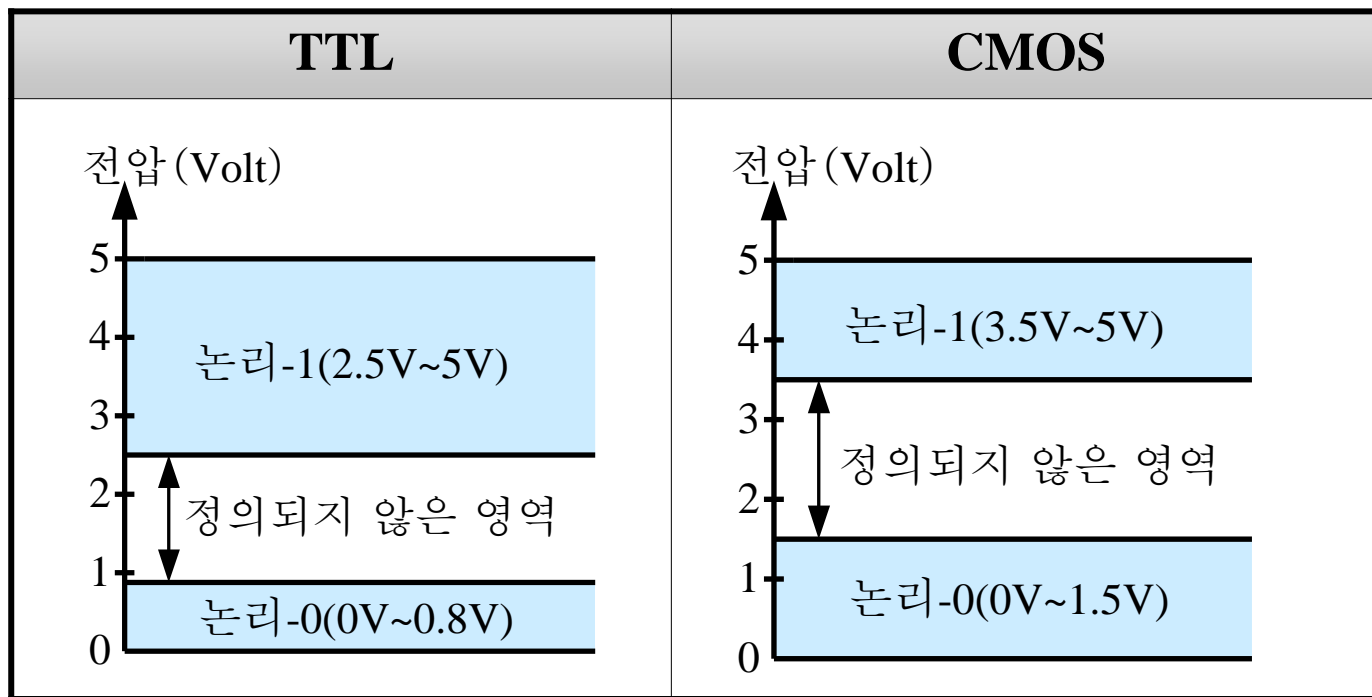
4. 논리게이트

논리회로

부경대 컴퓨터·인공지능공학부 최필주

- 논리 레벨
- 논리 게이트
 - NOT, buffer
 - AND
 - OR
 - NAND
 - NOR
 - XOR
 - XNOR
- 정논리와 부논리
- 게이트의 전기적 특성

- TTL과 CMOS 논리 레벨 정의 영역



< Transistor >

- TTL(Transistor-transistor level): BJT+저항으로 구성되는 논리 게이트
- CMOS(Complementary Metal-Oxide-Semiconductor): PMOS와 NMOS로 구성되는 논리 게이트

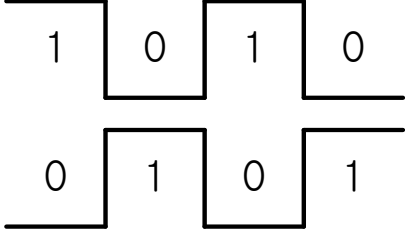
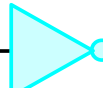
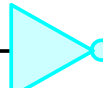
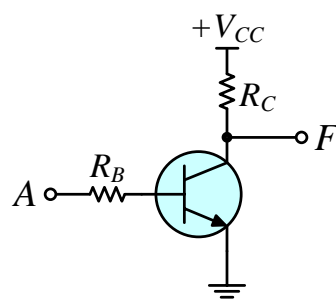


논리 게이트

NOT 게이트와 buffer 게이트

● NOT 게이트

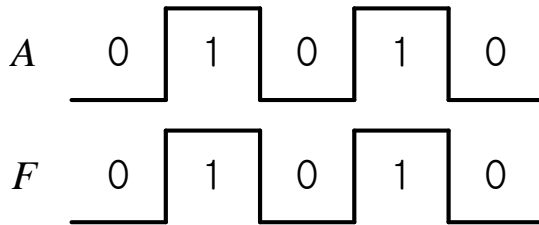
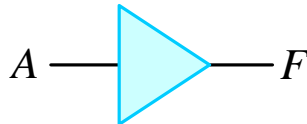
- 입력(1)을 논리 부정하여 출력(1)
- 논리식: $F = \bar{A} = A'$

진리표	동작 파형	논리 기호	트랜지스터 회로						
<table><tr><th>A</th><th>F</th></tr><tr><td>0</td><td>1</td></tr><tr><td>1</td><td>0</td></tr></table>	A	F	0	1	1	0	<div><div>입력 A</div><div>출력 F</div><div></div></div>	<div></div> <div>A —  — F</div>	<div></div>
A	F								
0	1								
1	0								

NOT 게이트와 buffer 게이트

● Buffer 게이트

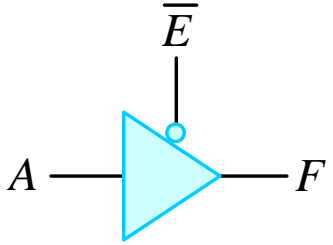
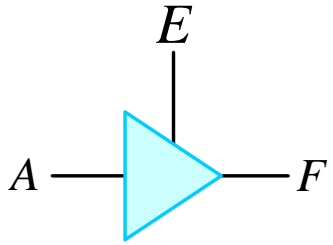
- 입력(1)을 그대로 출력(1)
- 논리식: $F = A$

진리표	동작 파형	논리 기호						
<table><tr><th>A</th><th>F</th></tr><tr><td>0</td><td>0</td></tr><tr><td>1</td><td>1</td></tr></table>	A	F	0	0	1	1		
A	F							
0	0							
1	1							

NOT 게이트와 buffer 게이트

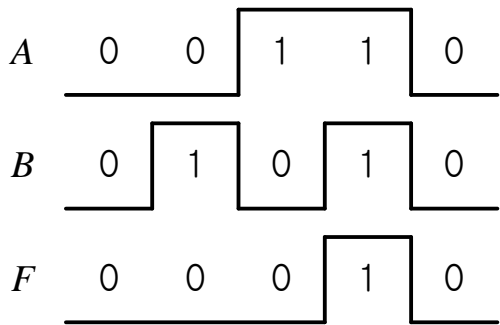
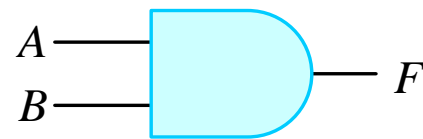
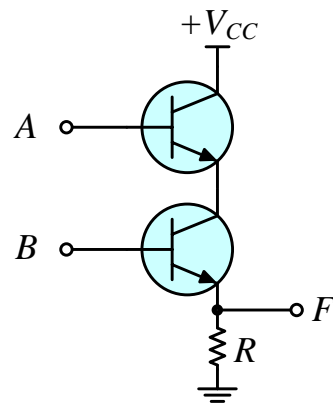
- 3상태(tri-state) buffer

- 3가지 출력(High, Low, high impedance)를 갖는 buffer

	제어입력이 low일 때	제어입력이 high일 때																														
진리표	<table><tr><th>A</th><th>\bar{E}</th><th>F</th></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>0</td><td>1</td><td>Hi-Z</td></tr><tr><td>1</td><td>1</td><td>Hi-Z</td></tr></table>	A	\bar{E}	F	0	0	0	1	0	1	0	1	Hi-Z	1	1	Hi-Z	<table><tr><th>A</th><th>E</th><th>F</th></tr><tr><td>0</td><td>0</td><td>Hi-Z</td></tr><tr><td>1</td><td>0</td><td>Hi-Z</td></tr><tr><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>1</td><td>1</td></tr></table>	A	E	F	0	0	Hi-Z	1	0	Hi-Z	0	1	0	1	1	1
A	\bar{E}	F																														
0	0	0																														
1	0	1																														
0	1	Hi-Z																														
1	1	Hi-Z																														
A	E	F																														
0	0	Hi-Z																														
1	0	Hi-Z																														
0	1	0																														
1	1	1																														
논리 기호																																

AND 게이트

- AND 게이트의 기본 개념(2입력)
 - 입력이 모두 1(on)인 경우에만 출력은 1(on)
 - 논리식: $F = AB = A \cdot B$

진리표	동작 파형	논리 기호	트랜지스터 회로															
<table><tr><th>A</th><th>B</th><th>F</th></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>0</td><td>0</td></tr><tr><td>1</td><td>1</td><td>1</td></tr></table>	A	B	F	0	0	0	0	1	0	1	0	0	1	1	1			
A	B	F																
0	0	0																
0	1	0																
1	0	0																
1	1	1																

AND 게이트

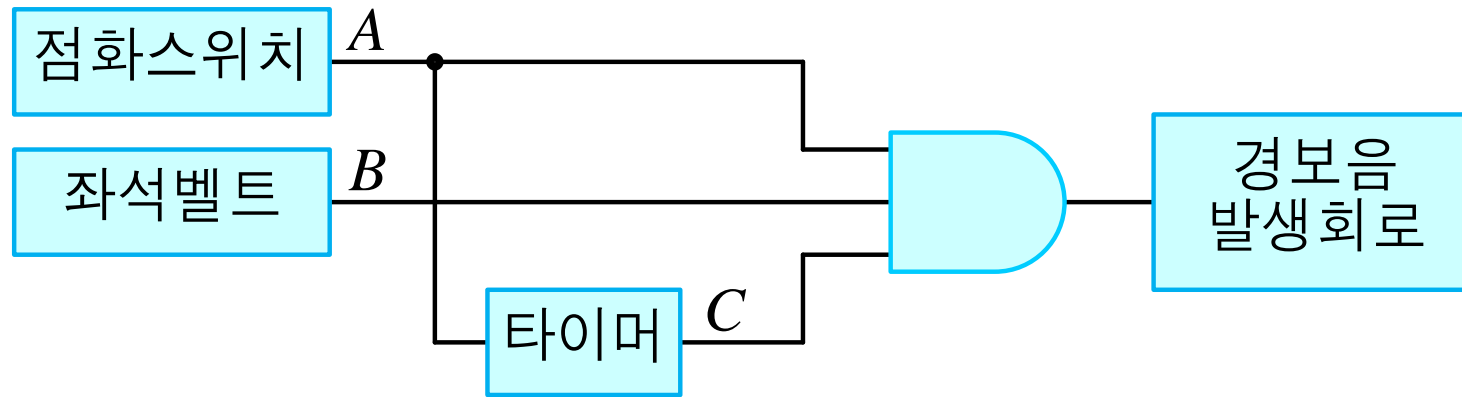
- AND 게이트의 기본 개념(3입력)

- 논리식: $F = ABC = A \cdot B \cdot C$

진리표	동작 파형	트랜지스터 회로																																				
<table><tr><th>A</th><th>B</th><th>C</th><th>F</th></tr><tr><td>0</td><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>0</td><td>1</td><td>0</td></tr><tr><td>0</td><td>1</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>1</td><td>0</td></tr><tr><td>1</td><td>0</td><td>0</td><td>0</td></tr><tr><td>1</td><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>1</td><td>0</td><td>0</td></tr><tr><td>1</td><td>1</td><td>1</td><td>1</td></tr></table>	A	B	C	F	0	0	0	0	0	0	1	0	0	1	0	0	0	1	1	0	1	0	0	0	1	0	1	0	1	1	0	0	1	1	1	1	<div><div>A</div><div>B</div><div>C</div><div>F</div></div> <div><div>0000</div><div>1111</div><div>0</div></div> <div><div>00</div><div>11</div><div>00</div><div>11</div><div>0</div></div> <div><div>0</div><div>1</div><div>0</div><div>1</div><div>0</div><div>1</div><div>0</div><div>1</div><div>0</div></div> <div><div>0000</div><div>0000</div><div>1</div><div>0</div></div>	<div><div>A</div><div>B</div><div>C</div></div> <div><div></div></div> <div><div>F</div></div>
A	B	C	F																																			
0	0	0	0																																			
0	0	1	0																																			
0	1	0	0																																			
0	1	1	0																																			
1	0	0	0																																			
1	0	1	0																																			
1	1	0	0																																			
1	1	1	1																																			

AND 게이트

- AND 게이트 활용 예 - 자동차 좌석벨트 경고 시스템

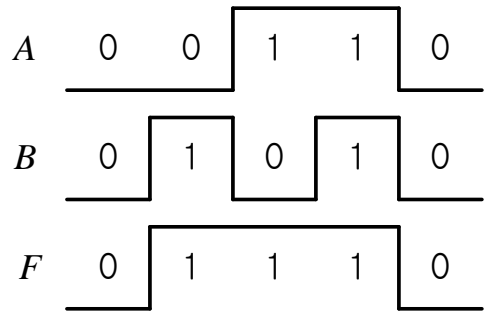
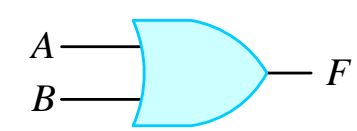
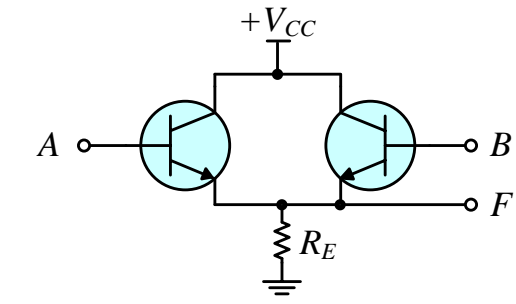


- 경보가 울리는 조건
 - 점화스위치(A) on
 - 좌석벨트(B)가 풀려있음(High)
 - 점화스위치가 켜지고 30초 동안
- 타이머: 점화스위치가 on되면 30초 동안 on 유지

OR 게이트

- OR 게이트의 기본 개념(2입력)

- 입력이 하나라도 1(on)이면 출력은 1(on)
- 논리식: $F = A + B$

진리표	동작 파형	논리 기호	트랜지스터 회로															
<table><tr><th>A</th><th>B</th><th>F</th></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>1</td></tr></table>	A	B	F	0	0	0	0	1	1	1	0	1	1	1	1			
A	B	F																
0	0	0																
0	1	1																
1	0	1																
1	1	1																

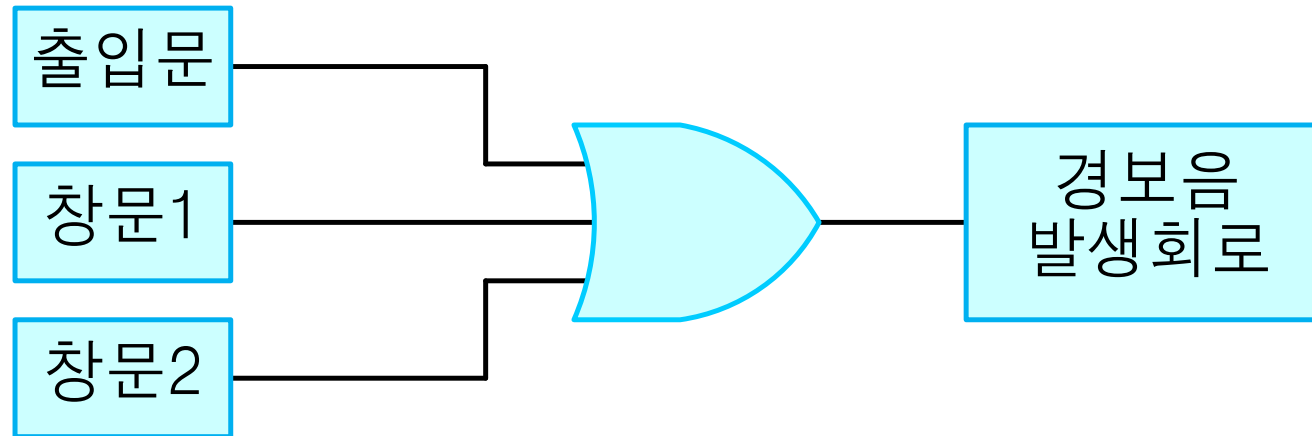
OR 게이트

- OR 게이트의 기본 개념(3입력)
 - 논리식: $F = A + B + C$

진리표	동작 파형	논리 기호																																				
<table><tr><th>A</th><th>B</th><th>C</th><th>F</th></tr><tr><td>0</td><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>0</td><td>1</td><td>1</td></tr><tr><td>0</td><td>1</td><td>0</td><td>1</td></tr><tr><td>0</td><td>1</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>0</td><td>1</td></tr><tr><td>1</td><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>1</td><td>1</td></tr></table>	A	B	C	F	0	0	0	0	0	0	1	1	0	1	0	1	0	1	1	1	1	0	0	1	1	0	1	1	1	1	0	1	1	1	1	1	<div><div>A</div><div>B</div><div>C</div><div>F</div><div>0 0 0 0 1 1 1 1 0</div><div>0 0 1 1 0 0 1 1 0</div><div>0 1 0 1 0 1 0 1 0</div><div>0 1 1 1 1 1 1 1 0</div></div>	<div><div>A</div><div>B</div><div>C</div><div>F</div><div>0 0 1 1 0 1 0 1 0</div><div>0 1 0 1 0 1 0 1 0</div><div>0 1 1 1 1 1 1 1 0</div></div>
A	B	C	F																																			
0	0	0	0																																			
0	0	1	1																																			
0	1	0	1																																			
0	1	1	1																																			
1	0	0	1																																			
1	0	1	1																																			
1	1	0	1																																			
1	1	1	1																																			

OR 게이트

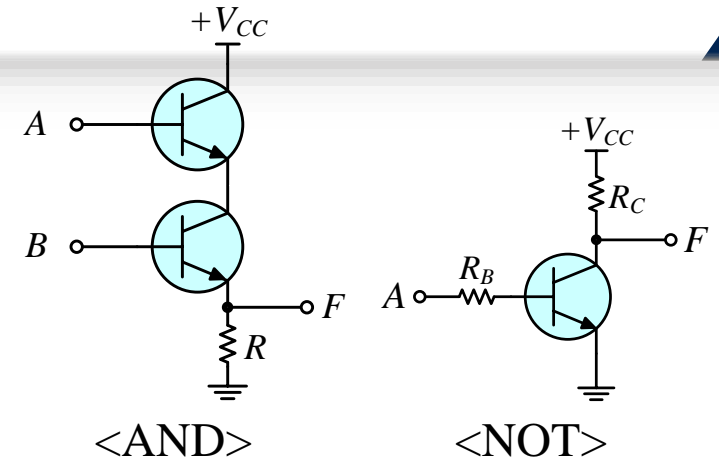
- OR 게이트 활용 예 - 침입 탐지 시스템



- 경보 발생 조건
 - 출입문 또는 창문이 열렸을 때(자기 센서가 열림 감지하여 열리면 high 출력)

NAND 게이트


- NAND 게이트의 기본 개념(2입력)
 - NOT AND라는 의미
 - 입력이 모두 1인 경우에만 출력이 0
 - 논리식: $F = \overline{AB} = \overline{A} \cdot \overline{B}$



진리표	동작 파형	논리 기호	트랜지스터 회로															
<table><tr><th>A</th><th>B</th><th>F</th></tr><tr><td>0</td><td>0</td><td>1</td></tr><tr><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>0</td></tr></table>	A	B	F	0	0	1	0	1	1	1	0	1	1	1	0			
A	B	F																
0	0	1																
0	1	1																
1	0	1																
1	1	0																

NAND 게이트

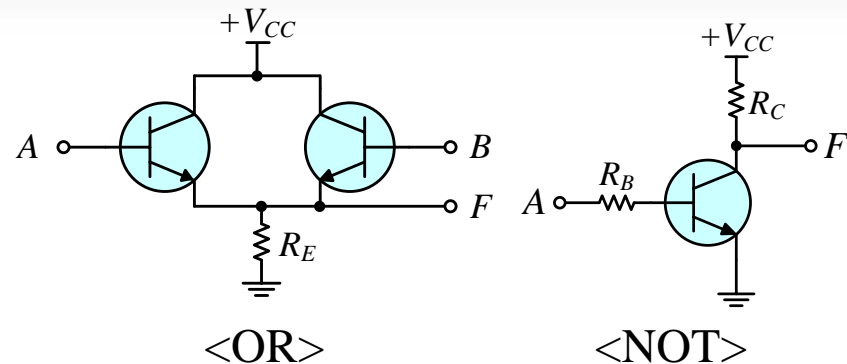
- NAND 게이트의 기본 개념(3입력)
 - 논리식: $F = \overline{ABC} = \overline{A \cdot B \cdot C}$

진리표	동작 파형	논리 기호																																				
<table><tr><th>A</th><th>B</th><th>C</th><th>F</th></tr><tr><td>0</td><td>0</td><td>0</td><td>1</td></tr><tr><td>0</td><td>0</td><td>1</td><td>1</td></tr><tr><td>0</td><td>1</td><td>0</td><td>1</td></tr><tr><td>0</td><td>1</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>0</td><td>1</td></tr><tr><td>1</td><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>1</td><td>0</td></tr></table>	A	B	C	F	0	0	0	1	0	0	1	1	0	1	0	1	0	1	1	1	1	0	0	1	1	0	1	1	1	1	0	1	1	1	1	0	<div><div>A</div><div>0 0 0 0 1 1 1 1 0</div></div> <div><div>B</div><div>0 0 1 1 0 0 1 1 0</div></div> <div><div>C</div><div>0 1 0 1 0 1 0 1 0</div></div> <div><div>F</div><div>1 1 1 1 1 1 1 0 1</div></div>	<div><div>A</div><div>B</div><div>C</div><div></div><div>F</div></div>
A	B	C	F																																			
0	0	0	1																																			
0	0	1	1																																			
0	1	0	1																																			
0	1	1	1																																			
1	0	0	1																																			
1	0	1	1																																			
1	1	0	1																																			
1	1	1	0																																			

NOR 게이트

● NOR 게이트의 기본 개념(2입력)

- NOT OR라는 의미
- 입력이 하나라도 1이면 출력은 0
- 논리식: $F = \overline{A + B}$

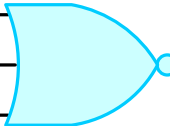


진리표	동작 파형	논리 기호	트랜지스터 회로															
<table><tr><th>A</th><th>B</th><th>F</th></tr><tr><td>0</td><td>0</td><td>1</td></tr><tr><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>0</td><td>0</td></tr><tr><td>1</td><td>1</td><td>0</td></tr></table>	A	B	F	0	0	1	0	1	0	1	0	0	1	1	0			
A	B	F																
0	0	1																
0	1	0																
1	0	0																
1	1	0																

NOR 게이트

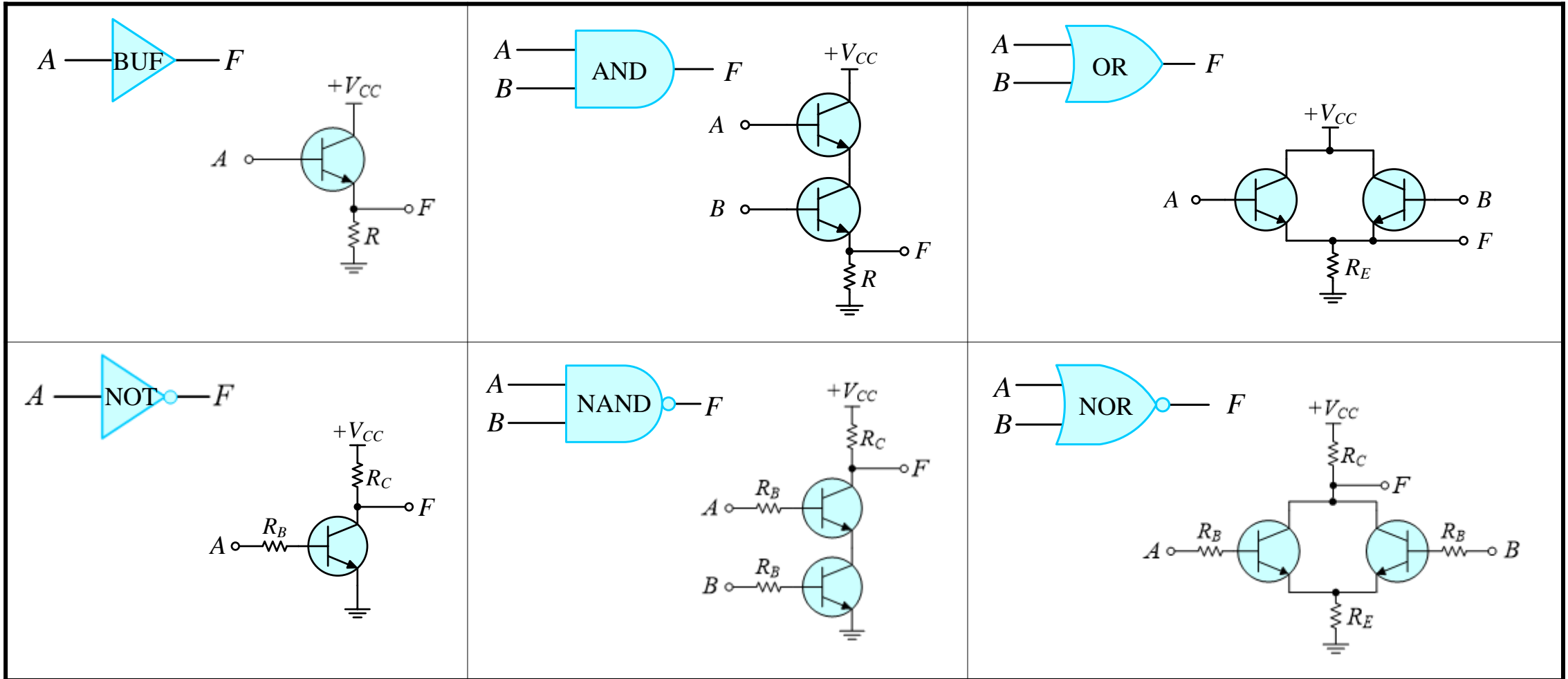
- NOR 게이트의 기본 개념(3입력)

- 논리식: $F = \overline{A + B + C}$

진리표	동작 파형	논리 기호																																				
<table><tr><th>A</th><th>B</th><th>C</th><th>F</th></tr><tr><td>0</td><td>0</td><td>0</td><td>1</td></tr><tr><td>0</td><td>0</td><td>1</td><td>0</td></tr><tr><td>0</td><td>1</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>1</td><td>0</td></tr><tr><td>1</td><td>0</td><td>0</td><td>0</td></tr><tr><td>1</td><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>1</td><td>0</td><td>0</td></tr><tr><td>1</td><td>1</td><td>1</td><td>0</td></tr></table>	A	B	C	F	0	0	0	1	0	0	1	0	0	1	0	0	0	1	1	0	1	0	0	0	1	0	1	0	1	1	0	0	1	1	1	0	<div><div>A</div><div>0 0 0 0 1 1 1 1 0</div></div> <div><div>B</div><div>0 0 1 1 0 0 1 1 0</div></div> <div><div>C</div><div>0 1 0 1 0 1 0 1 0</div></div> <div><div>F</div><div>1 0 0 0 0 0 0 0 1</div></div>	<div><div>A</div><div>B</div><div>C</div><div></div><div>F</div></div>
A	B	C	F																																			
0	0	0	1																																			
0	0	1	0																																			
0	1	0	0																																			
0	1	1	0																																			
1	0	0	0																																			
1	0	1	0																																			
1	1	0	0																																			
1	1	1	0																																			

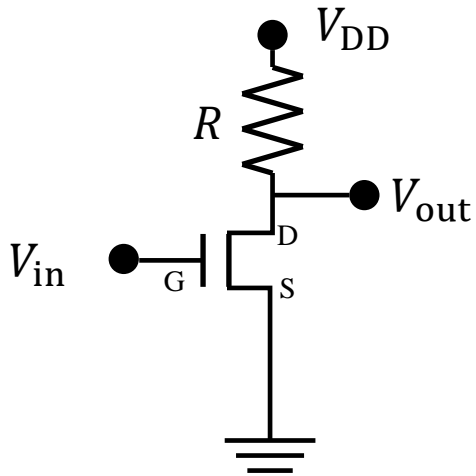
BUF, AND, OR, NOT, NAND, NOR 게이트

- 논리 기호 및 트랜지스터 회로 비교

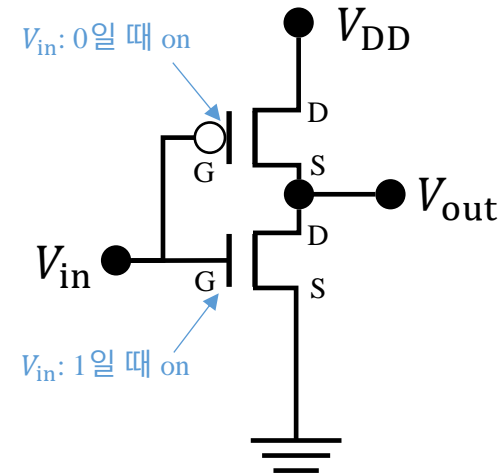


BUF, AND, OR, NOT, NAND, NOR 게이트

- CMOS를 이용한 NOT



<NMOS + 저항>

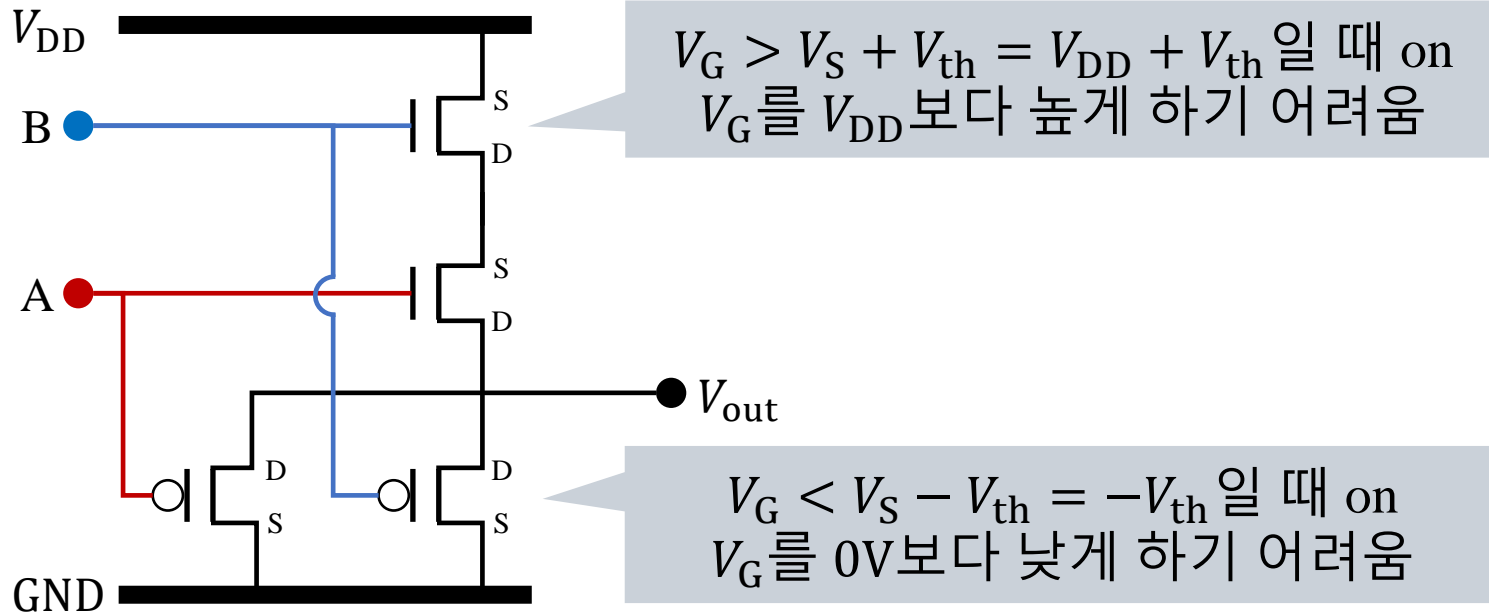


<NMOS + PMOS>

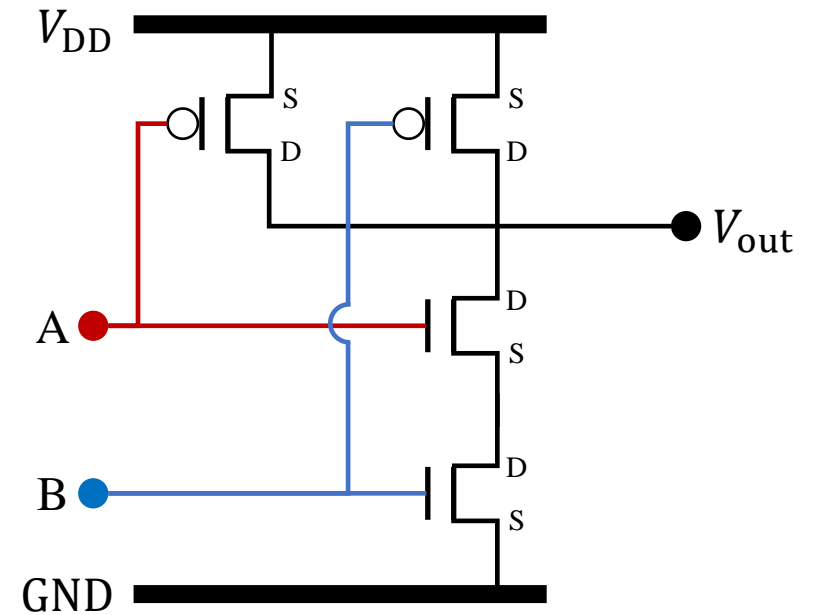
- 저항은 면적이 매우 큼 → 저항 대신 PMOS 사용

BUF, AND, OR, NOT, NAND, NOR 게이트

● CMOS를 이용한 AND와 NAND



<AND 게이트>

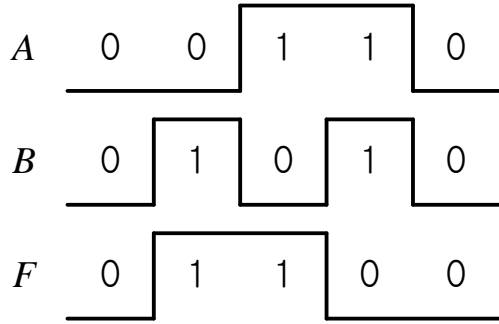
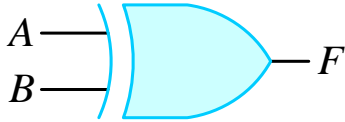
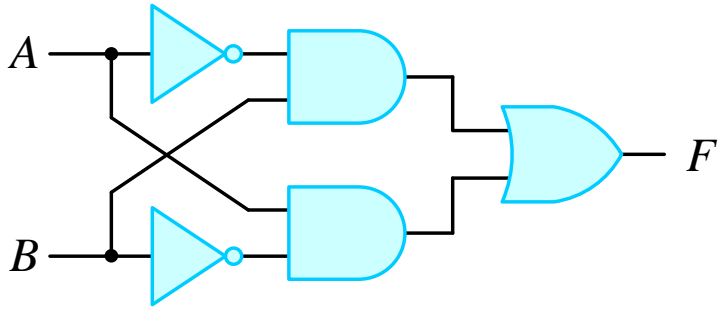


<NAND 게이트>

- 구현의 어려움으로 인해 실제로는 $AND = NAND + NOT$ 으로 구현
- OR도 마찬가지

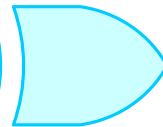
XOR (eXclusive-OR) 게이트

- XOR 게이트의 기본 개념(2입력)
 - 입력 중 1이 홀수 개면 출력은 1
 - 논리식: $F = A \oplus B = \bar{A}B + A\bar{B}$

진리표	동작 파형	논리 기호	AND-OR 게이트 표현															
<table><tr><th>A</th><th>B</th><th>F</th></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>0</td></tr></table>	A	B	F	0	0	0	0	1	1	1	0	1	1	1	0			
A	B	F																
0	0	0																
0	1	1																
1	0	1																
1	1	0																

XOR (eXclusive-OR) 게이트

- XOR 게이트의 기본 개념(3입력)
 - 논리식: $F = A \oplus B \oplus C$

진리표	동작 파형	논리 기호																																				
<table><tr><th>A</th><th>B</th><th>C</th><th>F</th></tr><tr><td>0</td><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>0</td><td>1</td><td>1</td></tr><tr><td>0</td><td>1</td><td>0</td><td>1</td></tr><tr><td>0</td><td>1</td><td>1</td><td>0</td></tr><tr><td>1</td><td>0</td><td>0</td><td>1</td></tr><tr><td>1</td><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>1</td><td>0</td><td>0</td></tr><tr><td>1</td><td>1</td><td>1</td><td>1</td></tr></table>	A	B	C	F	0	0	0	0	0	0	1	1	0	1	0	1	0	1	1	0	1	0	0	1	1	0	1	0	1	1	0	0	1	1	1	1	<div><div>A</div><div>000011110</div><div>B</div><div>001100110</div><div>C</div><div>010101010</div><div>F</div><div>011010010</div></div>	<div><div>A</div><div>B</div><div>C</div><div></div><div>F</div></div>
A	B	C	F																																			
0	0	0	0																																			
0	0	1	1																																			
0	1	0	1																																			
0	1	1	0																																			
1	0	0	1																																			
1	0	1	0																																			
1	1	0	0																																			
1	1	1	1																																			

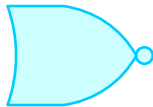
XNOR (eXclusive-NOR) 게이트

- XNOR 게이트의 기본 개념(2입력)
 - 입력 중 1이 짝수 개면 출력은 1
 - XOR 게이트와 반대
 - 논리식: $F = \overline{A}B + A\overline{B} = \overline{A \oplus B} = A \odot B$

진리표	동작 파형	논리 기호	AND-OR 게이트 표현															
<table><tr><th>A</th><th>B</th><th>F</th></tr><tr><td>0</td><td>0</td><td>1</td></tr><tr><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>0</td><td>0</td></tr><tr><td>1</td><td>1</td><td>1</td></tr></table>	A	B	F	0	0	1	0	1	0	1	0	0	1	1	1			
A	B	F																
0	0	1																
0	1	0																
1	0	0																
1	1	1																

XNOR (eXclusive-NOR) 게이트

- XNOR 게이트의 기본 개념(3입력)
 - 논리식: $F = \overline{A \oplus B \oplus C} = A \odot B \odot C$

진리표	동작 파형	논리 기호																																				
<table><tr><th>A</th><th>B</th><th>C</th><th>F</th></tr><tr><td>0</td><td>0</td><td>0</td><td>1</td></tr><tr><td>0</td><td>0</td><td>1</td><td>0</td></tr><tr><td>0</td><td>1</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>0</td><td>0</td></tr><tr><td>1</td><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>1</td><td>0</td></tr></table>	A	B	C	F	0	0	0	1	0	0	1	0	0	1	0	0	0	1	1	1	1	0	0	0	1	0	1	1	1	1	0	1	1	1	1	0	<div><div>A</div><div>0 0 0 0 1 1 1 1 0</div></div> <div><div>B</div><div>0 0 1 1 0 0 1 1 0</div></div> <div><div>C</div><div>0 1 0 1 0 1 0 1 0</div></div> <div><div>F</div><div>1 0 0 1 0 1 1 0 1</div></div>	<div><div>A</div><div>B</div><div>C</div><div></div><div>F</div></div>
A	B	C	F																																			
0	0	0	1																																			
0	0	1	0																																			
0	1	0	0																																			
0	1	1	1																																			
1	0	0	0																																			
1	0	1	1																																			
1	1	0	1																																			
1	1	1	0																																			

정논리와 부논리

- 논리 개념

전압레벨	정논리	부논리
+5V	High=1	High=0
0V	Low=0	Low=1

정논리와 부논리

- 정논리 AND = 부논리 OR

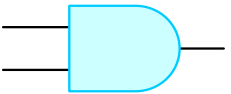
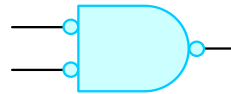
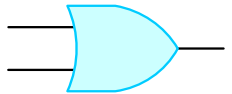
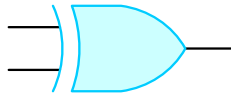
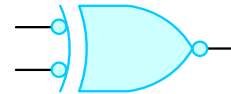
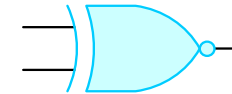
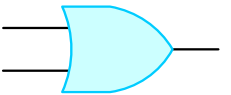
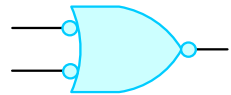
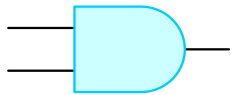
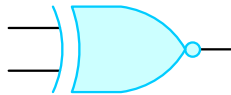
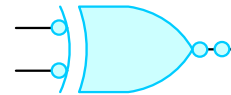
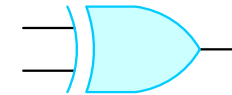
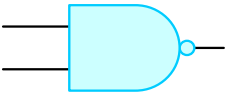
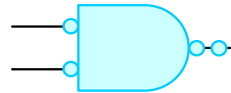
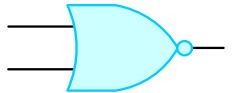
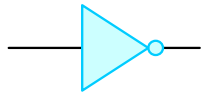
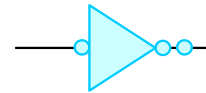
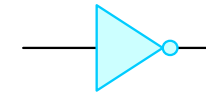
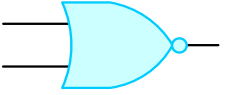
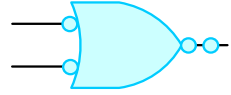
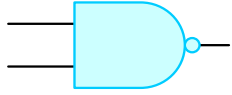
전압레벨			정논리 AND			부논리 OR		
A	B	F	A	B	F	A	B	F
L	L	L	0	0	0	1	1	1
L	H	L	0	1	0	1	0	1
H	L	L	1	0	0	0	1	1
H	H	H	1	1	1	0	0	0

- 정논리 NAND = 부논리 NOR

전압레벨			정논리 NAND			부논리 NOR		
A	B	F	A	B	F	A	B	F
L	L	H	0	0	1	1	1	0
L	H	H	0	1	1	1	0	0
H	L	H	1	0	1	0	1	0
H	H	L	1	1	0	0	0	1

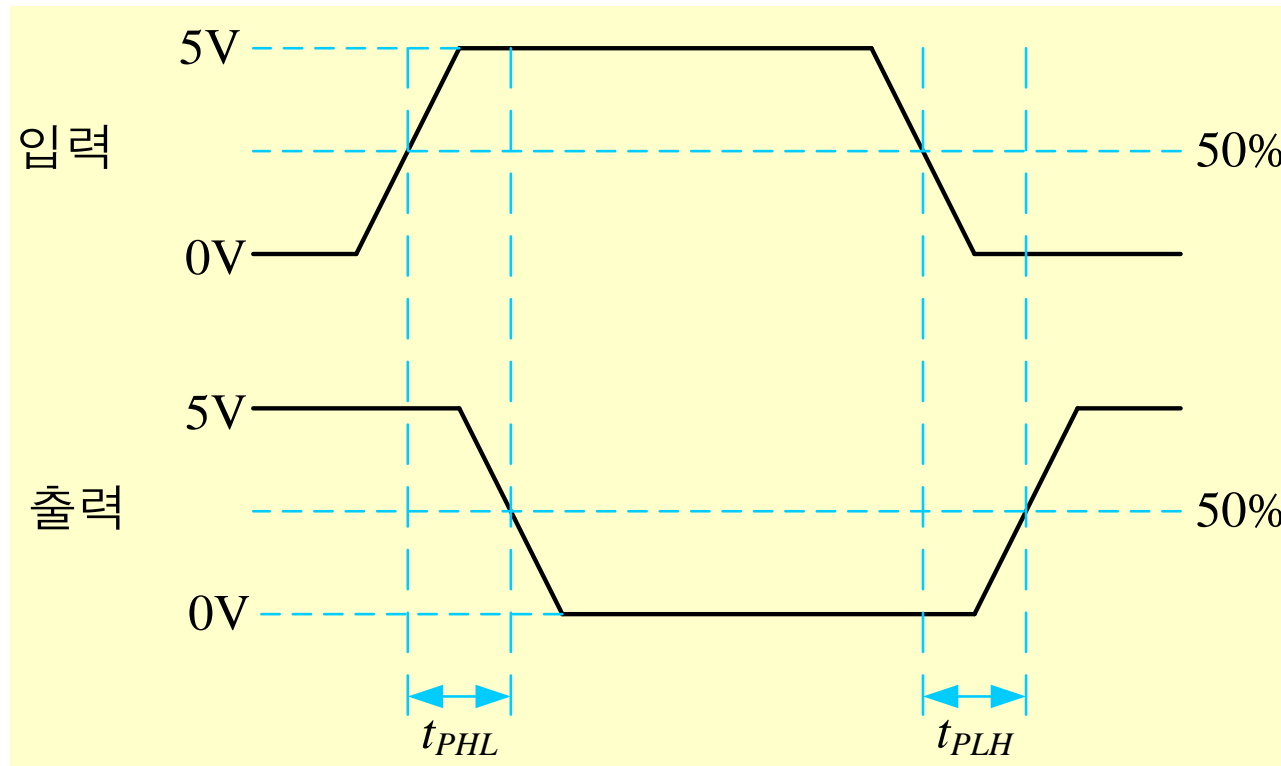
정논리와 부논리

정논리와 부논리간의 게이트 대응

정논리	↔	부논리	정논리	↔	부논리
 AND		 OR	 XOR		 XNOR
 OR		 AND	 XNOR		 XOR
 NAND		 NOR	 NOT		 NOT
 NOR		 NAND			

게이트의 전기적 특성

- 전파지연시간(gate propagation delay time)
 - 신호가 입력되어 출력될 때까지의 시간, 게이트의 동작 속도
 - NOT 게이트의 입력과 출력



* t_{PHL} : propagation delay time from high to low

* t_{PLH} : propagation delay time from low to high

게이트의 전기적 특성

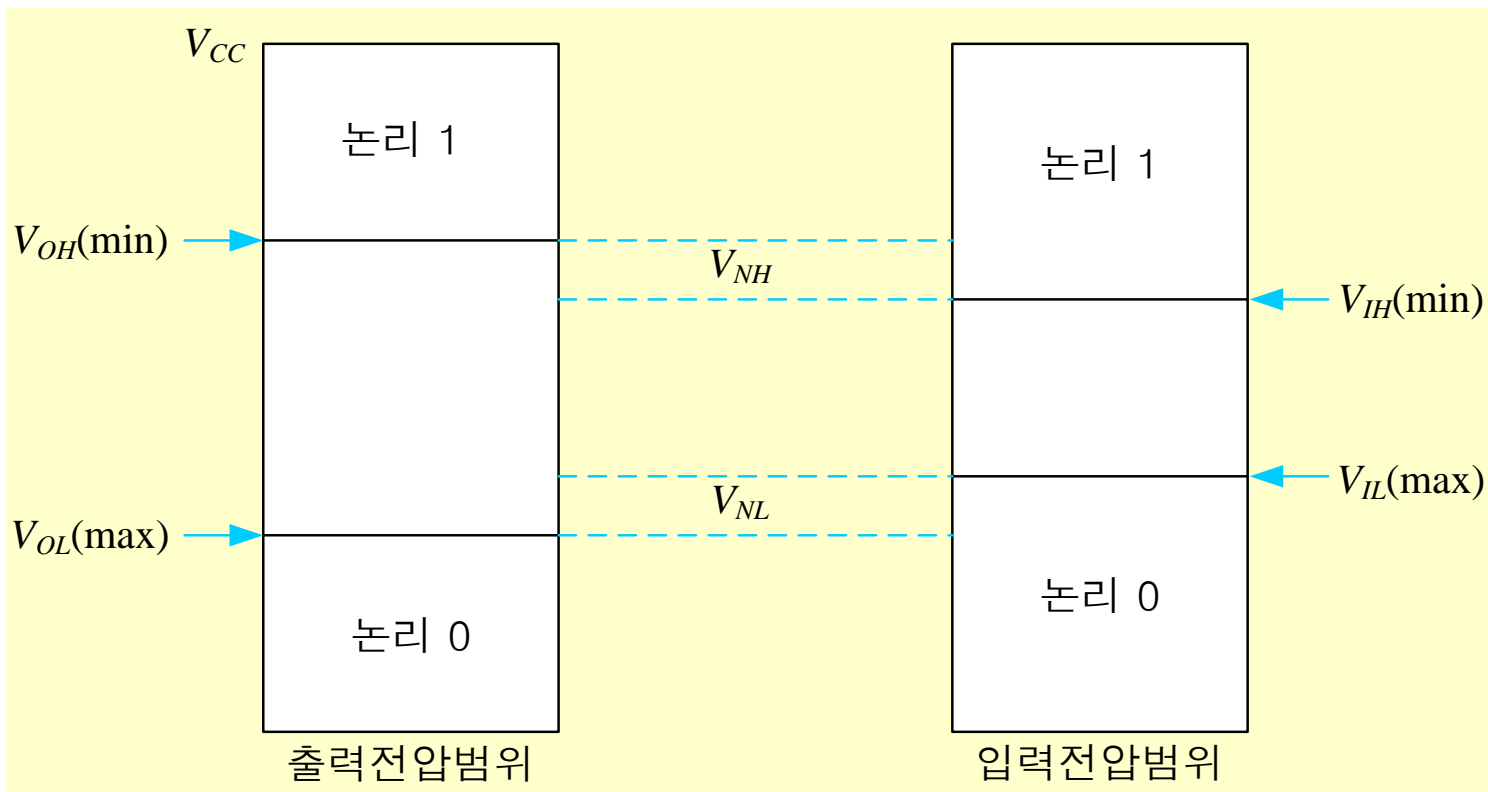
- 전력소모

- 게이트가 동작할 때 소모되는 전력량
- 전력 소모의 계산: $P_{CC} = V_{CC} \times I_{CC}$
 - V_{CC} : 공급전압
 - I_{CC} : 공급전류

게이트의 전기적 특성

- 잡음여유도(noise margin)

- 출력과 입력 사이의 식별 전압의 차이값
- 입출력 전압 범위

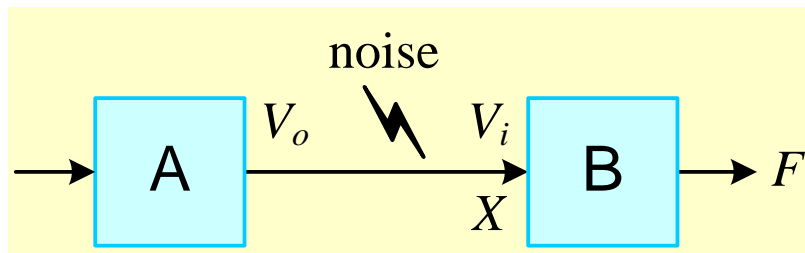


* V_{NH} : $V_{Noise\ High}$

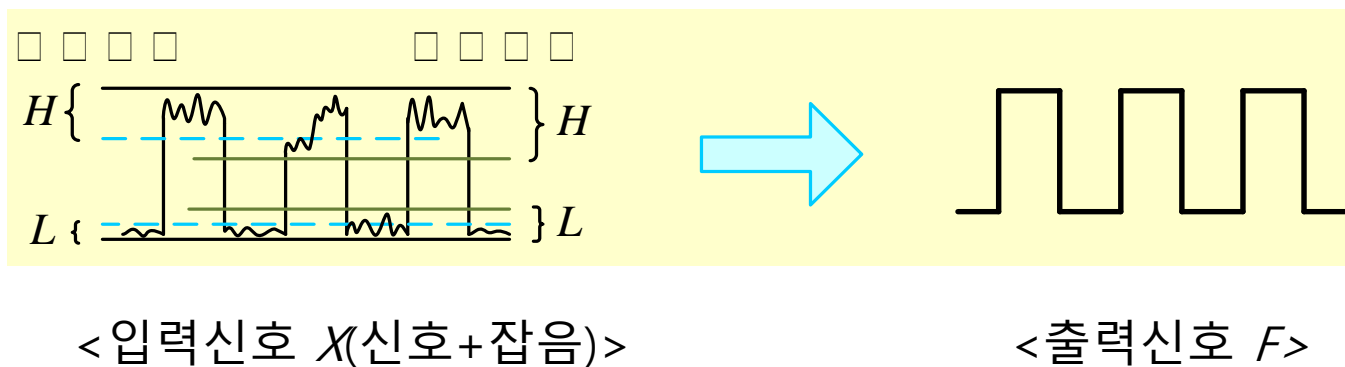
* V_{NL} : $V_{Noise\ Low}$

게이트의 전기적 특성

- 잡음여유도(noise margin) – noise 발생 예
 - A의 출력에서 noise 발생

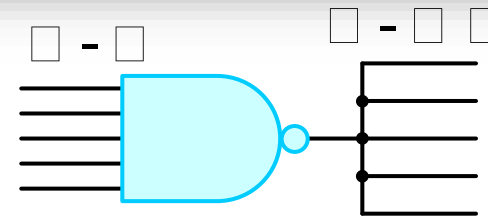


- B에서의 noise 입력의 처리



게이트의 전기적 특성

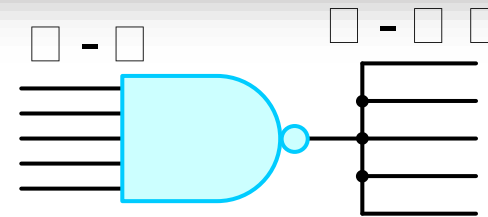
- 팬-인(fan-in)과 팬-아웃(fan-out)



- fan-in: 1개 게이트에 입력으로 접속할 수 있는 단수
- fan-out: 1개 게이트에서 다른 게이트의 입력으로 연결 가능한 최대 출력단의 수
 - High 레벨일 때: $\frac{I_{OH}(\max)}{I_{IH}(\max)}$
 - Low 레벨일 때: $\frac{I_{OL}(\max)}{I_{IL}(\max)}$

게이트의 전기적 특성

● 팬-인(fan-in)과 팬-아웃(fan-out)



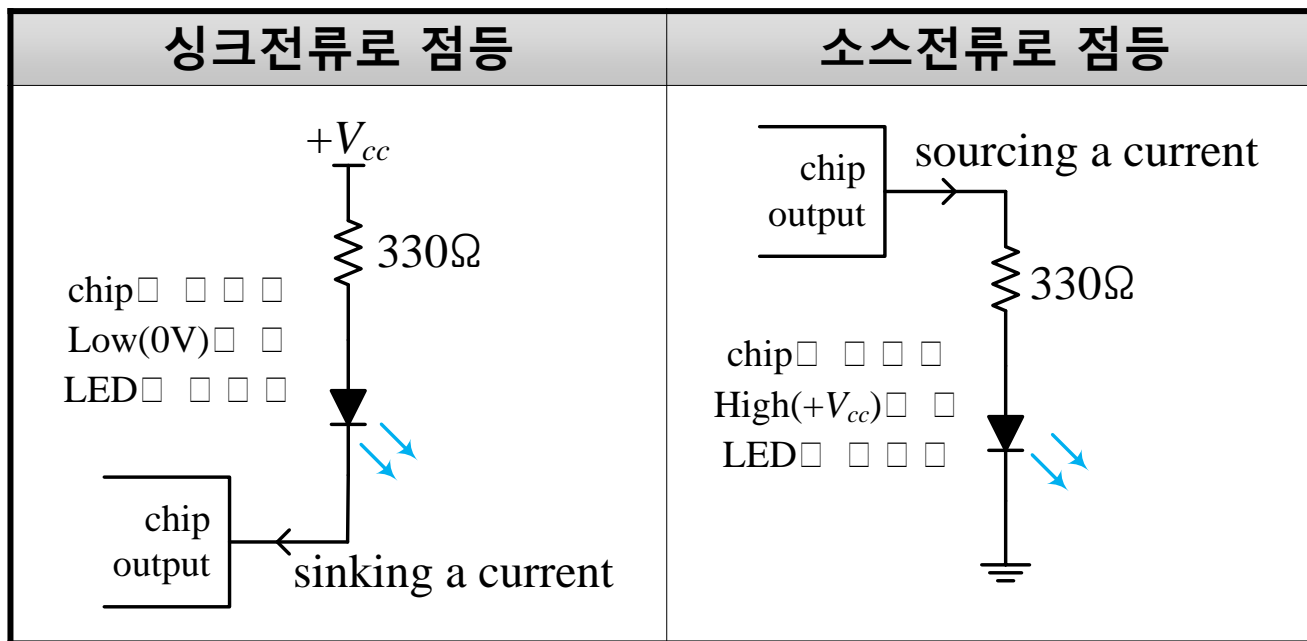
- fan-in: 1개 게이트에 입력으로 접속할 수 있는 단수
- fan-out: 1개 게이트에서 다른 게이트의 입력으로 연결 가능한 최대 출력단의 수

- High 레벨일 때: $\frac{I_{OH}(\max)}{I_{IH}(\max)}$
- Low 레벨일 때: $\frac{I_{OL}(\max)}{I_{IL}(\max)}$

출력이 H 레벨일 때	출력이 L 레벨일 때
<p>$I_{OH}(\max)=0.4mA$</p> <p>20</p> <p>$I_{IH}(\max)=0.02mA$</p>	<p>$I_{OL}(\max)=8mA$</p> <p>20</p> <p>$I_{IL}(\max)=0.4mA$</p>
$\frac{I_{OH}(\max)}{I_{IH}(\max)} = \frac{0.4mA}{0.02mA} = 20$	$\frac{I_{OL}(\max)}{I_{IL}(\max)} = \frac{8mA}{0.4mA} = 20$

게이트의 전기적 특성

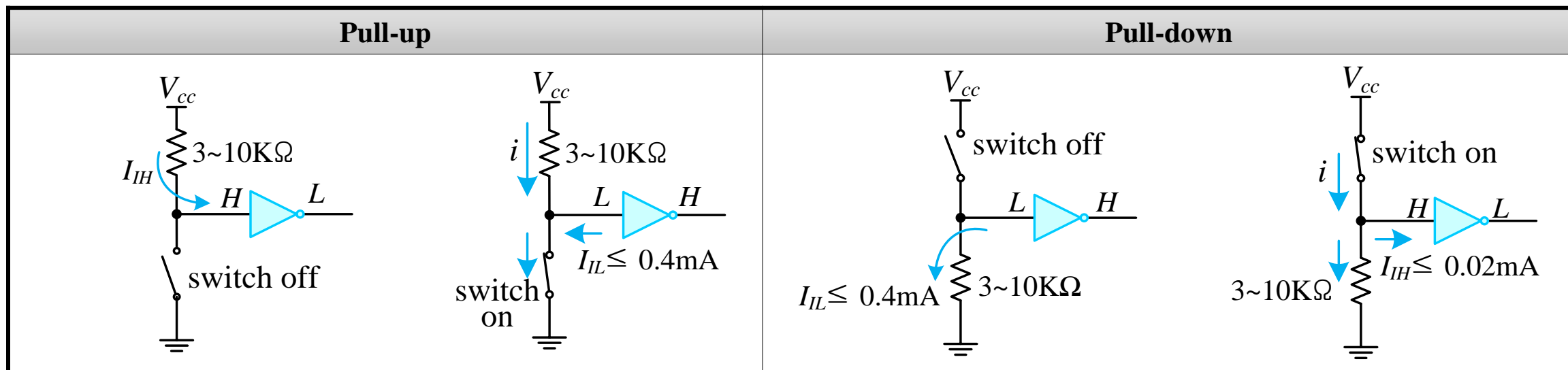
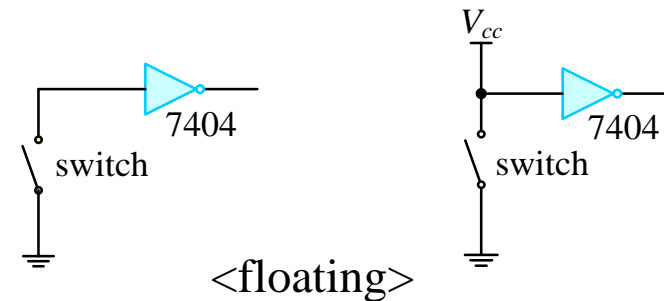
- 싱크전류(sink current)와 소스전류(source current)
 - 싱크전류: 바깥에서 출력 쪽으로 전류가 흐름
 - 소스전류: 출력에서 바깥으로 전류가 흐름
 - 예 - LED의 점등 제어



게이트의 전기적 특성

- 풀-업(Pull-up) 저항과 풀-다운(Pull-down) 저항

- 입력 레벨의 불확실성(floating)을 제거하기 위해 사용하는 저항
 - 풀-업 저항 : 전원 쪽으로 연결할 때 사용
 - 풀-다운 저항 : 접지 쪽으로 연결할 때 사용
- 사용되는 저항: $3\sim 10K\Omega$
- 저항의 연결



Summary

● 논리 게이트

게이트	진리표						논리 기호
	입력	A	0	0	1	1	
	B	0	0	1	0	1	
Buffer	출력 (F)	A	0		1		$A \text{ --- BUF --- } F$ $A \text{ --- NOT --- } F$
NOT		\bar{A}	1		0		
AND		AB	0	0	0	1	$A \text{ --- AND --- } F$ $A \text{ --- NAND --- } F$
NAND		\overline{AB}	1	1	1	0	
OR		$A + B$	0	1	1	1	$A \text{ --- OR --- } F$ $A \text{ --- NOR --- } F$
NOR		$\overline{A + B}$	1	0	0	0	
XOR		$A \oplus B$	0	1	1	0	$A \text{ --- XOR --- } F$ $A \text{ --- XNOR --- } F$
XNOR		$A \odot B$	1	0	0	1	

● 게이트의 전기적 특성

특성	설명
전파지연시간	신호가 입력되어 출력될 때까지의 시간, 게이트의 동작 속도, cell delay
전력소모	게이트가 동작할 때 소모되는 전력량, $P_{CC} = V_{CC} \times I_{CC}$
잡음여유도	출력과 입력 사이의 식별 전압의 차이값
팬-인, 팬-아웃	- fan-in: 1개 게이트에 입력으로 접속할 수 있는 단수 - fan-out: 1개 게이트에서 다른 게이트의 입력으로 연결 가능한 최대 출력단의 수
싱크 전류, 소스 전류	- 싱크 전류: 바깥에서 출력 쪽으로 전류가 흐름 - 소스 전류: 출력에서 바깥으로 전류가 흐름
풀-업/다운 저항	High impedance의 경우 0 또는 1이 되도록 하기위해 입력단에 연결하는 저항 - 풀-업 저항 : 전원 쪽으로 연결할 때 사용 - 풀-다운 저항 : 접지 쪽으로 연결할 때 사용