



تمرین کامپیوتری سوم درس الکترونیک دیجیتال

تاریخ تحویل: ۱۴۰۱/۱۰/۰۴

مسئول تمرین: یاسمن آبادی (abadi.un@gmail.com)

پاییز ۱۴۰۱

۱- ساختار یک MUX 2:1 را با منطق Static CMOS و Pseudo-NMOS طراحی و پیاده سازی کنید. با اعمال مقادیر مختلف سیگنال‌های ورودی، صحت عملکرد مدارها را نشان دهید. در حالتی که خروجی مدار low می‌باشد، اندازه‌ی ولتاژ خروجی و توان مصرفی را در دو مدار مقایسه کنید.

۲- گیت XOR دو ورودی را با منطق Dynamic CMOS و Transmission Gate پیاده‌سازی کنید. با اعمال مقادیر مختلف سیگنال‌های ورودی، صحت عملکرد مدارها را نشان دهید. در هر دو حالت، ابعاد ترانزیستورها، کمترین و بیشترین تاخیر (متناسب با انتخاب ورودی‌ها) و توان مصرفی را گزارش دهید.

نکات تکمیلی:

- در همه‌ی طراحی‌ها مساحت باید حداقل باشد و تاخیر حالت صفر به یک و یک به صفر مدار تقریباً برابر شوند.
- برای خوانایی کد بهتر است برای گیت‌های مختلف از SUBCKT استفاده کنید.
- فایل کتابخانه‌ی تکنولوژی 32nm در ضمیمه‌ی تکلیف قرار داده شده است. شبیه‌سازی را در تکنولوژی 32nm با منبع ولتاژ 1 ولت انجام دهید.
- مقدار طول گیت را برای تمامی ترانزیستورها برابر 32 نانومتر در نظر بگیرید.
- در بدست آوردن تاخیر مدار آن را در نمودار سیگنال‌های مربوطه نشان دهید و در کد شبیه‌سازی خود نیز به صورت پارامتر (MEAS) آن را استخراج کنید. برای بدست آوردن توان مصرفی نیز میتوانید از دستور (MEAS) و میانگین‌گیری (AVG) استفاده کنید.
- در مراحل مختلف تمرین در صورت لزوم، فرض اولیه‌ای برای خود در نظر گرفته و براساس آن پیش بروید. مفروضات خود را حتما در گزارش ذکر کنید.
- کدهای HSPICE و همچنین گزارش خود را در پوشه‌ای با نام و شماره دانشجویی خود قرار دهید و در قالب یک فایل فشرده با نام CA3_LastName_StudentNumber.zip در سایت درس بارگذاری کنید.
- توجه کنید که بخش قابل توجهی از نمره‌ی شما بر اساس گزارش تعیین می‌شود و باید شامل توضیحات کافی و مفید باشد. لذا مراحل کار و نتایج را به‌طور کامل ذکر کنید.

با آرزوی موفقیت و سلامتی