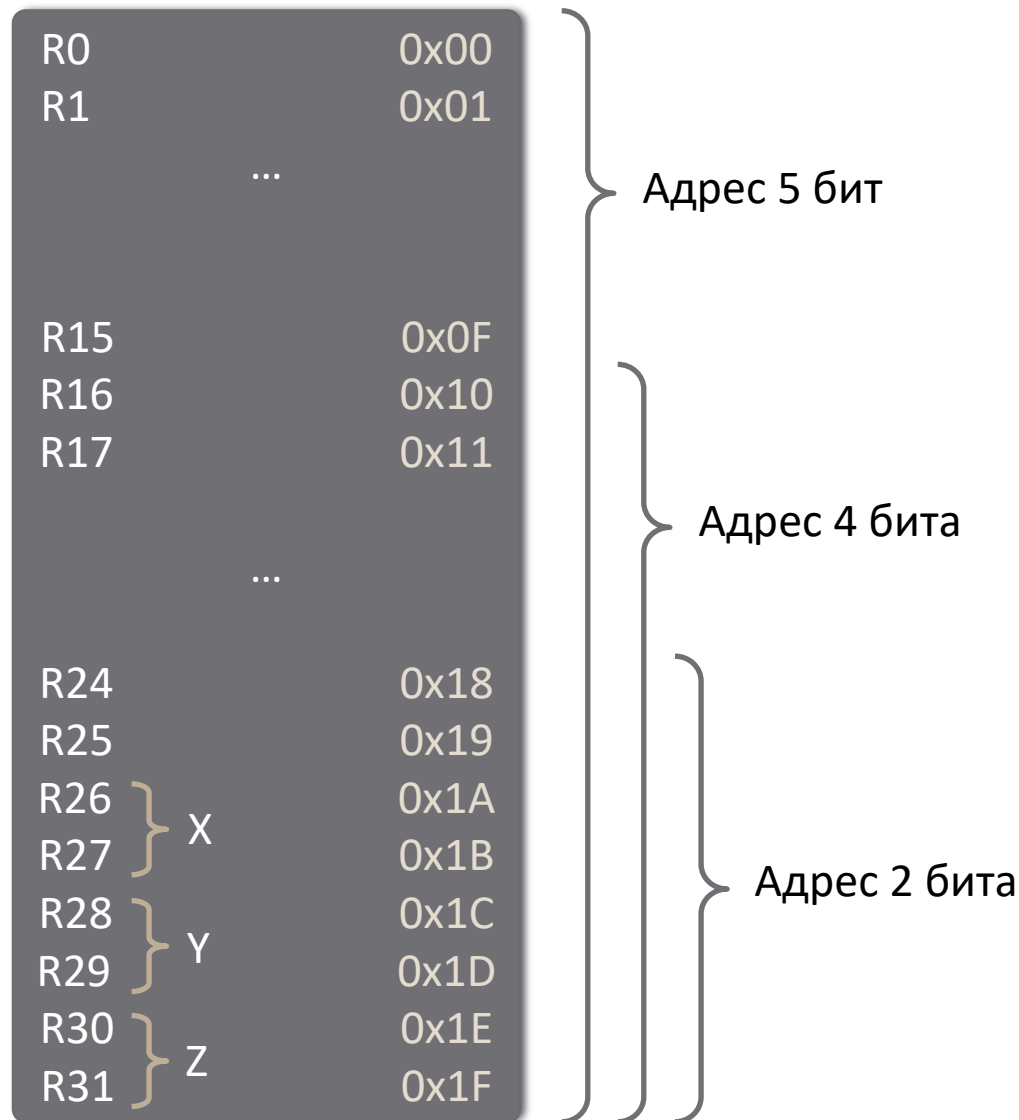


Ассемблер Atmel AVR

Занятие №6: Логические побитовые
операции

Регистры процессора AVR



SREG – Регистр статуса

- **C (Carry Flag)** – Флаг переноса;
- **Z (Zero Flag)** – Флаг нулевого значения;
- **N (Negative Flag)** – Флаг отрицательного значения;
- **V (Two's complement overflow indicator)** – Флаг-указатель переполнения дополнения до двух;
- **S (Signed Test)** – Флаг для проверок со знаком;
- **H (Half Carry Flag)** – Флаг полупереноса;
- **T (Transfer bit)** – Флаг пересылки;
- **I (Interrupt Enable Flag)** – Флаг разрешения глобального прерывания.

AND – Логическое И между двумя регистрами

Синтаксис: AND Rd, Rr

Размер: 2 байта

0010	00rd	dddd	rrrr
------	------	------	------

Операнды: $0 \leq d \leq 31$, $0 \leq r \leq 31$

Счетчик: PC += 1

Такты: 1

I	T	H	S	V	N	Z	C
–	–	–	+	0	+	+	–

Определение: Выполнение логического AND между содержимым регистров Rd и Rr и помещение результата в регистр назначения Rd.

ANDI – Логическое И между регистром и значением

Синтаксис: ANDI Rd, K

Размер: 2 байта

0111	KKKK	dddd	KKKK
------	------	------	------

Операнды: $16 \leq d \leq 31$, $0 \leq K \leq 255$

Счетчик: PC += 1

Такты: 1

I	T	H	S	V	N	Z	C
–	–	–	+	0	+	+	–

Определение: Выполнение логического AND между содержимым регистра Rd и константой и помещение результата в регистр назначения Rd.

OR – Логическое ИЛИ между двумя регистрами

Синтаксис: OR Rd, Rr

Размер: 2 байта

0010	10rd	dddd	rrrr
------	------	------	------

Операнды: $0 \leq d \leq 31$, $0 \leq r \leq 31$

Счетчик: PC += 1

Такты: 1

I	T	H	S	V	N	Z	C
–	–	–	+	0	+	+	–

Определение: Команда выполняет логическое OR содержимого регистров Rd и Rr и размещает результат в регистре назначения Rd.

ORI – Логическое ИЛИ между регистром и значением

Синтаксис: ORI Rd, K

Размер: 2 байта

0110	KKKK	dddd	KKKK
------	------	------	------

Операнды: $16 \leq d \leq 31$, $0 \leq K \leq 255$

Счетчик: PC += 1

Такты 1

I	T	H	S	V	N	Z	C
–	–	–	+	0	+	+	–

Определение: Команда выполняет логическое OR между содержимым регистра Rd и константой и размещает результат в регистре назначения Rd.

EOR – Исключающее ИЛИ между двумя регистрами

Синтаксис: EOR Rd, Rr

Размер: 2 байта

0010	01rd	dddd	rrrr
------	------	------	------

Операнды: $0 \leq d \leq 31$, $0 \leq r \leq 31$

Счетчик: PC += 1

Такты: 1

I	T	H	S	V	N	Z	C
–	–	–	+	0	+	+	–

Определение: Выполнение логического исключающего OR между содержимым регистра Rd и регистром Rr и помещение результата в регистр назначения Rd.

LSL – логический сдвинуть влево

Синтаксис: LSL Rd

Размер: 2 байта

0000	11dd	dddd	dddd
------	------	------	------

Операнды: $0 \leq d \leq 31$

Счетчик: PC += 1

Такты: 1

I	T	H	S	V	N	Z	C
–	–	+	+	+	+	+	+

Определение: Выполнение сдвига всех битов Rd на одно место влево. Бит 0 стирается. Бит 7 загружается во флаг переноса (C).

LSR – логический сдвинуть вправо

Синтаксис: LSR Rd

Размер: 2 байта

1001	010d	dddd	0110
------	------	------	------

Операнды: $0 \leq d \leq 31$

Счетчик: PC += 1

Такты: 1

I	T	H	S	V	N	Z	C
–	–	–	+	+	0	+	+

Определение: Сдвиг всех битов Rd на одно место вправо. Бит 7 очищается. Бит 0 загружается во флаг переноса (C).

ROL – логический сдвинуть влево через перенос

Синтаксис: ROL Rd

Размер: 2 байта

0001	11dd	dddd	dddd
------	------	------	------

Операнды: $0 \leq d \leq 31$

Счетчик: PC += 1

Такты: 1

I	T	H	S	V	N	Z	C
–	–	+	+	+	+	+	+

Определение: Сдвиг всех битов Rd на одно место влево. Флаг переноса (C) смещается на место бита 0 регистра Rd. Бит 7 смещается во флаг переноса (C).

ROR – логический сдвинуть вправо через перенос

Синтаксис: LSR Rd

Размер: 2 байта

1001	010d	dddd	0111
------	------	------	------

Операнды: $0 \leq d \leq 31$

Счетчик: PC += 1

Такты: 1

I	T	H	S	V	N	Z	C
–	–	–	+	+	+	+	+

Определение: Сдвиг всех битов Rd на одно место вправо. Флаг переноса (C) смещается на место бита 7 регистра Rd. Бит 0 смещается во флаг переноса (C).

ASR – арифметически сдвинуть вправо

Синтаксис: ASR Rd

Размер: 2 байта

1001	010d	dddd	0101
------	------	------	------

Операнды: $0 \leq d \leq 31$

Счетчик: PC += 1

Такты: 1

I	T	H	S	V	N	Z	C
–	–	–	+	+	+	+	+

Определение: Выполнение сдвига всех битов Rd на одно место вправо. Состояние бита 7 не изменяется. Бит 0 загружается во флаг переноса (C).

SER – Установить все биты регистра

Синтаксис: SER Rd

Размер: 2 байта

1110	1111	dddd	1111
------	------	------	------

Операнды: $16 \leq d \leq 31$

Счетчик: PC += 1

Такты: 1

I	T	H	S	V	N	Z	C
—	—	—	—	—	—	—	—

Определение: Значение 0xFF заносится непосредственно в регистр назначения Rd.

CLR – ОЧИСТИТЬ ВСЕ БИТЫ РЕГИСТРА

Синтаксис: CLR Rd

Размер: 2 байта

0010	01dd	dddd	dddd
------	------	------	------

Операнды: $0 \leq d \leq 31$

Счетчик: PC += 1

Такты: 1

I	T	H	S	V	N	Z	C
–	–	–	0	0	0	1	–

Определение: Все биты регистра Rd очищаются.

INC – Инкрементировать

Синтаксис: INC Rd

Размер: 2 байта

1001	010d	dddd	0011
------	------	------	------

Операнды: $0 \leq d \leq 31$

Счетчик: PC += 1

Такты: 1

I	T	H	S	V	N	Z	C
–	–	–	+	+	+	+	–

Определение: Добавление единицы к содержимому регистра Rd и размещение результата в регистре назначения Rd.

DEC – Декрементировать

Синтаксис: DEC Rd

Размер: 2 байта

1001	010d	dddd	1010
------	------	------	------

Операнды: $0 \leq d \leq 31$

Счетчик: PC += 1

Такты: 1

I	T	H	S	V	N	Z	C
–	–	–	+	+	+	+	–

Определение: Вычитание единицы из содержимого регистра Rd и размещение результата в регистре назначения Rd.

ADD – Сложить без переноса

Синтаксис: ADD Rd, Rr

Размер: 2 байта

0000	11rd	dddd	rrrr
------	------	------	------

Операнды: $0 \leq d \leq 31$, $0 \leq r \leq 31$

Счетчик: PC += 1

Такты: 1

I	T	H	S	V	N	Z	C
–	–	+	+	+	+	+	+

Определение: Сложение двух регистров без добавления содержимого флага переноса (C), размещение результата в регистре назначения Rd.

SUB – Вычитать без переноса

Синтаксис: SUB Rd, Rr

Размер: 2 байта

0001	10rd	dddd	rrrr
------	------	------	------

Операнды: $0 \leq d \leq 31$, $0 \leq r \leq 31$

Счетчик: PC += 1

Такты: 1

I	T	H	S	V	N	Z	C
–	–	+	+	+	+	+	+

Определение: Вычитание содержимого регистра-источника Rr из содержимого регистра Rd, размещение результата в регистре назначения Rd.

SUBI – Вычитать значение из регистра

Синтаксис: SUBI Rd, K

Размер: 2 байта

0101	KKKK	dddd	KKKK
------	------	------	------

Операнды: $0 \leq d \leq 31$, $0 \leq K \leq 255$

Счетчик: PC += 1

Такты: 1

I	T	H	S	V	N	Z	C
–	–	+	+	+	+	+	+

Определение: Вычитание константы из содержимого регистра, размещение результата в регистре назначения Rd.

ADC – Сложить с переносом

Синтаксис: ADC Rd, Rr

Размер: 2 байта

0001	11rd	dddd	rrrr
------	------	------	------

Операнды: $0 \leq d \leq 31$, $0 \leq r \leq 31$

Счетчик: PC += 1

Такты: 1

I	T	H	S	V	N	Z	C
–	–	+	+	+	+	+	+

Определение: Сложение двух регистров и содержимого флага переноса (C), размещение результата в регистре назначения Rd.

SBC – Вычитать с переносом

Синтаксис: SBC Rd, Rr

Размер: 2 байта

0000	10rd	dddd	rrrr
------	------	------	------

Операнды: $0 \leq d \leq 31$, $0 \leq r \leq 31$

Счетчик: PC += 1

Такты: 1

I	T	H	S	V	N	Z	C
–	–	+	+	+	+	+	+

Определение: Вычитание содержимого регистра-источника и содержимого флага переноса (C) из регистра Rd, размещение результата в регистре назначения Rd.

SBCI – Вычитать значение из регистра с переносом

Синтаксис: SBCI Rd, K

Размер: 2 байта

0100	KKKK	dddd	KKKK
------	------	------	------

Операнды: $0 \leq d \leq 31$, $0 \leq K \leq 255$

Счетчик: PC += 1

Такты: 1

I	T	H	S	V	N	Z	C
–	–	+	+	+	+	+	+

Определение: Вычитание константы и содержимого флага переноса (C) из содержимого регистра, размещение результата в регистре назначения Rd.

ADIW – Сложить значение с парой регистров

Синтаксис: ADIW Rdl, K

Размер: 2 байта

1001	0110	KKdd	KKKK
------	------	------	------

Операнды: dl {24, 26, 28, 30}, $0 \leq K \leq 63$

Счетчик: PC += 1

Такты: 2

I	T	H	S	V	N	Z	C
–	–	–	+	+	+	+	+

Определение: Сложение непосредственного значения (0-63) с парой регистров и размещение результата в паре регистров.

SBIW – Вычесть значение из пары регистров

Синтаксис: SBIW Rdl, K

Размер: 2 байта

1001	0111	KKdd	KKKK
------	------	------	------

Операнды: dl {24, 26, 28, 30}, $0 \leq K \leq 63$

Счетчик: PC += 1

Такты: 2

I	T	H	S	V	N	Z	C
–	–	–	+	+	+	+	+

Определение: Вычитание непосредственного значения (0-63) из пары регистров и размещение результата в паре регистров.

COM – Перевод в обратный КОД

Синтаксис: COM Rd

Размер: 2 байта

1001	010d	dddd	0000
------	------	------	------

Операнды: $0 \leq d \leq 31$

Счетчик: PC += 1

Такты: 1

I	T	H	S	V	N	Z	C
–	–	–	+	0	+	+	1

Определение: Команда выполняет дополнение до единицы (реализует обратный код) содержимого регистра Rd.

NEG – Перевод в дополнительный код

Синтаксис: NEG Rd

Размер: 2 байта

1001	010d	dddd	0001
------	------	------	------

Операнды: $0 \leq d \leq 31$

Счетчик: PC += 1

Такты: 1

I	T	H	S	V	N	Z	C
–	–	+	+	+	+	+	+

Определение: Заменяет содержимое регистра Rd его дополнением до двух (реализует обратный код).
Значение 0x80 остается неизменным.