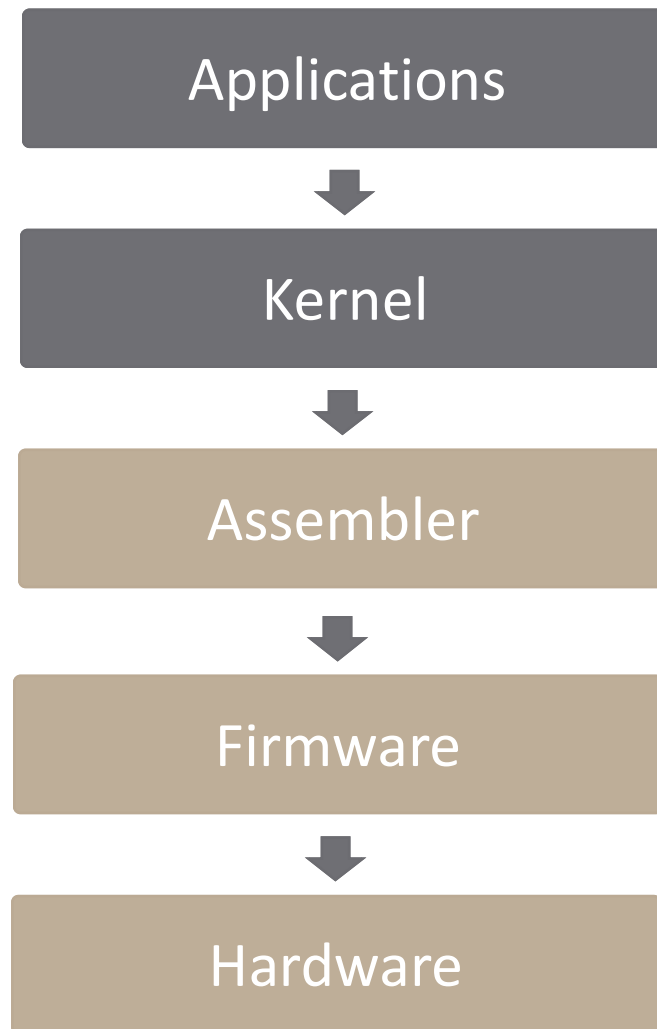


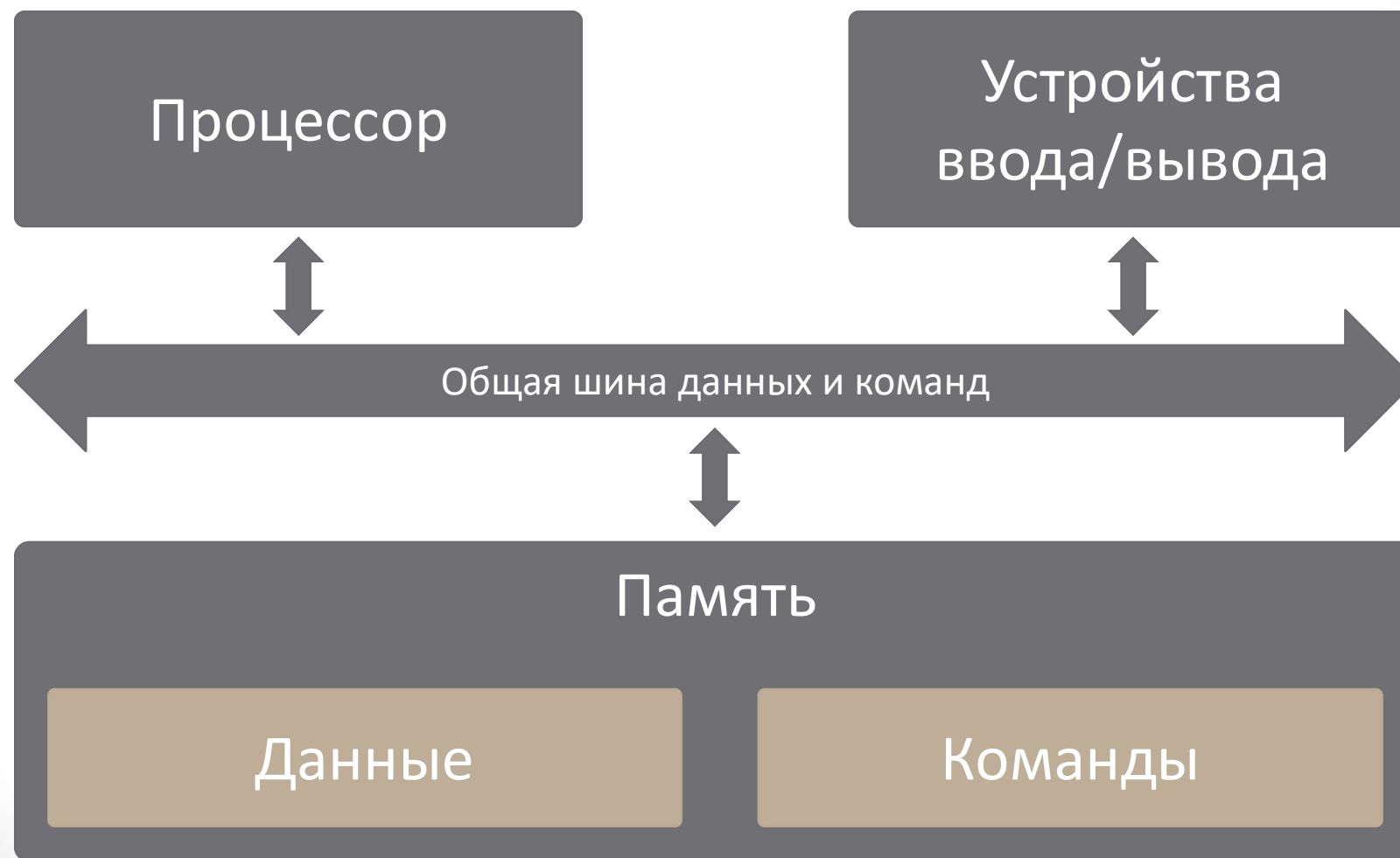
Ассемблер Atmel AVR

Занятие №1: Архитектура AVR,
схемотехника ЭВМ.

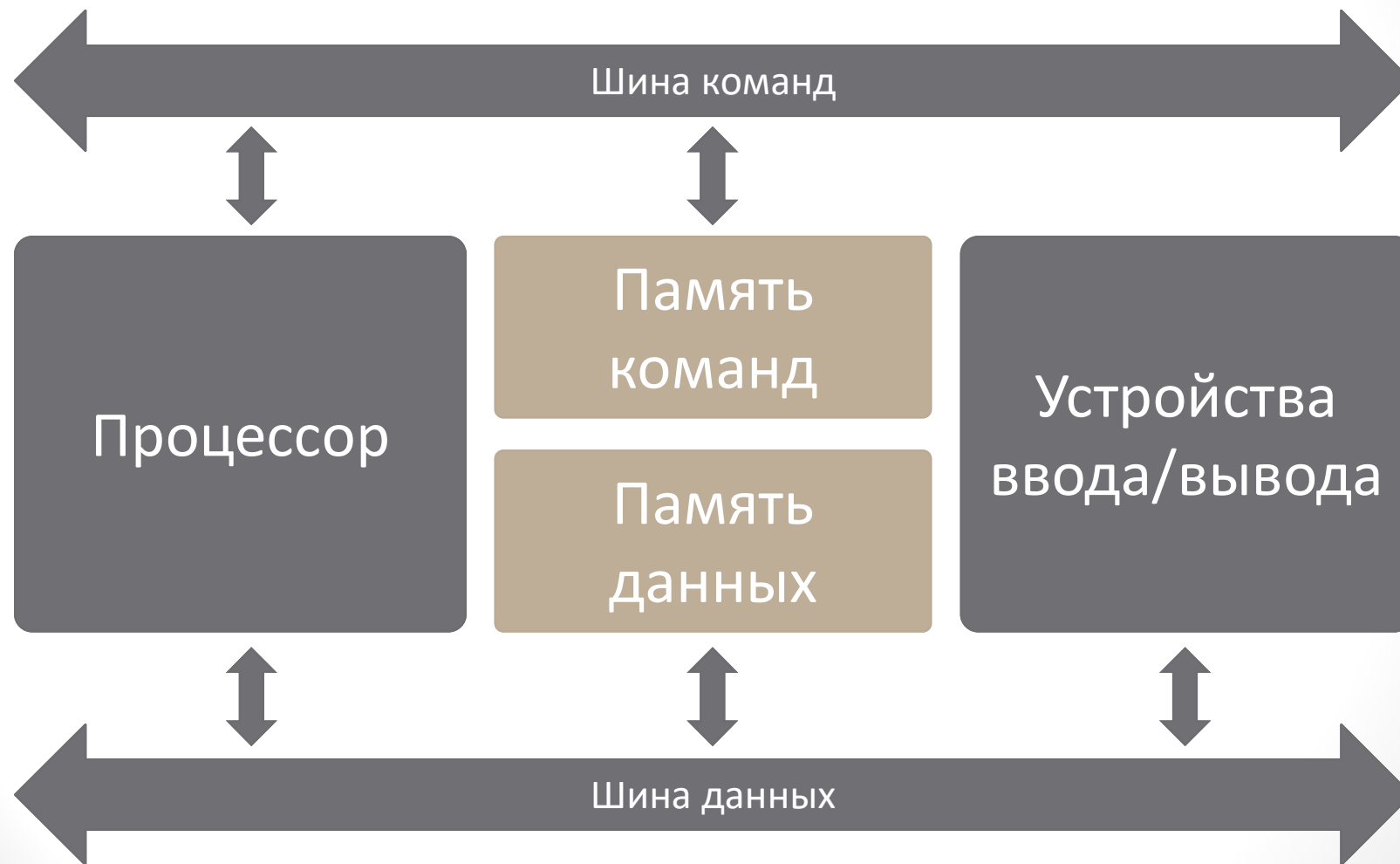
Уровни абстракции



Принстонская архитектура



Гарвардская архитектура



Архитектуры CISC и RISC

CISC

Машинные
инструкции



Преобразование
микрокода



Микроинструкции



Обработка
микроинструкций

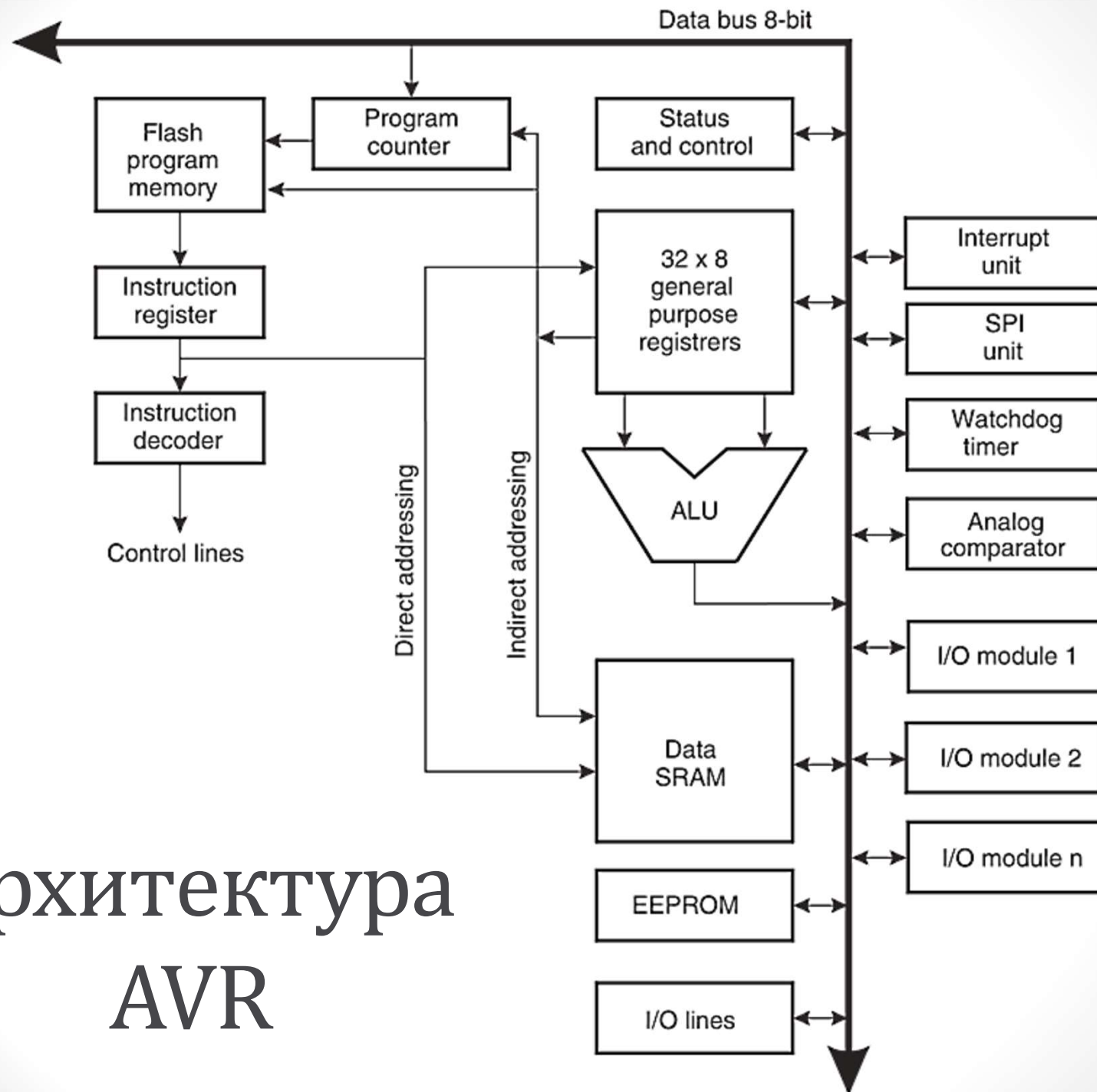
RISC

Машинные
инструкции

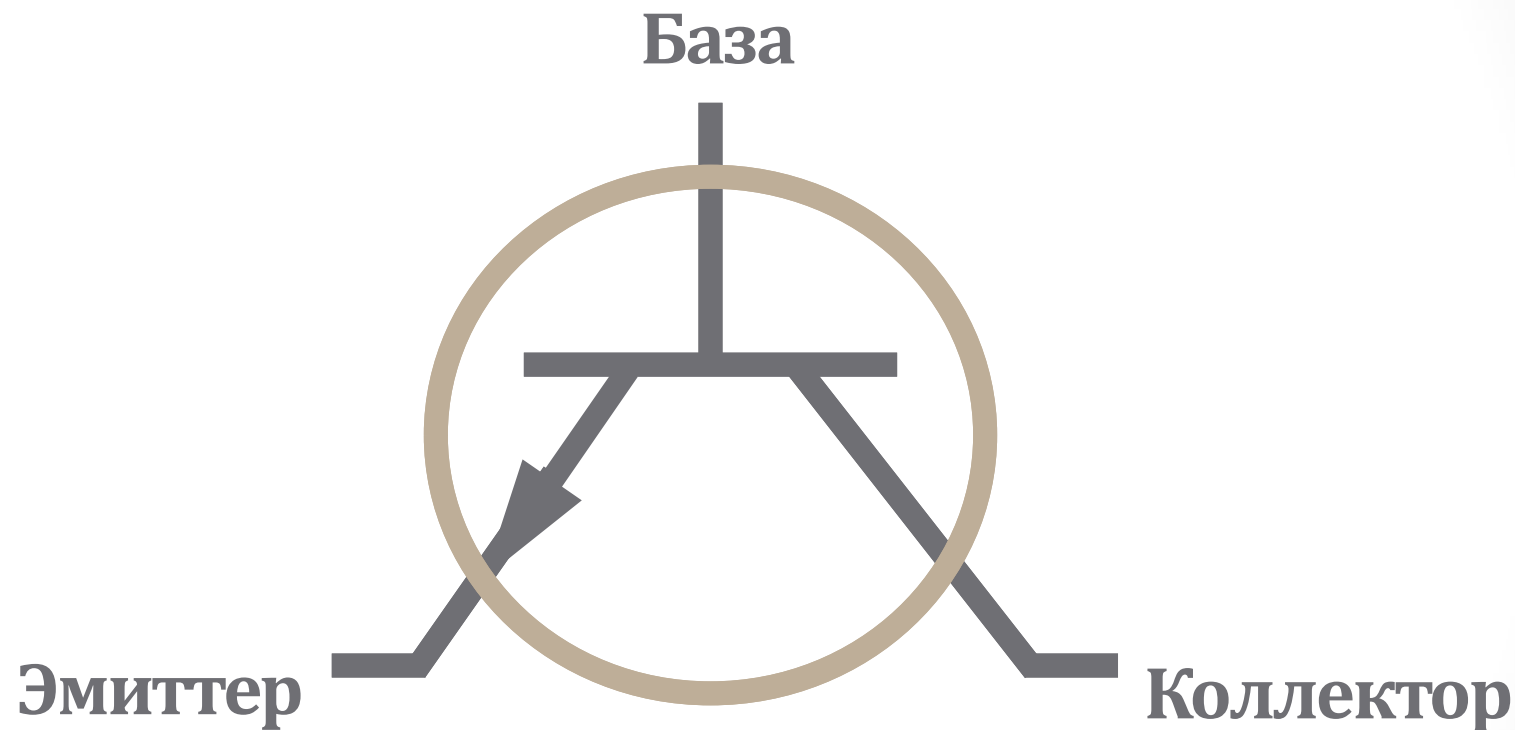


Обработка
инструкций

Архитектура AVR

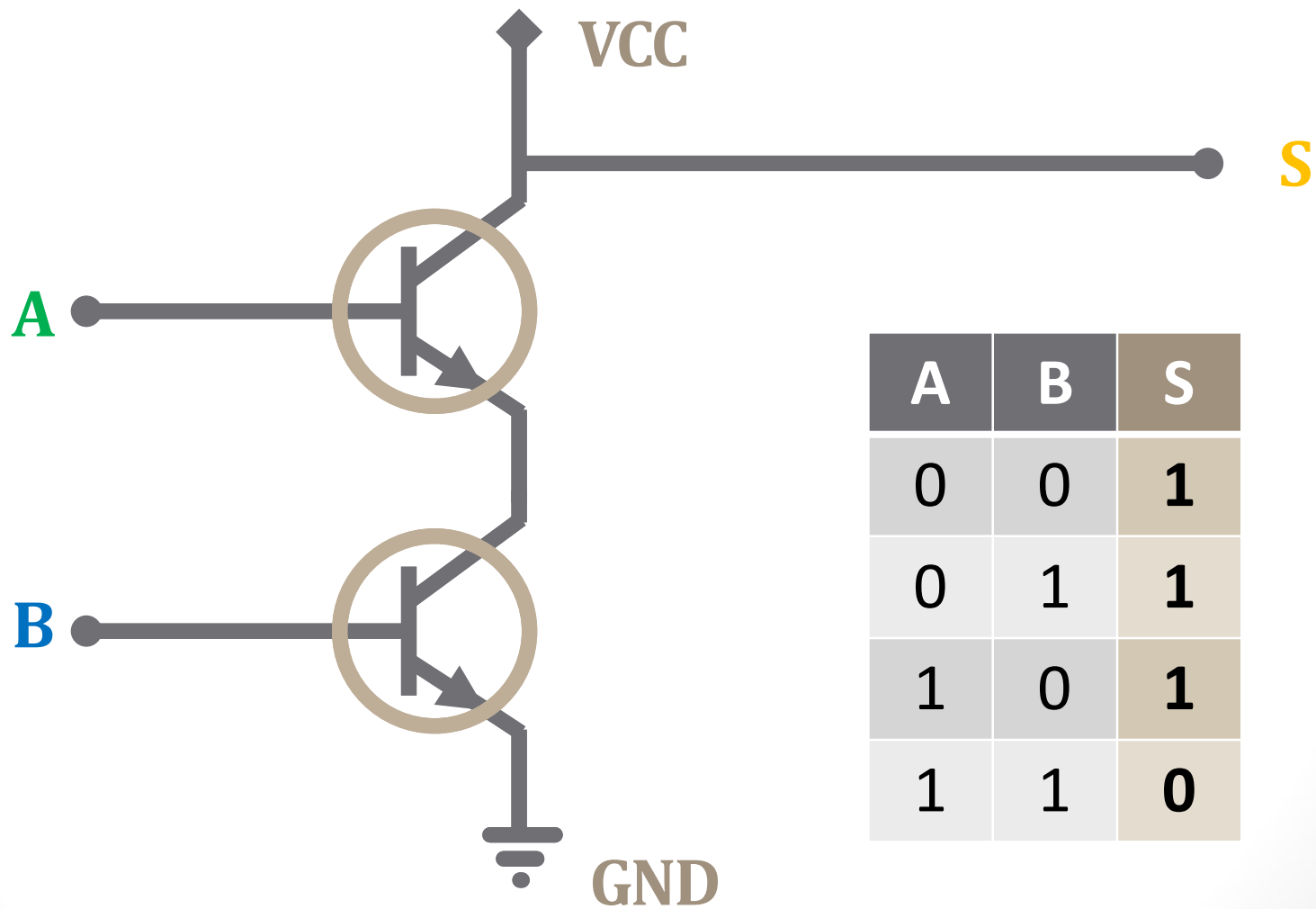


Транзистор – всему голова

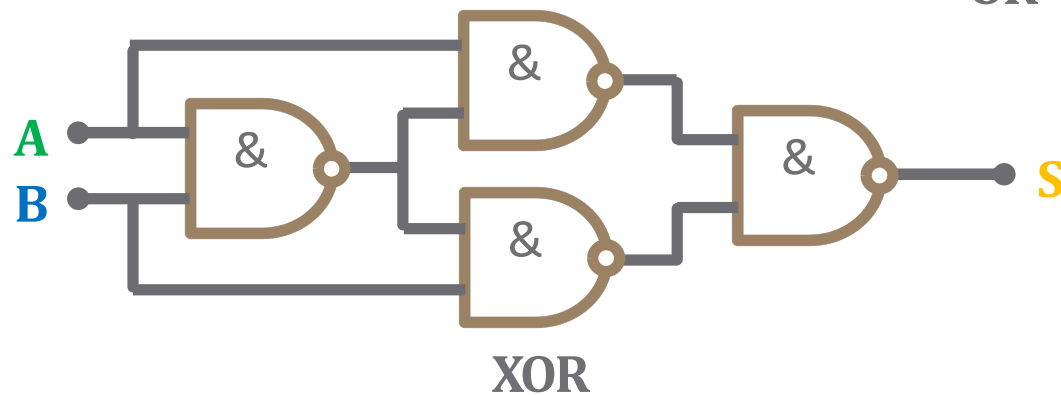
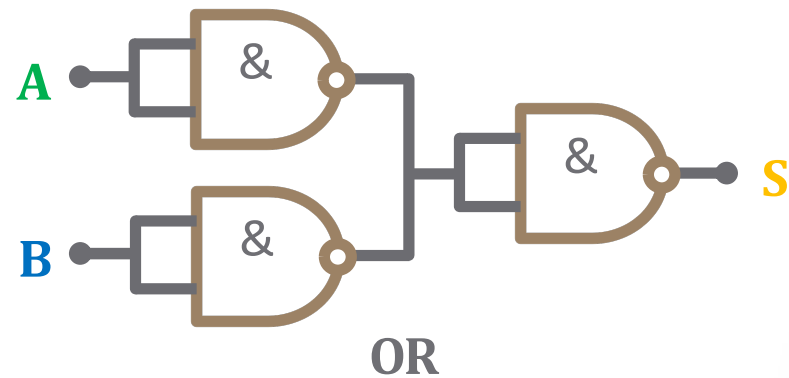
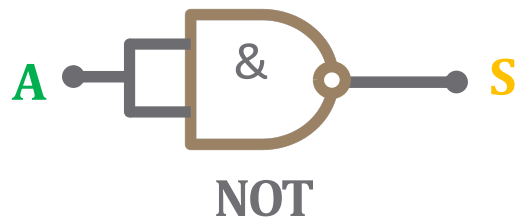
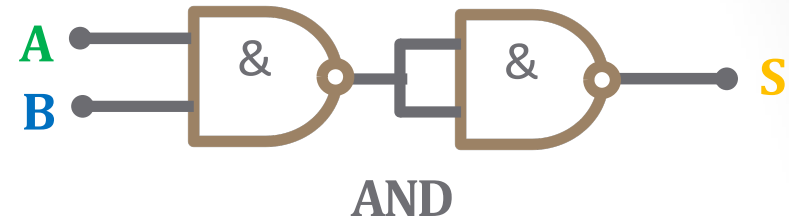
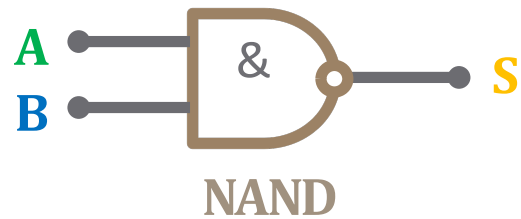


Транзистор – это кнопка, которая нажимается не пальцем, а подачей напряжения на **Базу**, после чего ток начинает протекать между **Коллектором** и **Эмиттером**.

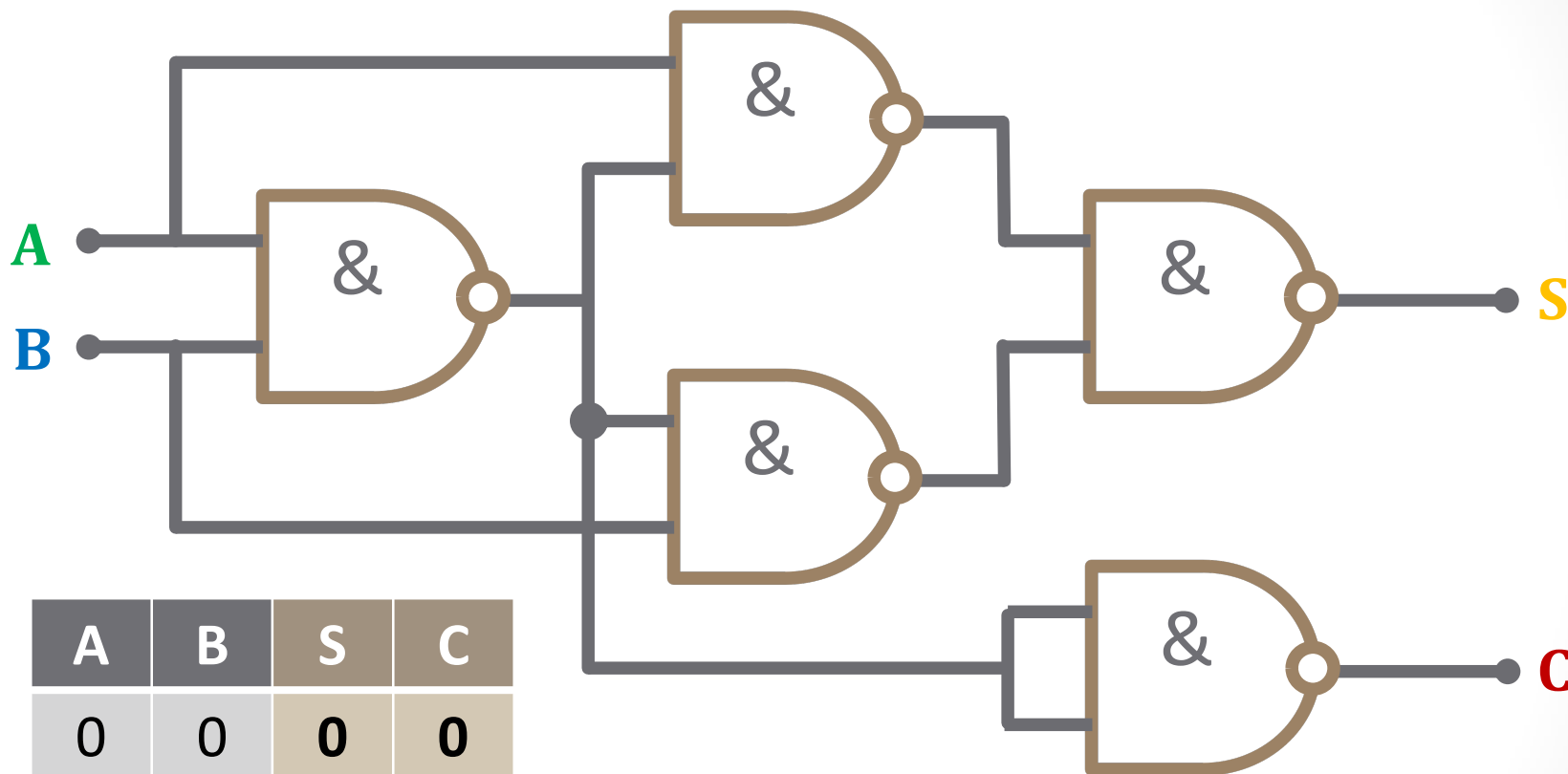
NAND – основной базис



NOT AND OR XOR базис NAND



Half adder - полусумматор



A	B	S	C
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

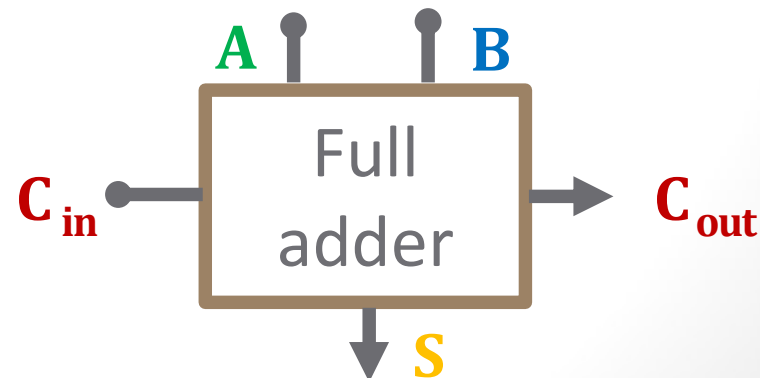
Полусумматор – суммирует два входящих бита, получая бит результата и бит переполнения.

Full adder - сумматор

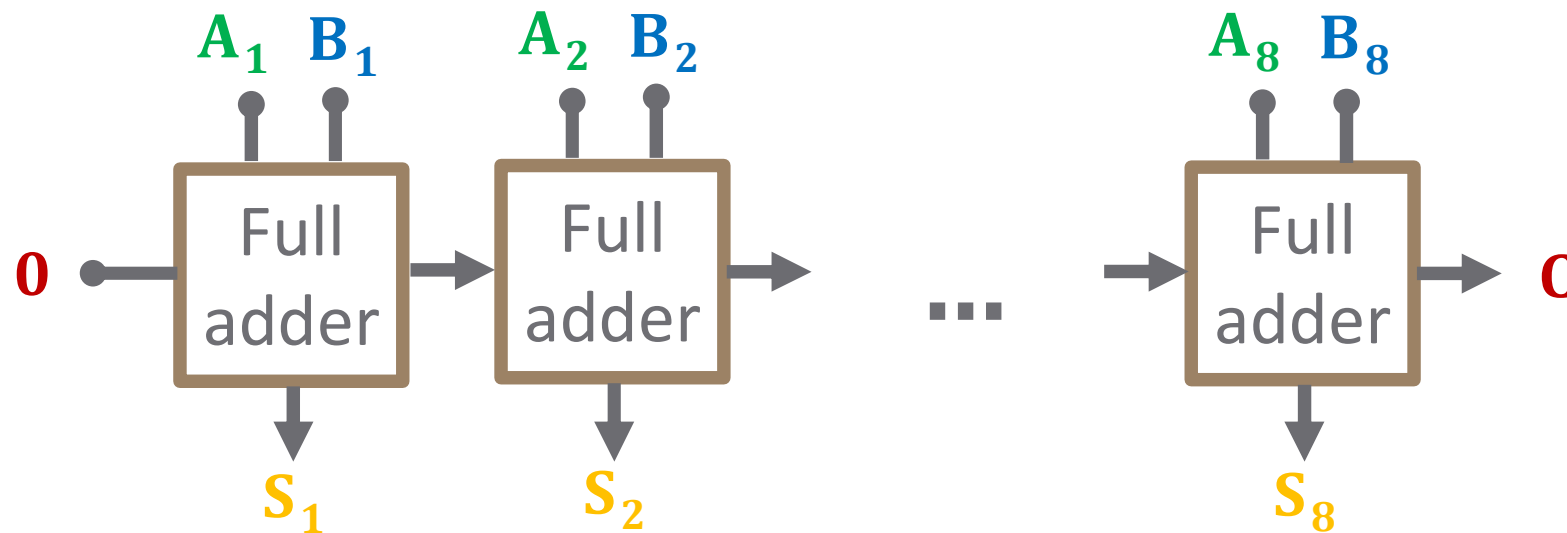


A	B	C_{in}	S	C_{out}
0	0	0	0	0
0	1	0	1	0
1	0	0	1	0
1	1	0	0	1
0	0	1	1	0
0	1	1	0	1
1	0	1	0	1
1	1	1	1	1

Сумматор – суммирует два бита и бит перехода, получая бит результата и бит переполнения.

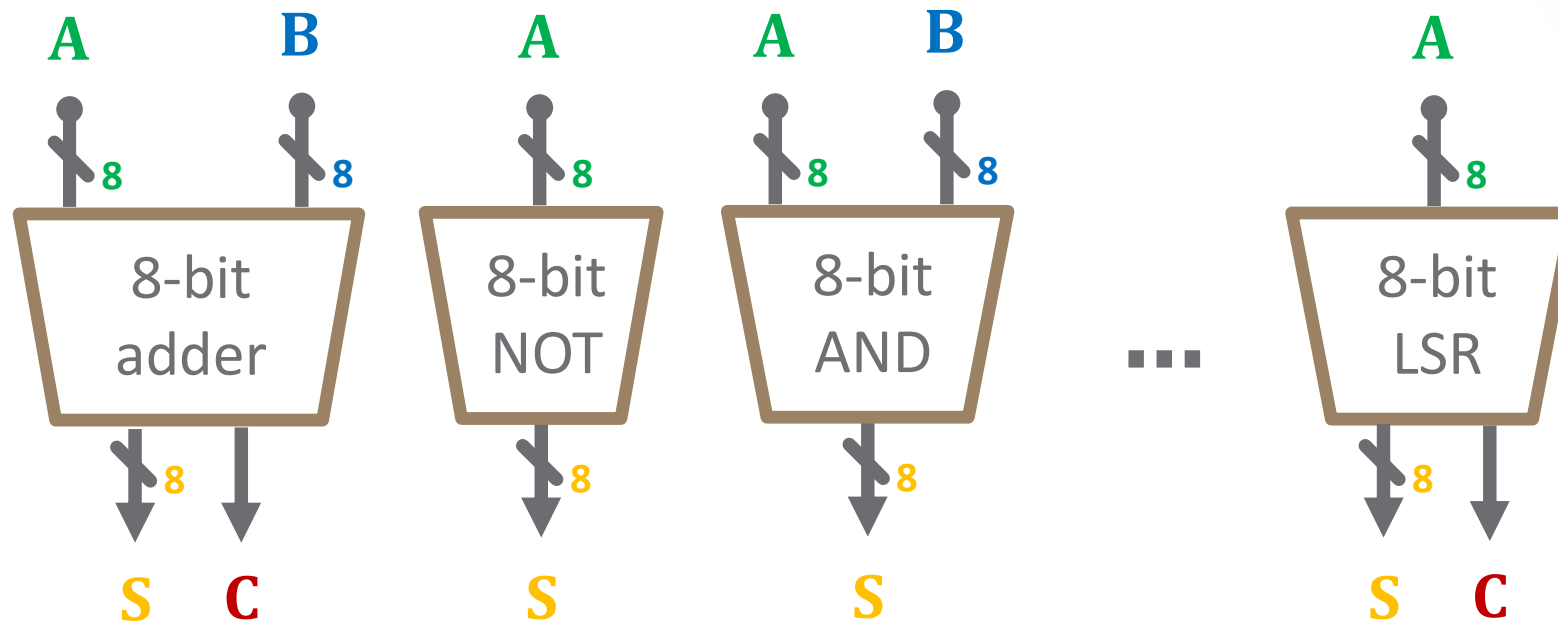


Полный 8 битный сумматор



Итого: для создания полного 8 битного сумматора, основанного на базисе логических элементов NAND потребуется $2 * ((2 * 5 + 3) * 8) = 208$ транзисторов.

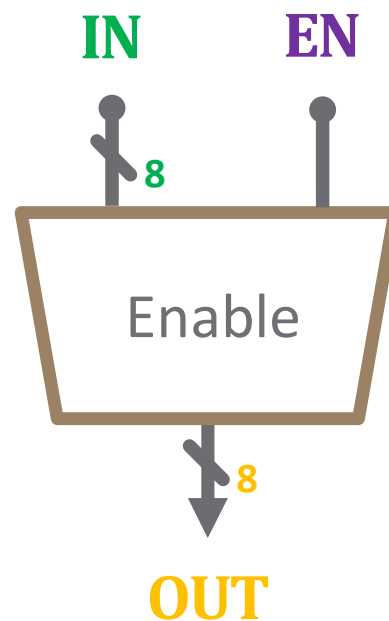
8 битные операции



Проводники операндов (8 проводов каждый) можно подсоединить одновременно к блокам всех операций.

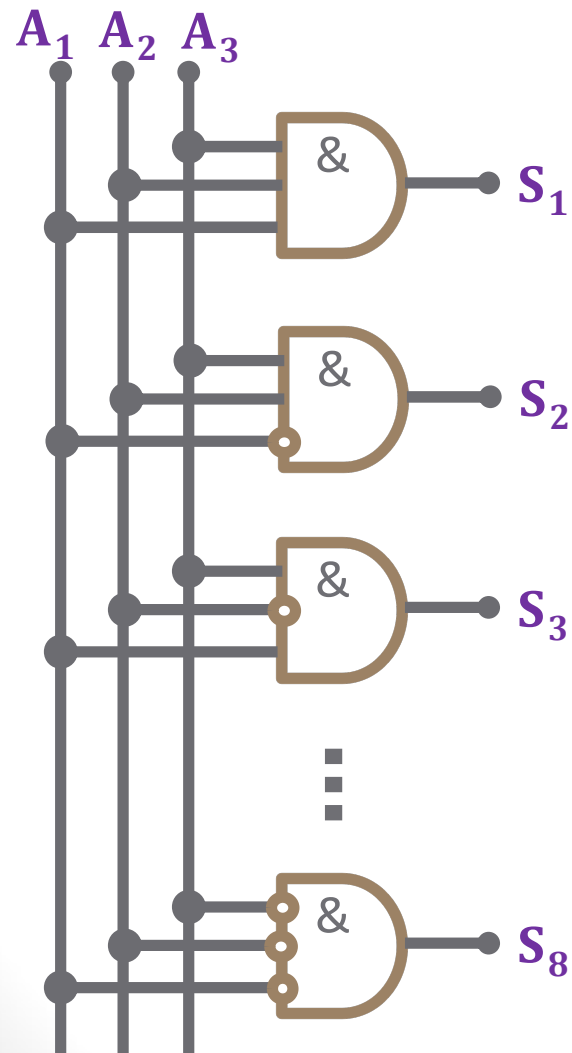
Итого: на 16 входящих проводников, получится по 8 или 9 проводников с каждой операции, которые объединить нельзя (монтажный OR).

Защелка выключатель



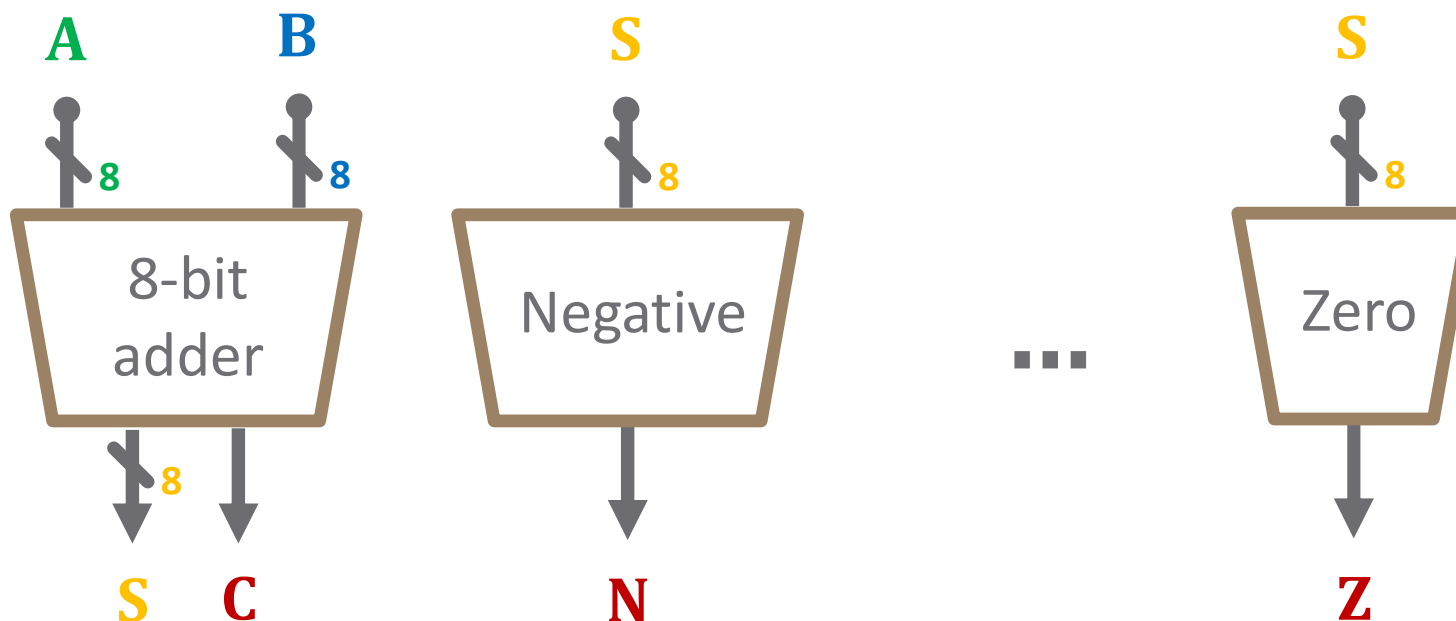
Добавив на выход каждого блока операции по выключателю, мы можем объединить все выходы получив 16 проводников входов и $8 + 1$ выходов, плюс по одному управляющему проводнику на каждую операцию.

Дешифратор



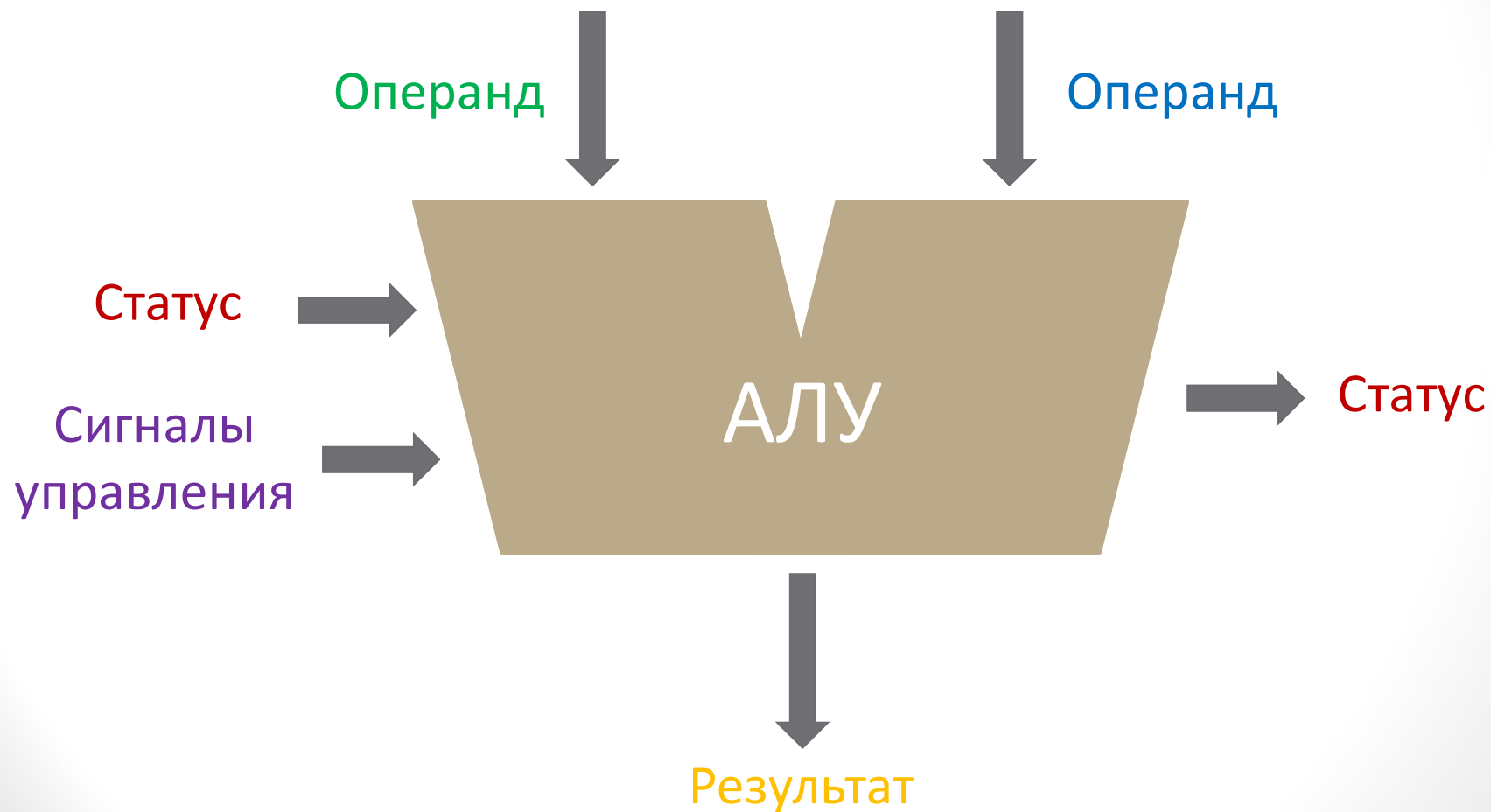
A_3	A_2	A_1	S_1	S_2	S_3	S_4	S_5	S_6	S_7	S_8
0	0	0	0	0	0	0	0	0	0	1
0	0	1	0	0	0	0	0	0	1	0
0	1	0	0	0	0	0	0	1	0	0
0	1	1	0	0	0	0	1	0	0	0
1	0	0	0	0	0	1	0	0	0	0
1	0	1	0	0	1	0	0	0	0	0
1	1	0	0	1	0	0	0	0	0	0
1	1	1	1	0	0	0	0	0	0	0

Статус результата



Из результата операции можно сразу же получить полезную информацию например (**C**) переполнение разряда при сложении или особый блок **Zero** который выполняет **XOR** между всеми 8 проводниками результата и если он равен 0 то $Z = 1$.

Арифметико-логическое устройство



Архитектура AVR

