Εθνικό Μετσόβειο Πολυτεχνείο Σχολή Ηλεκτρολόγων Μηχανικών και Μηχανικών Υπολογιστών

Προηγμένα Θέματα Αρχιτεκτονικής Υπολογιστών – 8ο Εξάμηνο 1η Άσκηση – Ακ. Έτος 2021-2022

Κυριακόπουλος Γεώργιος – el18153

Εισαγωγή

Θα ασχοληθούμε με μία προσομοίωση ιεραρχίας μνήμης. Θα χρησιμοποιήσουμε το πρόγραμμα PIN για τη δυναμική εισαγωγή κώδικα, 8 από τα PARSEC benchmarks (blackscholes, bodytack, canneal, fluidanimate, freqmine, raytrace, swaptions, streamcluster) και το εργαλείο PINTOOL για την προσομοίωση του περιβάλλοντος.

Χρησιμοποιώντας ως βασική μετρική επίδοσης το IPC (Instructions Per Cycle), θα μελετηθεί η μεταβολή του, καθώς και της επίδοσης των διαφόρων επιπέδων cache, τις οποίες μεταβάλλουμε, μία σε κάθε υποερώτημα. Για το πρώτο ζητούμενο, θεωρούμε ότι ο κύκλος ρολογιού δε μεταβάλλεται με τις αλλαγές στις παραμέτρους των διαφόρων cache (size, associativity, block size), ενώ στο δεύτερο θεωρούμε πως κάθε διπλασιασμός του associativity ή του size προκαλεί αύξηση του κύκλου ρολογιού κατά 10% και 15% αντίστοιχα.

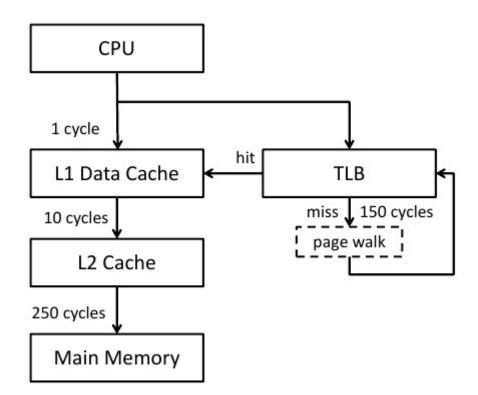
Γενικότερα, για τις διάφορες καθυστερήσεις των cache έχουμε τα εξής δεδομένα, τα οποία συνοψίζονται και στο παρακάτω σχήμα:

TLB Hit: 0 cycles (παράλληλα με την L1 cache)

• TLB Miss: 150 cycles

L1 Hit: 1 cycleL2 Hit: 10 cycles

• Main memory access: 250 cycles

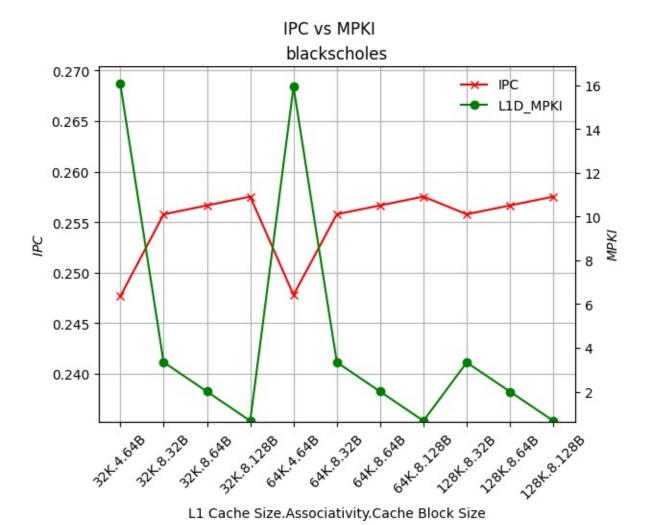


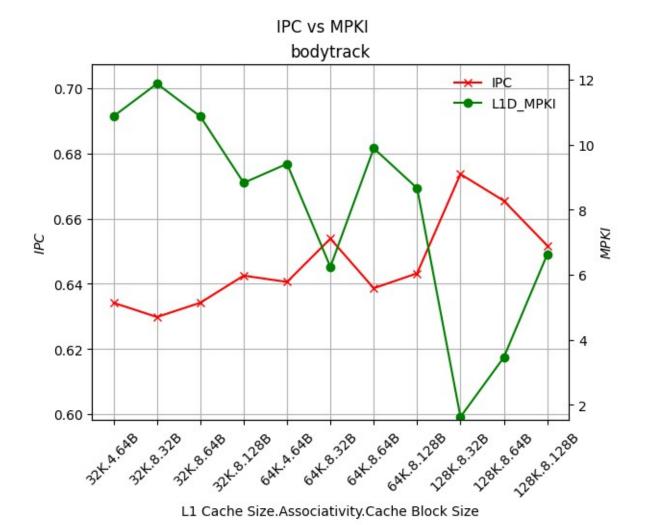
L1 cache

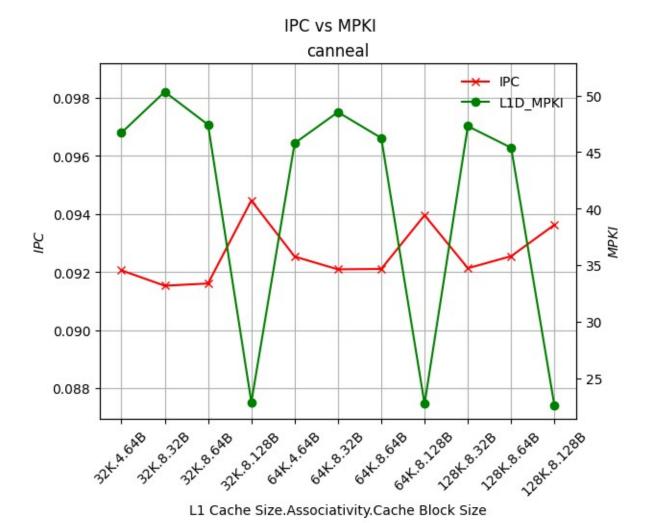
Για αυτό το πείραμα θεωρούμε πως ο κύκλος ρολογιού, όπως και ο αριθμός εκτελούμενων εντολών παραμένει σταθερός και πως οι μεταβολές στο IPC που παρατηρούνται στα γραφήματα αντιστοιχούν σε διαφορές στην απόδοση. Θα διατηρήσουμε τις παραμέτρους της L2 cache και του TLB σταθερές και ίσες με:

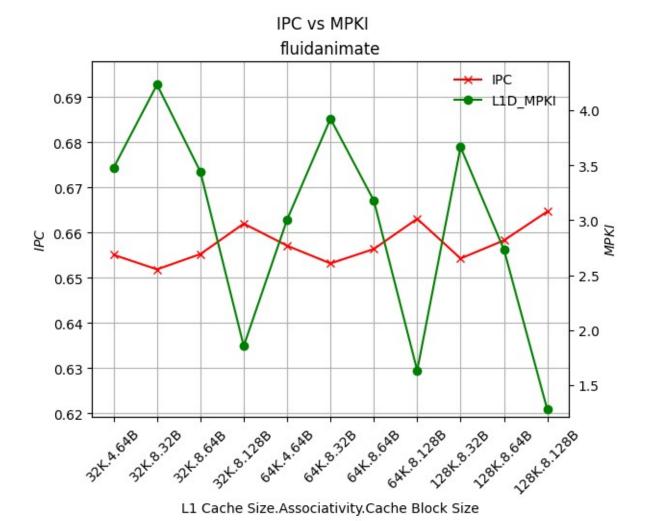
- L2 size = 1024 KB
- L2 associativity = 8
- L2 block size = 128 B
- TLB size = 64 entries
- TLB associativity = 4
- TLB page size = 4096 B

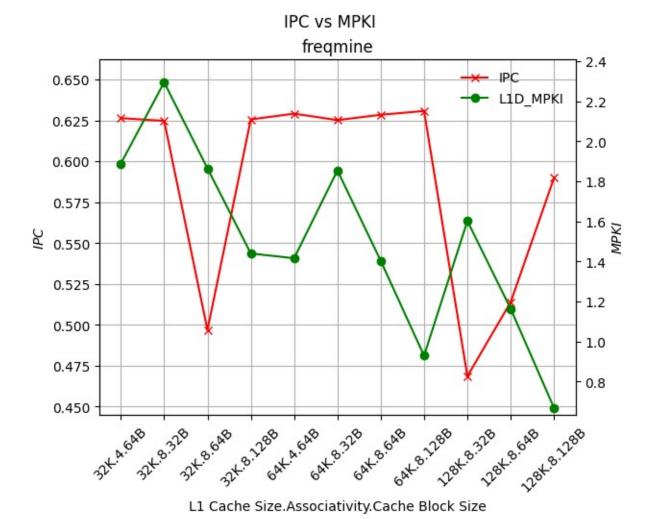
Επίσης, χρησιμοποιήσαμε τις παρακάτω δυνατές τριάδες παραμέτρων για τη L1 cache (με μορφή size.associativity.block_size): 32.4.64, 32.8.32, 32.8.64, 32.8.128, 64.4.64, 64.8.32, 64.8.64, 64.8.128, 128.8.32, 128.8.64, 128.8.128.

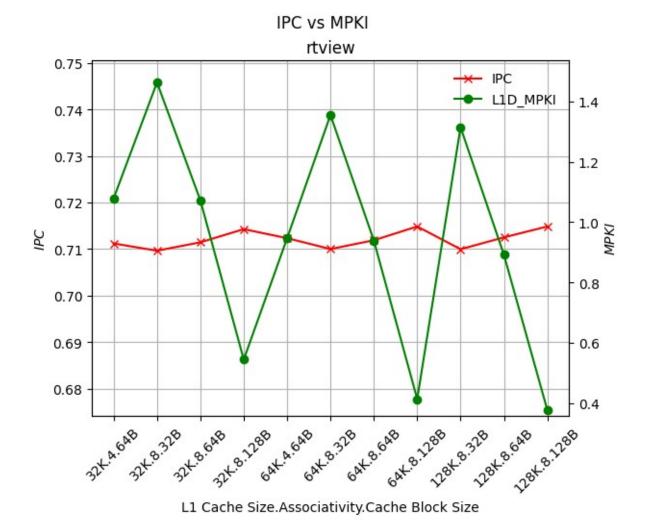


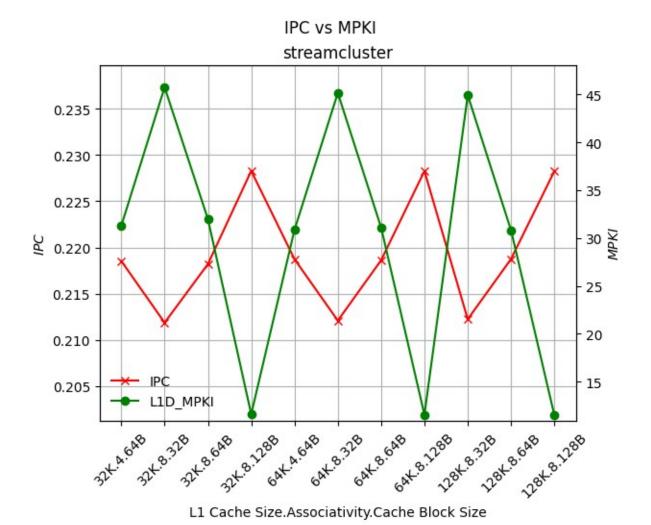


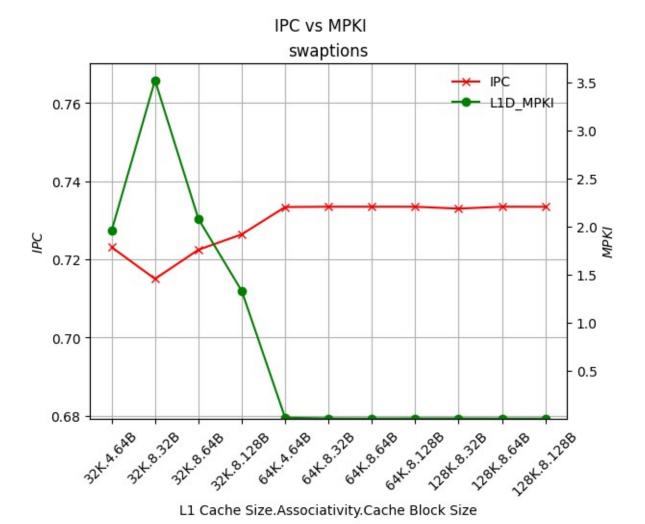












Συμπεράσματα για L1 cache

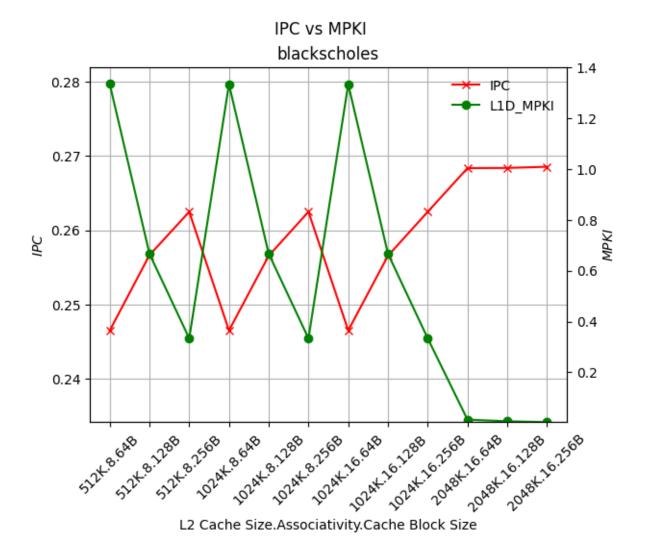
- Φυσικά, ένα γενικό και προφανές συμπέρασμα που ισχύει σε όλα τα γραφήματα, είναι ότι όσο αυξάνονται τα MPKI (Misses Per Kilo Instructions) τόσο μειώνεται το IPC (Instructions Per Cycle), δηλαδή τα συνδέει μια σχέση αντίστροφης αναλογίας, αφού περισσότερα misses συνεπάγονται και περισσότερη καθυστέρηση στα διάφορα επίπεδα των caches, άρα και λιγότερες εκτελεσμένες εντολές ανά κύκλο ρολογιού.
- Στο blackscholes, παρατηρούμε ότι η αύξηση του associativity αυξάνει το IPC. Αυτό μπορεί να οφείλεται σε conflict misses που δεν μπορούν να αποφευχθούν με την αύξηση του μεγέθους, σε αντίθεση με τα capacity misses.
- Στο bodytrack, σε χαμηλά μεγέθη cache (32K) παρατηρείται αύξηση του IPC με την αύξηση του block size, ενώ σε υψηλότερα μεγέθη (64K, 128K) παρατηρείται μείωση του IPC με την αύξηση του block size.
- Στο canneal, fluidanimate και streamcluster φαίνεται να υπάρχει αύξηση του IPC όταν αυξάνεται το block size, κατί που μπορεί να οφείλεται στην επίλυση αρκετών compulsory misses. Στο freqmine, παρατηρείται το ίδιο, αλλά σε μικρότερο βαθμό και με την προσθήκη μίας ιδιόρρυθμης συμπεριφοράς, όπου για ορισμένες αλλαγές (διπλασιασμός associaitivy από 32.8.32 σε 32.8.64 και διπλασιασμός μεγέθους με υποτετραπλασιασμό του block size από 64.8.128 σε 128.8.32) πέφτει αρκετά το IPC.
- Στο rtview παρατηρείται μία παρόμοια πορεία με τα παραπάνω, με μικρότερη, όμως, ευαισθησία στις οποιεσδήποτε αλλαγές των παραμέτρων.
- Στο swaptions, παρατηρούμε πως, αρχικά, το IPC αυξάνεται ανάλογα με την αύξηση του block size όπως και στα παραπάνω, ενώ, όταν η cache φτάνει τα 64K, το IPC παραμένει σε μία σταθερή τιμή. Αυτό, πιθανόν να οφείλεται στην επίλυση όλων των capacity misses και στην έλλειψη compulsory και άλλων misses, ώστε να μην επηρεάζεται το MPKI και επομένως και το IPC.
- Γενικότερα, παρατηρούμε ότι πρώτο το block size και δεύτερο το associativity είναι οι πιο σημαντικοί παράμετροι που επηρεάζουν την απόδοση, σχετικά με τις παραμέτρους της L1 cache, ενώ το μέγεθος της επηρεάζει ουσιαστικά ελάχιστα το αποτέλεσμα (κατά κύριο λόγο μόνο στο swaptions benchmark).

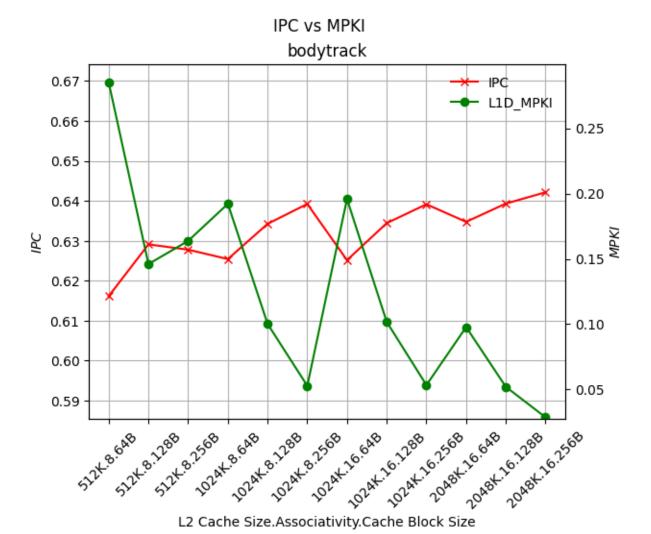
L2 cache

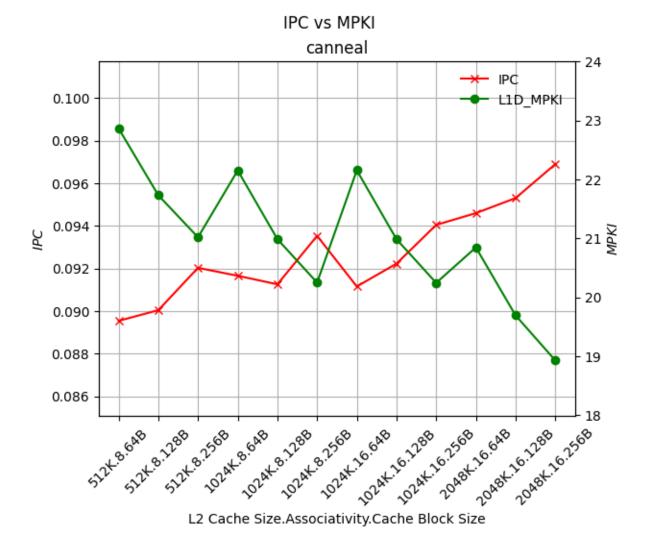
Για αυτό το πείραμα θεωρούμε πως ο κύκλος ρολογιού, όπως και ο αριθμός εκτελούμενων εντολών παραμένει σταθερός και πως οι μεταβολές στο IPC που παρατηρούνται στα γραφήματα αντιστοιχούν σε διαφορές στην απόδοση. Θα διατηρήσουμε τις παραμέτρους της L1 cache και του TLB σταθερές και ίσες με:

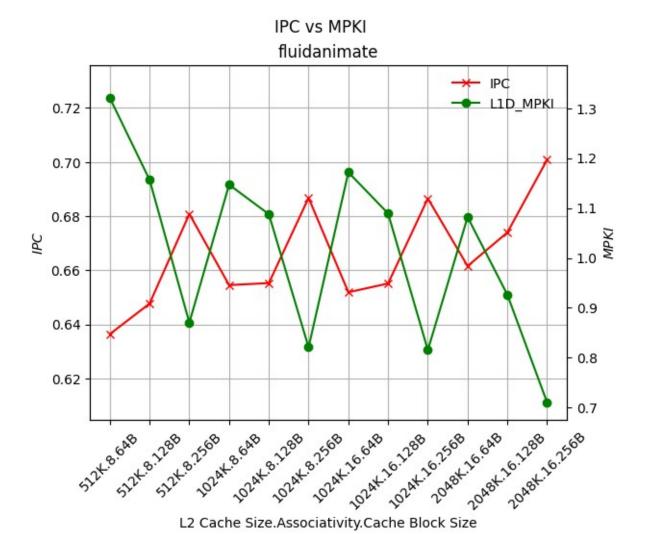
- L1 size = 32 KB
- L1 associativity = 8
- L1 block size = 64 B
- TLB size = 64 entries
- TLB associativity = 4
- TLB page size = 4096 B

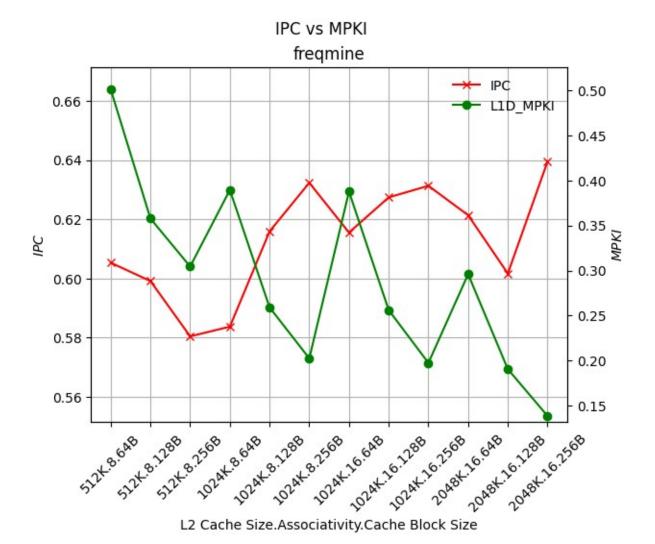
Επίσης, χρησιμοποιήσαμε τις παρακάτω δυνατές τριάδες παραμέτρων για τη L2 cache (με μορφή size.associativity.block_size): 512.8.64, 512.8.128, 512.8.256, 1024.8.64, 1024.8.128, 1024.8.256, 1024.16.64, 1024.16.128, 1024.16.256, 2048.16.64, 2048.16.128, 2048.16.256.

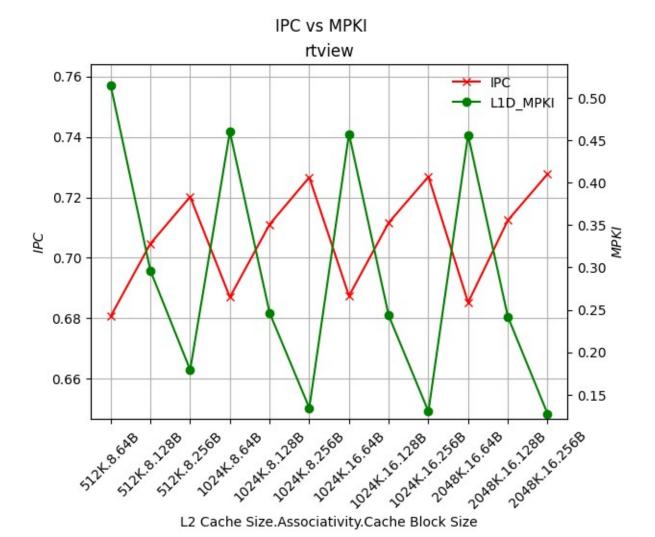


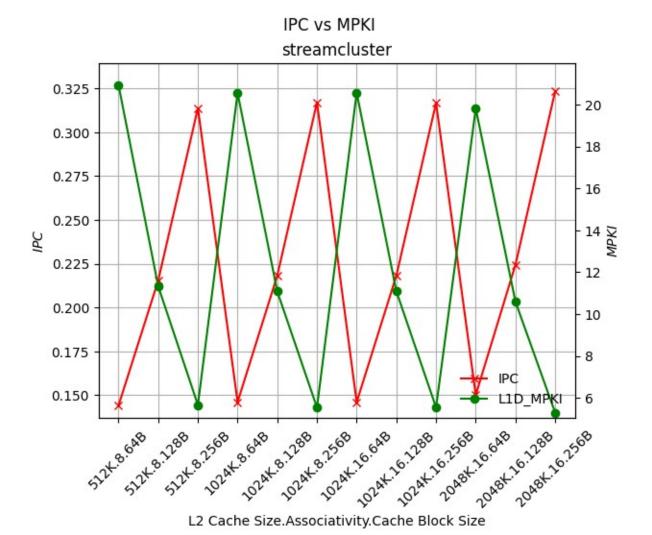


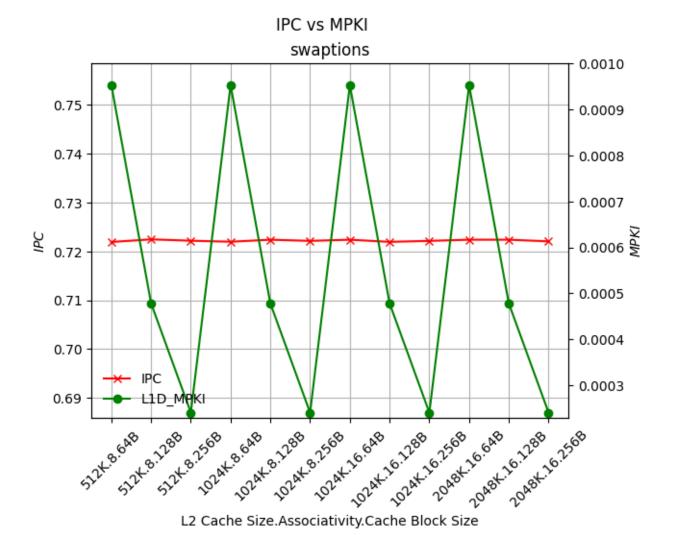












Συμπεράσματα για L2 cache

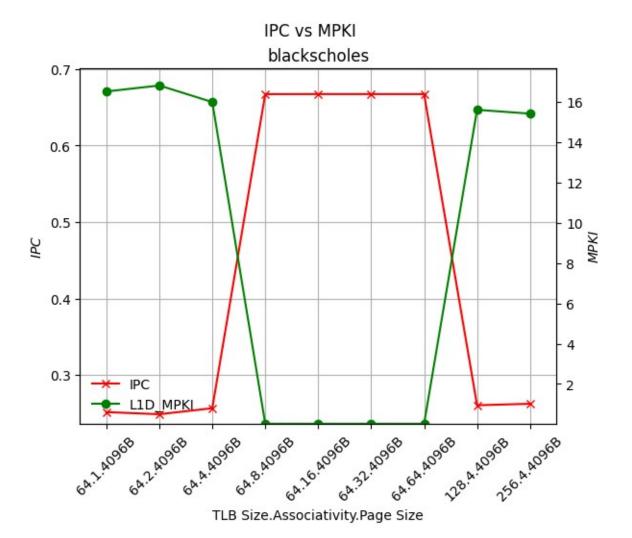
- Στο blackscholes, ενώ το μέγεθος φαίνεται να μην επηρεάζει αρχικά το IPC, όταν φτάσει τα 2048Κ το IPC μεγιστοποιείται και φαίνεται να παραμένει σταθερό, ανεξάρτητα από περαιτέρω αλλαγές στις παραμέτρους.
- Στο blackscholes, bodytrack, canneal, fluidanimate, rtview και streamcluster παρατηρούμε ότι η αύξηση του block size αυξάνει το IPC, πιθανόν λόγω επίλυσης αρκετών compulsory misses.
- Στο bodytrack, canneal και freqmine φαίνεται πως με αύξηση του μεγέθους της cache αυξάνεται και το IPC, κάτι που λογικά οφείλεται στην επίλυση αρκετών capacity misses.
- Στο freqmine, παρατηρείται αύξηση του IPC με αύξηση του associativity, λόγω επίλυσης conflict misses.
- Sto swaptions, εμφανίζεται πάλι μια σχεδόν σταθερή τιμή για το IPC, ασχέτως απότις διάφορες αλλαγές στις παραμέτρους της cache. Αυτό μπορεί να σημαίνει ότι χρησιμοποιεί συνεχώς τα ίδια δεδομένα, επομένως με ελάχιστα compulsory misses και συνεχώς hit εξυπηρείται με σχεδόν σταθερό IPC.
- Γενικότερα, παρατηρούμε ότι και πάλι το block size παίζει το μεγαλύτερο παράγοντα για την αύξηση του IPC με το μέγεθος της cache να προσφέρει επίσης ορισμένες βελτιώσεις, όπως καιτο associativity.

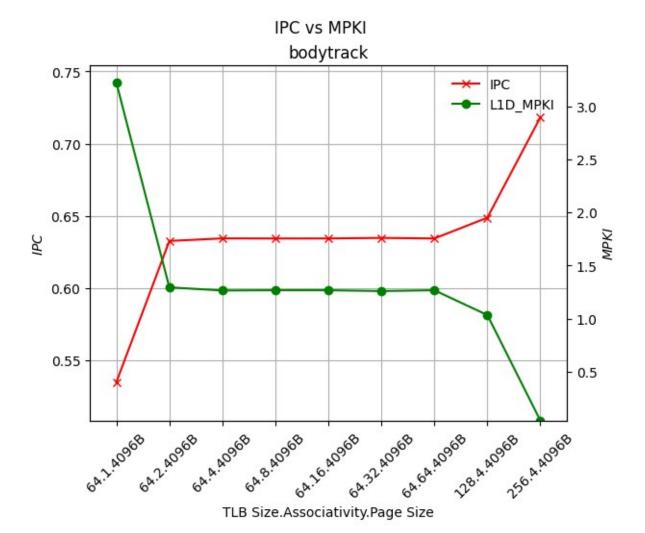
TLB

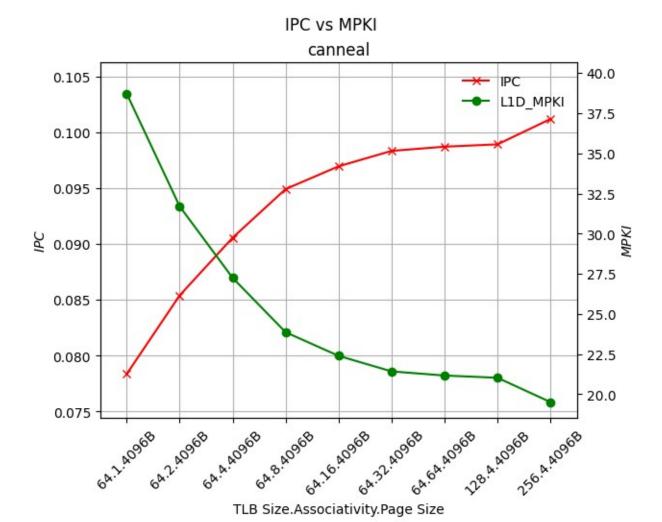
Για αυτό το πείραμα θεωρούμε πως ο κύκλος ρολογιού, όπως και ο αριθμός εκτελούμενων εντολών παραμένει σταθερός και πως οι μεταβολές στο IPC που παρατηρούνται στα γραφήματα αντιστοιχούν σε διαφορές στην απόδοση. Θα διατηρήσουμε τις παραμέτρους της L1 και L2 cache σταθερές και ίσες με:

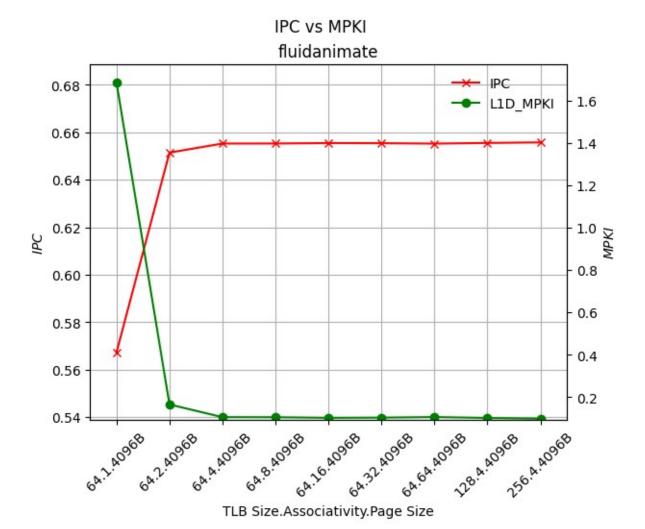
- L1 size = 32 KB
- L1 associativity = 8
- L1 block size = 64 B
- L2 size = 1024 KB
- L2 associativity = 8
- L2 block size = 128 B

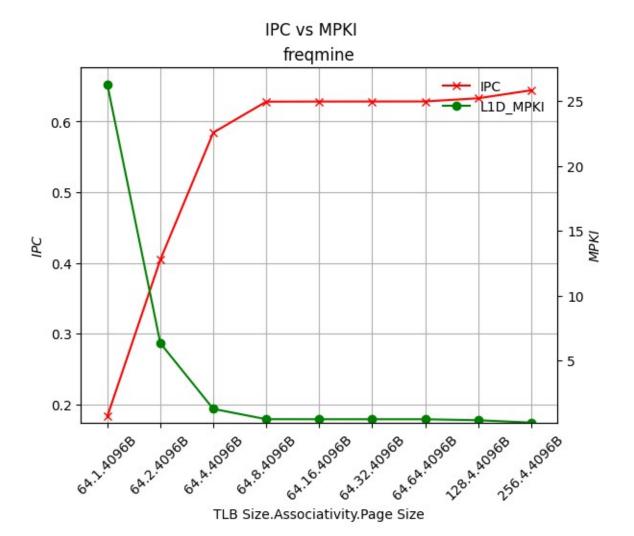
Επίσης, χρησιμοποιήσαμε τις παρακάτω δυνατές τριάδες παραμέτρων για το TLB (με μορφή size.associativity.page_size): 64.1.4096, 64.2.4096, 64.4.4096, 64.8.4096, 64.16.4096, 64.32.4096, 64.64.4096, 128.4.4096, 256.4.4096.

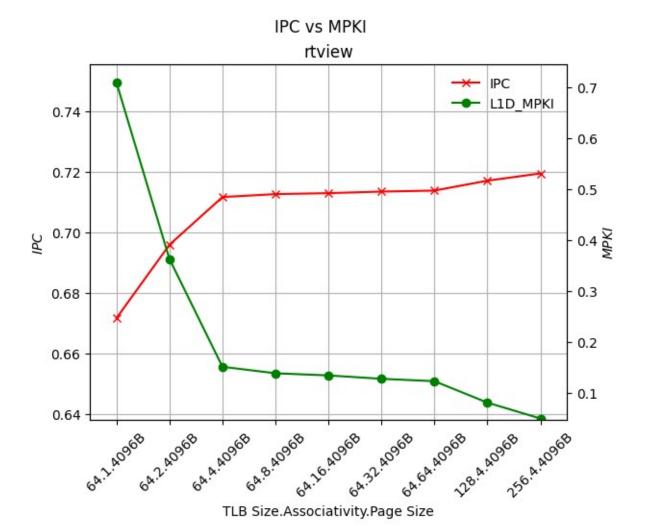


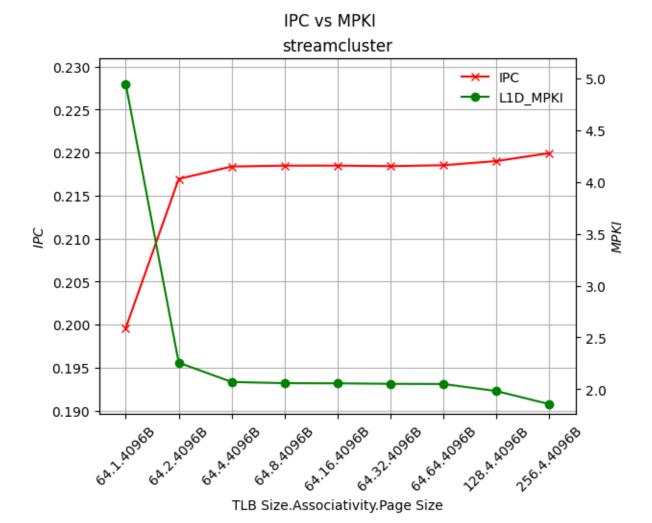


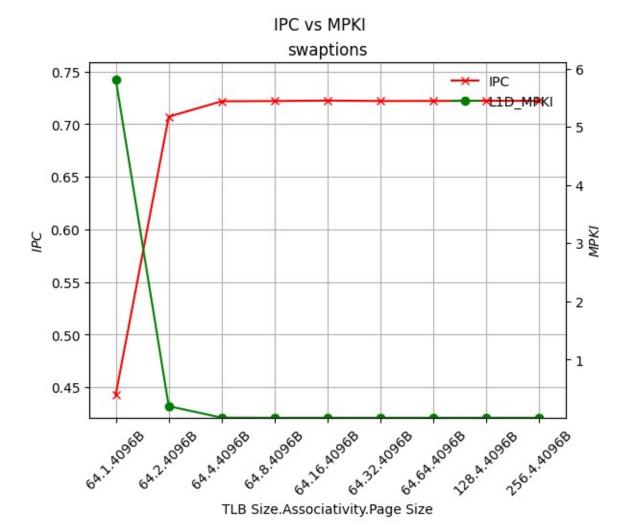












Συμπεράσματα για TLB

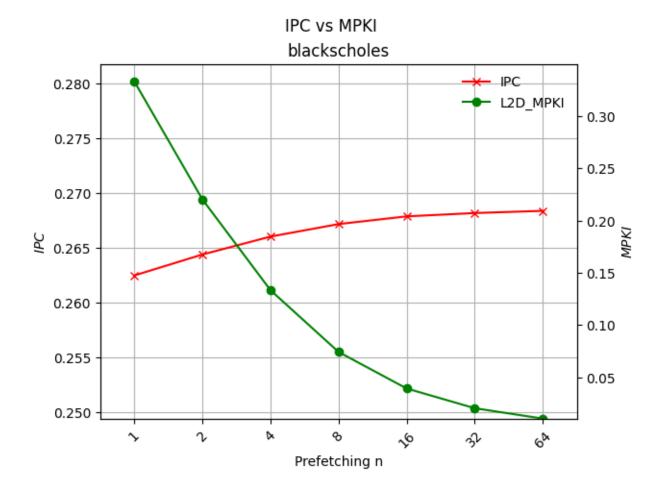
- Στο bodytrack, canneal, freqmine, rtview και streamcluster, η αύξηση του μεγέθους TLB από 64 σε 128 και 256 προσφέρει, έστω και μια μικρή, αύξηση στο IPC, λόγω των μειωμένων misses.
- Στο bodytrack, fluidanimate, streamcluster και swaptions το associativity αυξάνει το IPC για την πρώτη αύξηση του από 1 σε 2, ενώ στη συνέχεια περαιτέρω αυξήσεις δεν βελτιώνουν το IPC, ίσως διότι τα conflict misses είναι λίγα και έχουν επιλυθεί ήδη με την πρώτη αύξηση.
- Στο canneal, freqmine, rtview συμβαίνει το ίδιο με τα παραπάνω απλά σε μεταγενέστερη αύξηση, ωστόσο και αυτά φαίνεται μετά από μερικές αυξήσεις να εξυπηρετούν όλα τα conflict misses τους και να σταθεροποιούν το IPC.
- Το TLB page size δεν μπορούμε να εξετάσουμε εάν επηρεάζει κάπως το IPC, καθώς είναι ίσο με 4096B σε όλες τις μετρήσεις.
- Γενικότερα, το μέγεθος του TLB όσο και το associativity φαίνεται να αυξάνουν το IPC, ωστόσο κυρίως το associativity μέχρι ένα συγκεκριμένο σημείο, που για αρκετά benchmarks έρχεται σχετικά νωρίς.

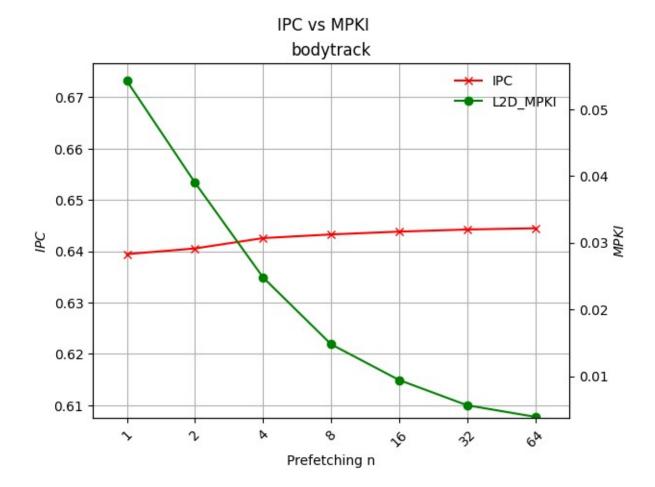
Prefetching

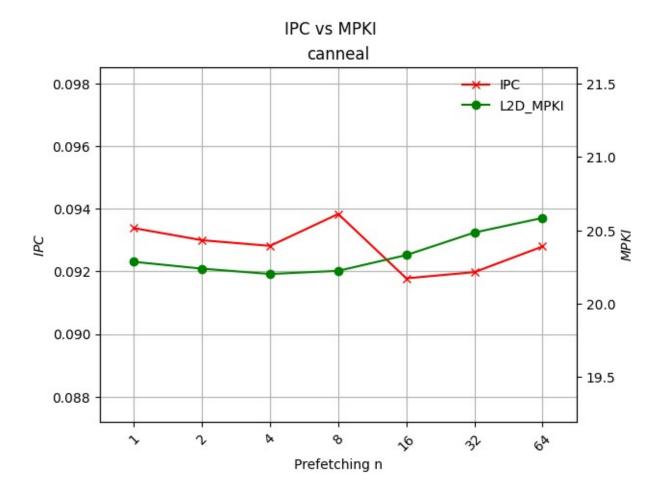
Για αυτό το πείραμα θεωρούμε πως ο κύκλος ρολογιού, όπως και ο αριθμός εκτελούμενων εντολών παραμένει σταθερός και πως οι μεταβολές στο IPC που παρατηρούνται στα γραφήματα αντιστοιχούν σε διαφορές στην απόδοση. Θα διατηρήσουμε τις παραμέτρους της L1 και L2 cache, καθώς και του TLB σταθερές και ίσες με:

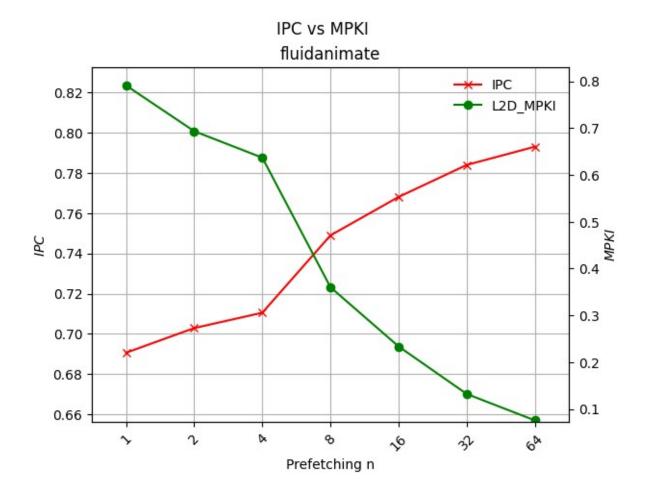
- L1 size = 32 KB
- L1 associativity = 8
- L1 block size = 64 B
- L2 size = 1024 KB
- L2 associativity = 8
- L2 block size = 128 B
- TLB size = 64 entries
- TLB associativity = 4
- TLB page size = 4096 B

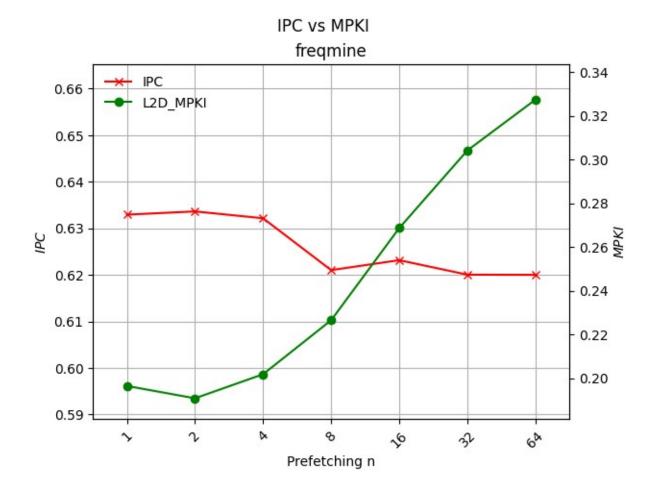
Επίσης, χρησιμοποιήσαμε τις παρακάτω δυνατές τιμές για τα N blocks που θα φέρνει η L2 cache μαζί με το ζητούμενο block, λόγω του NEXT-N-LINE prefetching: 1, 2, 4, 8, 16, 32, 64.

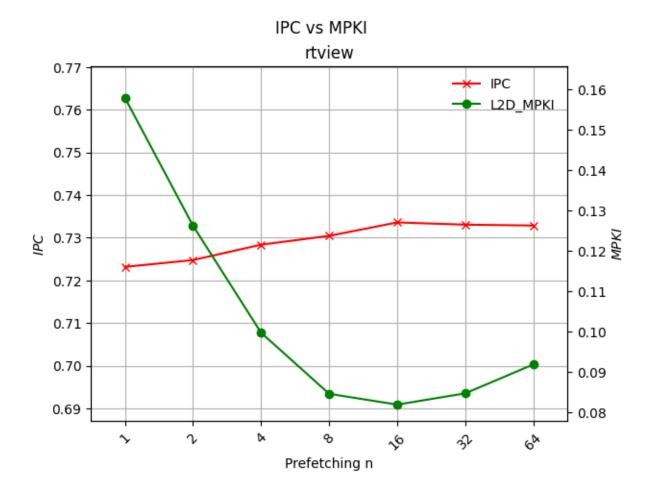


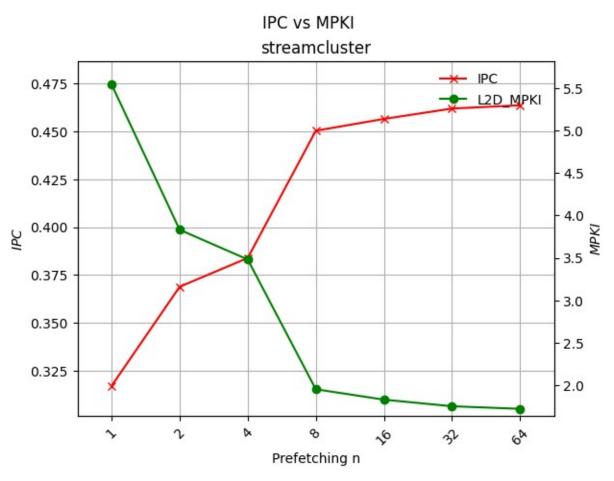


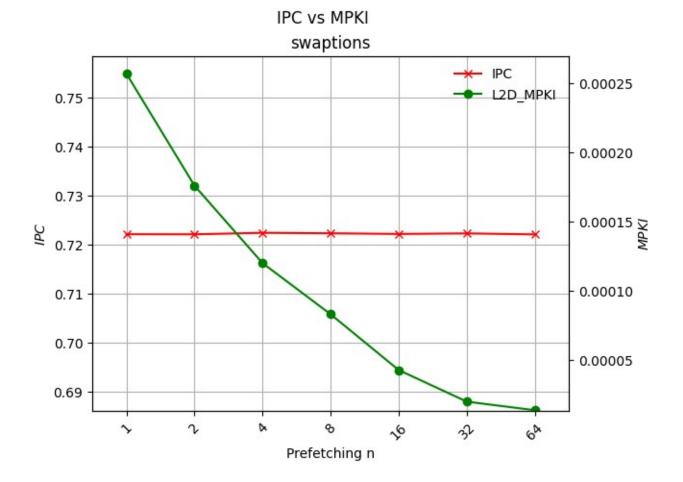










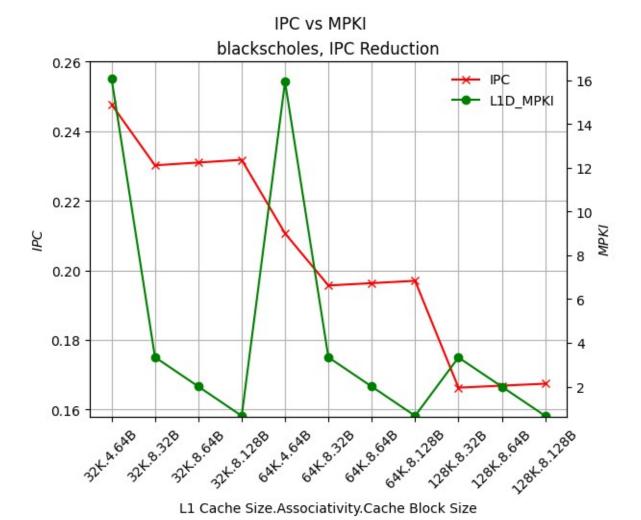


Συμπεράσματα για Prefetching

- Στο blackscholes, bodytrack, fluidanimate, rtview και streamcluster η αύξηση των N blocks του prefetching φαίνεται να αυξάνει και το IPC, ωστόσο μετά από ένα σημείο, αυτή η αύξηση παύει να ισχύει και σχεδόν σταθεροποιείται το IPC.
- Στο canneal, η αύξηση του N δεν επιφέρει κάποιο σταθερό αποτέλεσμα στο IPC, αυξάνοντας και μειώνοντας το άλλες φορές και με τυχαίο τρόπο. Καταλαβαίνουμε, επομένως, πως τα δεδομένα, ή έστω μέρος αυτών, δεν χρησιμοποιούνται ή ανακτώνται με κάποιο γραμμικό τρόπο
- Στο freqmine, η αύξηση του Ν μειώνει το IPC, κάτι που σημαίνει πως το prefetching δεν βοηθάει καθόλου, αντιθέτως αντικαταστεί χρήσιμα προηγούμενα blocks, τα οποία πιθανότατα να οδηγήσουν σε περαιτέρω misses.
- Γενικότερα, βλέπουμε ότι στην πλειοψηφία η αύξηση του αριθμού N των prefetching blocks βοηθάει τα benchmarks, με λίγες εξαιρέσεις και ιδιορρυθμίες.

L1 Cache

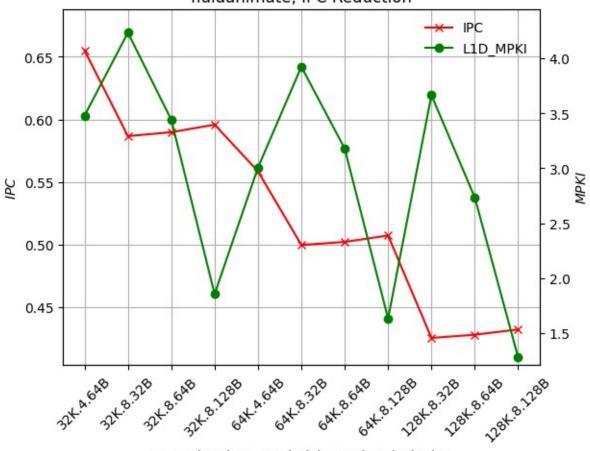
Για αυτό το πείραμα θεωρούμε πως κάθε διπλασιασμός του associativity ή του size προκαλεί αύξηση του κύκλου ρολογιού κατά 10% ή 15% αντίστοιχα. Ακολουθούν τα νεά γραφήματα που προέκυψαν με αρχικό σημείο αναφοράς την πρώτη προσομοίωση, ένα για κάθε benchmark.



IPC vs MPKI bodytrack, IPC Reduction 12 IPC 0.65 L1D_MPKI - 10 0.60 - 8 0.55 MPKI IPC 6 0.50 4 0.45 324.8.648 324.8.328 324.8.1288 644.8.328 644.8.328 644.8.1288 328 328 3284.8.1288

IPC vs MPKI canneal, IPC Reduction 0.095 IPC L1D_MPKI - 50 0.090 - 45 0.085 - 40 0.080 IPC 0.075 - 35 0.070 - 30 0.065 25 0.060 31.4.648 32.48.328 32.48.1288 64.8.328 64.8.648 1284 8.328 648.1288 1284 8.1288

IPC vs MPKI fluidanimate, IPC Reduction

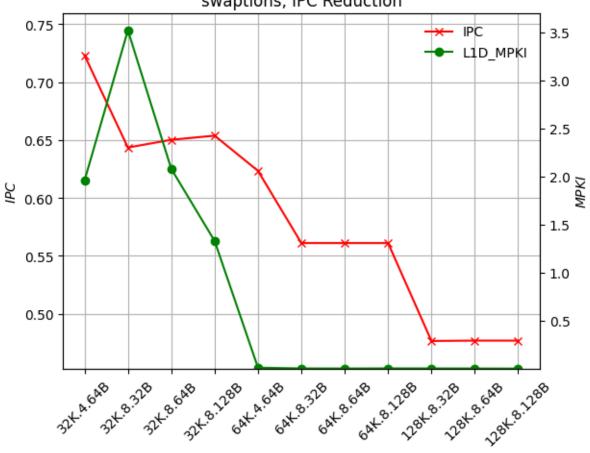


IPC vs MPKI freqmine, IPC Reduction 2.4 0.65 IPC L1D_MPKI 2.2 0.60 2.0 0.55 1.8 0.50 1.6 XW 0.45 1.4 1.2 0.40 1.0 0.35 0.8 0.30 324.4.648 324.8.328 324.8.1288 4.648 3.328 644.8.648 1.284.8.1288 1.284.8.1288

IPC vs MPKI rtview, IPC Reduction IPC L1D_MPKI - 1.4 0.70 1.2 0.65 1.0 N WPK Q 0.60 0.8 0.55 0.6 0.50 0.45

IPC vs MPKI streamcluster, IPC Reduction 45 0.22 40 0.20 - 35 30 AM ₹ 0.18 - 25 0.16 - 20 15 0.14 L1D_MPKI 6Nt. 8.378 6Nt. 8.6NS 1.788 8.378 8.6NS 1.788 8.1288 32t. 4.648 32t. 8.328 32t. 8.288 64t. 4.648

IPC vs MPKI swaptions, IPC Reduction

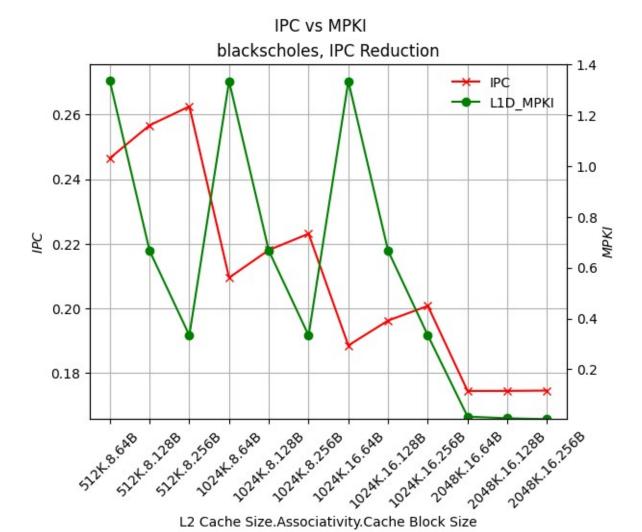


Συμπεράσματα για L1 cache

- Πλέον, δεν ισχύει η αντιστρόφως ανάλογη σχέση των IPC και MPKI.
- Παρατηρούμε μία γενικότερη μείωση του IPC στην πλειοψηφία των benchmarks, όσο αυξάνονται οι διάφοροι παράμετροι της L1 cache. Αυτό συμβαίνει προφανώς, διότι τα οφέλη των αυξήσεων αυτών δεν αντισταθμίζουν το penalty που υπάρχει λόγως της αύξησης του κύκλου ρολογιού.

L2 Cache

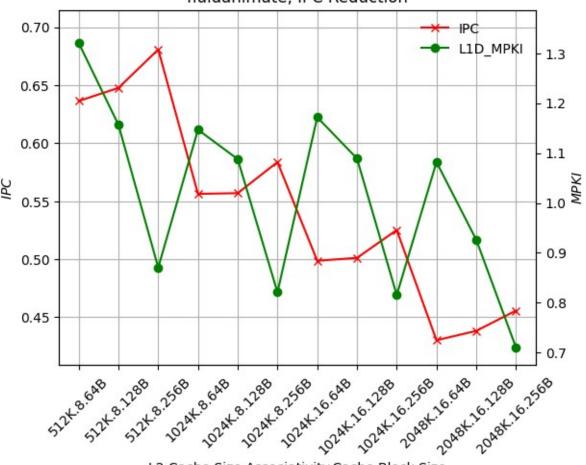
Για αυτό το πείραμα θεωρούμε πως κάθε διπλασιασμός του associativity ή του size προκαλεί αύξηση του κύκλου ρολογιού κατά 10% ή 15% αντίστοιχα. Ακολουθούν τα νεά γραφήματα που προέκυψαν με αρχικό σημείο αναφοράς την πρώτη προσομοίωση, ένα για κάθε benchmark.

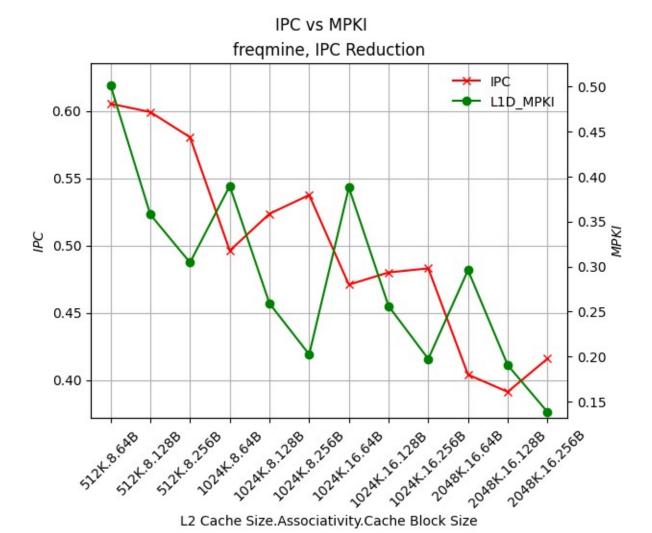


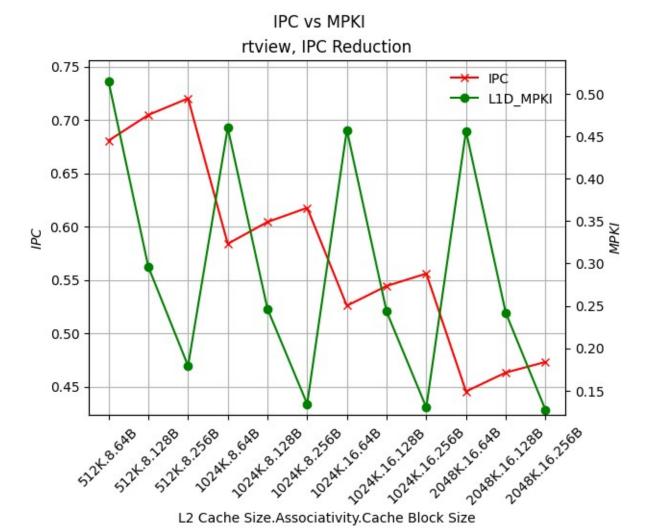
IPC vs MPKI bodytrack, IPC Reduction 0.65 **IPC** L1D_MPKI - 0.25 0.60 - 0.20 0.55 IPC 0.50 0.10 0.45 0.05 0.40 8.2568 16.648 16.1288 2048 16.648 2048 16.1288 2048 16.2568 5124.8.648 5124.8.1268 10244.8.648 1.288 1.268

IPC vs MPKI canneal, IPC Reduction 24 0.095 1PC L1D_MPKI - 23 0.090 0.085 - 22 0.080 - 21 K PC 0.075 - 20 0.070 0.065 - 19 0.060 5121.8;048.3;1288.2;568.8;048.8;1288.3;568.0;048.10;1288.2;048.10;1288.10;1288.2;0481.10;1288.2;0481.10;1288.2

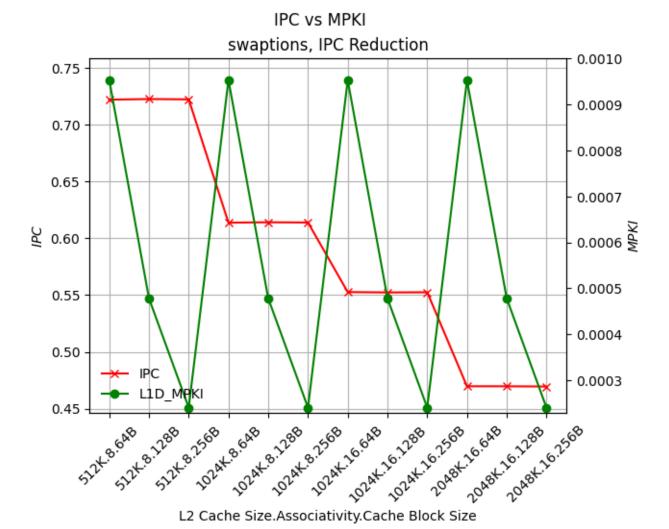
IPC vs MPKI fluidanimate, IPC Reduction







IPC vs MPKI streamcluster, IPC Reduction - 20 0.30 - 18 0.25 - 16 - 14 X W IPC 0.20 - 12 - 10 0.15 8 L1D_MPKI 0.10 5121.8.1288 5121.8.1288 10241.8.1288 10241.8.1288 10241.16.1288 10.1288 10.1288 10.1288 10.1288 10.1288 10.1288

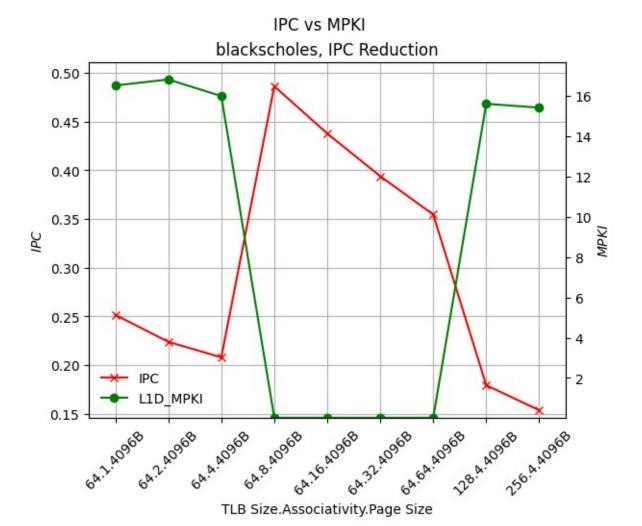


Συμπεράσματα για L2 cache

- Πλέον, δεν ισχύει η αντιστρόφως ανάλογη σχέση των ΙΡC και ΜΡΚΙ.
- Παρατηρούμε μία γενικότερη μείωση του IPC στην πλειοψηφία των benchmarks, όσο αυξάνονται οι διάφοροι παράμετροι της L2σ cache. Αυτό συμβαίνει προφανώς, διότι τα οφέλη των αυξήσεων αυτών δεν αντισταθμίζουν το penalty που υπάρχει λόγως της αύξησης του κύκλου ρολογιού.

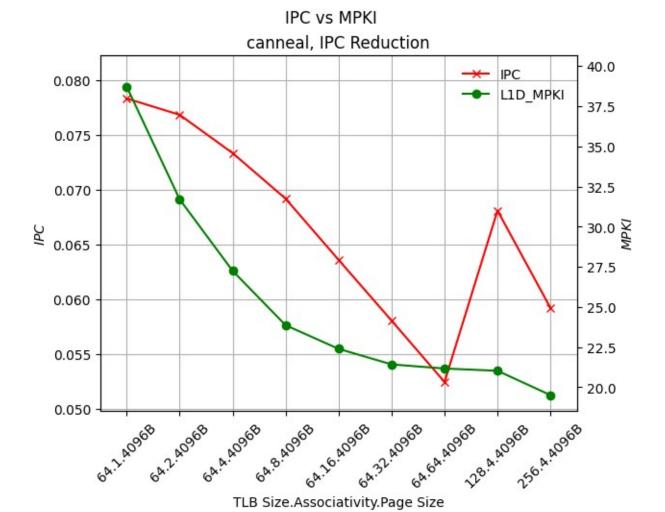
TLB

Για αυτό το πείραμα θεωρούμε πως κάθε διπλασιασμός του associativity ή του size προκαλεί αύξηση του κύκλου ρολογιού κατά 10% ή 15% αντίστοιχα. Ακολουθούν τα νεά γραφήματα που προέκυψαν με αρχικό σημείο αναφοράς την πρώτη προσομοίωση, ένα για κάθε benchmark.



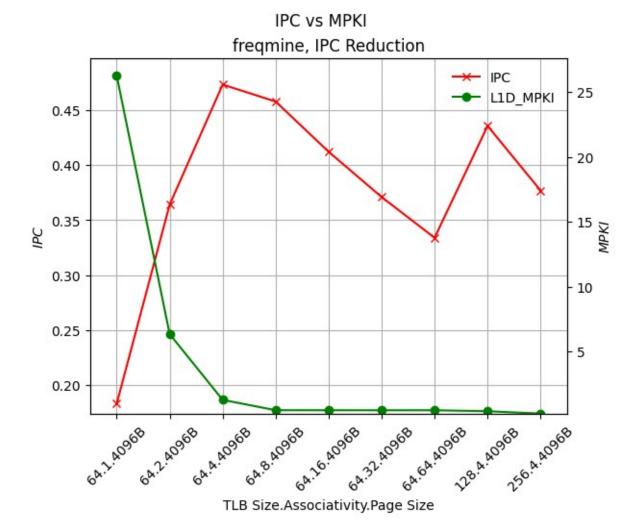
IPC vs MPKI bodytrack, IPC Reduction IPC L1D_MPKI - 3.0 0.55 - 2.5 0.50 2.0 Q 0.45 1.5 1.0 0.40 0.5 0.35 368 64.8 A0968 64.16 A0968 64.54 A0968 A0968 A0968 A0968 64.7.40968 64.7.40968 64.4.40968

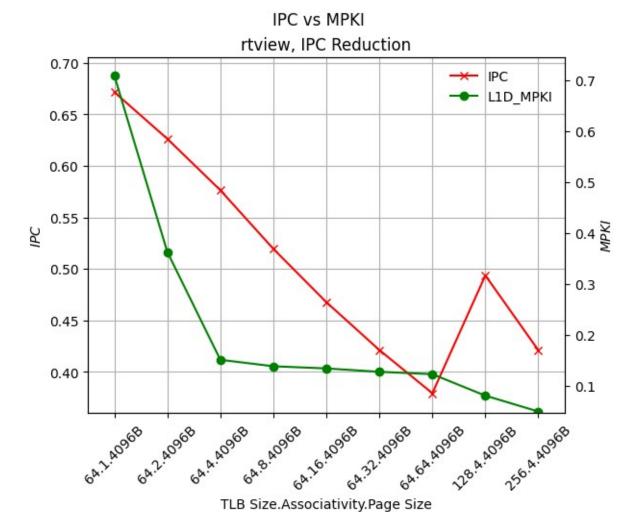
TLB Size.Associativity.Page Size



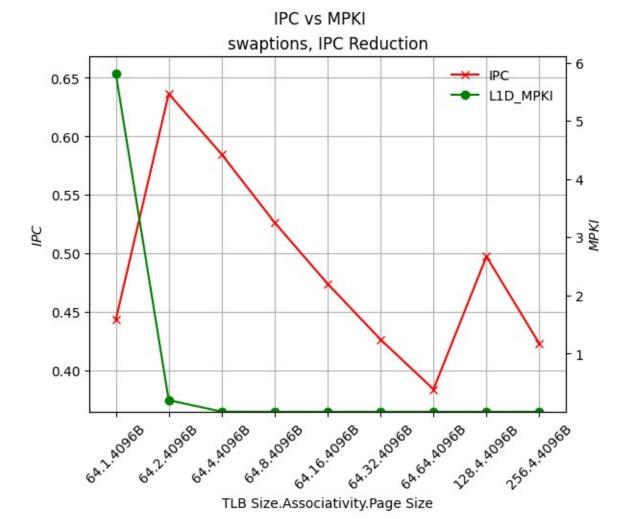
IPC vs MPKI fluidanimate, IPC Reduction 0.60 IPC L1D_MPKI 1.6 1.4 0.55 1.2 0.50 - 1.0 X W IPC 0.8 0.45 0.6 0.40 0.4 0.35 0.2 64.7.40968 64.7.40968 64.4.40968 968 64.3 VODER 12. VODER 17. VODER 1

TLB Size.Associativity.Page Size





IPC vs MPKI streamcluster, IPC Reduction IPC 5.0 0.20 L1D_MPKI 4.5 0.18 4.0 3.5 X Q 0.16 3.0 0.14 2.5 0.12 2.0 368 64.5 A0 368 16. A0 368 22. A0 368 128. A 256. A A0 368 6A.7.A0968 6A.7.A0968 6A.A.A0968 TLB Size.Associativity.Page Size



Συμπεράσματα για ΤLΒ

- Πλέον, δεν ισχύει η αντιστρόφως ανάλογη σχέση των ΙΡC και ΜΡΚΙ.
- Υπάρχει μία μεικτή συμπεριφορά για το TLB, καθώς άλλες φορές αυξάνεται το IPC και άλλες μειώνεται.
- Αρχικά φαίνεται να υπάρχει μία μείωση για μέγεθος TLB 64, ωστόσο στο τέλος, αυξάνεται και πάλι το IPC λόγω αύξησης του μεγέθους TLB.