



Analoge elektronische schakelingen

Jan Genoe (jan.genoe@kuleuven.be)

jan 16, 2024

Transistor Configuraties

I	Transistor Configuraties	2
1	Transistor Configuraties	3
1.1	Tweepoorten en driepoorten	3
1.2	Definities van versterking	3
1.3	MOS transistor configuraties	3
1.4	Bipolaire transistor configuraties	3
II	Versterkers	5
2	Klasse A versterkers	6
2.1	Indeling vermogenversterkers	6
3	Klasse B versterkers	15
3.1	Inleiding	15
3.2	Basisschema	15
3.3	Gebruik van de voorinstelspanning	22
3.4	Driver stage	32
3.5	Stroombron	32
3.6	Verhoging van het afgeleverde vermogen	34
3.7	Efficiëntie van de Klasse B versterker	42
3.8	Beveiliging van de Klasse B vermogentransistors	42
3.9	Filtering aan de ingang	49
3.10	Voorbeeld 1: Klasse B versterker	52
3.11	Voorbeeld 2: Klasse B versterker	53
3.12	Voorbeeld 3: Klasse B versterker	53
3.13	Uitgewerkt voorbeeld van een klasse AB met MOS transistors	64
4	Klasse G versterkers	67
4.1	Indeling vermogenversterkers	67
4.2	Basisschema	67
III	Voedingen	71
5	Buck Converter of step-down Converter	72
5.1	Zonder belasting van de uitgang	72
5.2	Onder belasting van de uitgang: 5uA	72
6	Boost Converter of Step-up Converter	74
6.1	Oefening Boost convertor	76
6.2	Boost Converter oefening 2	80

6.3	Boost Converter oefening 3	80
7	Inverter of Buck-Boost Converter	83
8	Flyback converter	84
IV	References	85
9	Referenties	86
	Bibliografie	87

Inleiding

Welkom bij de notebooks van het vak [Analoge Elektronische Schakelingen](#).

Deze notebooks bevatten materiaal en oefeningen, in het formaat van [Jupyter Book](#), ontwikkeld als aanvullingen bij het vak Analoge Elektronische Schakelingen aan de [KU Leuven](#), campus Diepenbeek.

Notitie: Dit is momenteel nog werk in progress. De cursus zoals aanwezig op Toledo blijft het voornaamste leerinstrument. Dit is enkel een hulpmiddel.

Deel I

Transistor Configuraties

1.1 Tweepoorten en driepoorten

1.2 Definities van versterking

1.3 MOS transistor configuraties

1.3.1 Gemeenschappelijke Source Schakeling: GSS

1.3.2 Gemeenschappelijke Drain Schakeling: GDS

In deze configuratie is het doel van de transistor in eerste instantie om stroomsversterking op te leveren.

1.3.3 Gemeenschappelijke Gate Schakeling: GGS

In deze configuratie is het doel van de transistor in eerste instantie om

1.4 Bipolaire transistor configuraties

1.4.1 Gemeenschappelijke Emitter Schakeling: GES

In deze configuratie is het doel van de transistor in eerste instantie om spanningsversterking op te leveren.

1.4.2 Gemeenschappelijke Collector Schakeling: GCS

In deze configuratie is het doel van de transistor in eerste instantie om stroomsversterking op te leveren.

1.4.3 Gemeenschappelijke Basis Schakeling: GBS

In deze configuratie is het doel van de transistor in eerste instantie om

Deel II

Versterkers

Klasse A versterkers

2.1 Indeling vermogenversterkers

In [Tabel 2.1](#) geven we een overzicht van de verschillende versterkers die we zullen bespreken in de leerlijn analoge elektronica. In dit hoofdstuk behandelen we de klasse A versterkers. Zoals je in de tabel kan zien, zijn dit versterkers die aan een lage frequentie werken en ook niet een resonant kring hebben zijn. Bovendien is er slechts 1 transistor die het vermogen van de finale trap gaat leveren. Natuurlijk zijn er normaal heel wat andere transistors aanwezig in het schema maar die werken op een veel lager vermogen, dit is een veel lagere stroom en in vele gevallen ook een veel lagere spanning.

Tabel 2.1: Indeling van de vermogenversterkers

	laagfrequent of breedband	hoogfrequent of resonant
1 transistor in de vermogentrap	Klasse A	Klasse C Klasse F Klasse E
2 of meer transistors in de vermogentrap	Klasse B Klasse G	Klasse D

2.1.1 Basisschema

Het basisschema van de klasse A versterker vinden we terug in [Fig. 2.1](#). Om hiervan een Spice simulatie te maken, nummeren we de verschillende knopen in dit netwerk zoals je kan zien in [Fig. 2.2](#).

2.1.2 Overeenkomende Spice listing

De overeenkomende spice listing wordt dan:

Spice Listing 2.1: basis Klasse A circuit

```
* Spice file van een eenvoudige Klasse A versterker
R_R6      0 1  8
R_R7      3 2  1
L1_TX1    3 4 25m
```

(Vervolgt op volgende pagina)

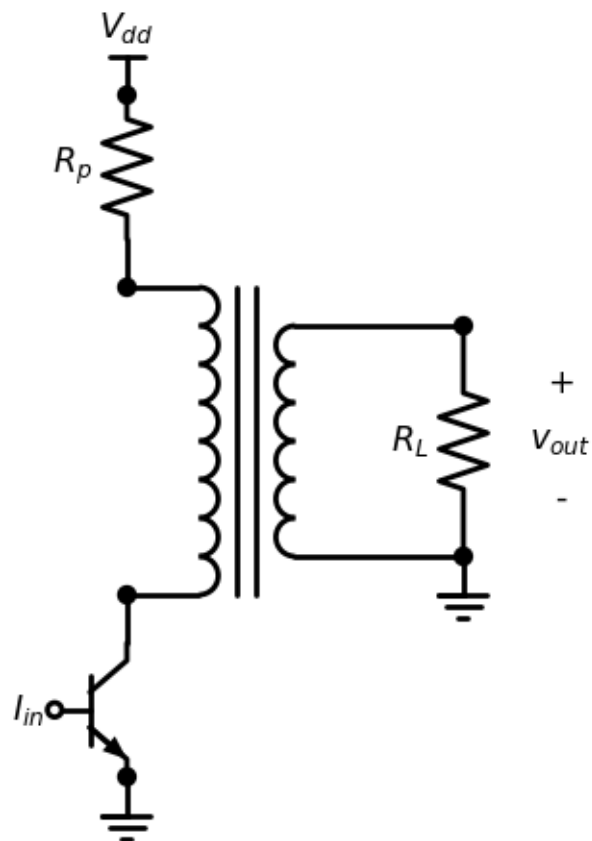


Fig. 2.1: Basisschema van de Klasse A versterker.



Fig. 2.2: Basisschema van de Klasse A versterker.

(Vervolgd van vorige pagina)

```
L2_TX1      1 0 1m
K_TX1      L1_TX1 L2_TX1 1.
Q_Q5       4 5 0 Q2
I_I4       0 5 SIN(17m 15m 10k) DC=17m
V_VDD      2 0 66V

.model Q2 NPN(Is=14.34p BF=20 )
```

Vergelijk deze Spice list aandachtig met Fig. 2.2. Voor elk element, met uitzondering van de transformator, vinden we de 2 of 3 knopen terug die ook in het schema staan. De uitgang wordt belast met een weerstand van $8\ \Omega$. De weerstand van de primaire wikkeling van de transformator is natuurlijk ongewenst maar we kunnen deze niet zomaar verwaarlozen. We moeten dit correct inbrengen om een realistische simulatie te bekomen. We doen dit door een weerstand van $1\ \Omega$ te plaatsen tussen knopen 2 en 3. Voor de vermogentransistor (Q5) nemen we in deze simulatie een bipolaire transistor. In het model van deze transistor (de naam van het model is Q2) zien we dat deze transistor een voorwaartse stroomversterking (β_F) heeft van 20.

De transformator TX1 implementeren we in spice aan de hand van de 2 spoelen L1_TX1 en L2_TX1 die gekoppeld worden door de koppeling K_TX1. De koppelingsfactor is 1. Uit de ratio van de 2 spoelwaarden ($\frac{25mH}{1mH} = 25$) kunnen we ook de wikkilverhouding (N) afleiden: $5 = \sqrt{25}$.

De bovenstaande netwerkcode simuleren we in Spice. Fig. 2.3 toont zowel de stromen (rechts) als de spanningen (links) als functie van de tijd.



Fig. 2.3: Klasse A versterker: stromen en spanningen als functie van de tijd.

Het is ook altijd interessant om van dezelfde simulatie de stroom door de transistor versus de spanning over de transistor te plotten. Dit zien we in Fig. 2.4.



Fig. 2.4: Belastingskarakteristiek van de klasse A versterker.

Wanneer we de spoelwaarde van de primaire en de secundaire wikkeling heel erg sterk verhogen (zonder de wikkilverhouding van 5 hierbij aan te passen), valt het faseverschil tussen de stroom en de spanning weg en krijgen we een plot waarbij we een mooi lineair verband zien tussen stroom en spanning, zowel over de primaire (blauwe curve) als over de secundaire wikkeling (orange curve) (zie Fig. 2.5). De spice code voor deze simulatie met aangepaste wikkilverhouding kan je hieronder terugvinden.

Spice Listing 2.2: basis Klasse A circuit

```
* Spice file van een eenvoudige Klasse A versterker
R_R6      0 1  8
R_R7      3 2  1
L1_TX1    3 4 25
L2_TX1    1 0  1
K_TX1     L1_TX1 L2_TX1 1.
Q_Q5      4 5 0 Q2
I_I4      0 5  SIN(17m 15m 10k) DC=17m
V_VDD     2 0  66V

.model Q2  NPN(Is=14.34p BF=20 )
```

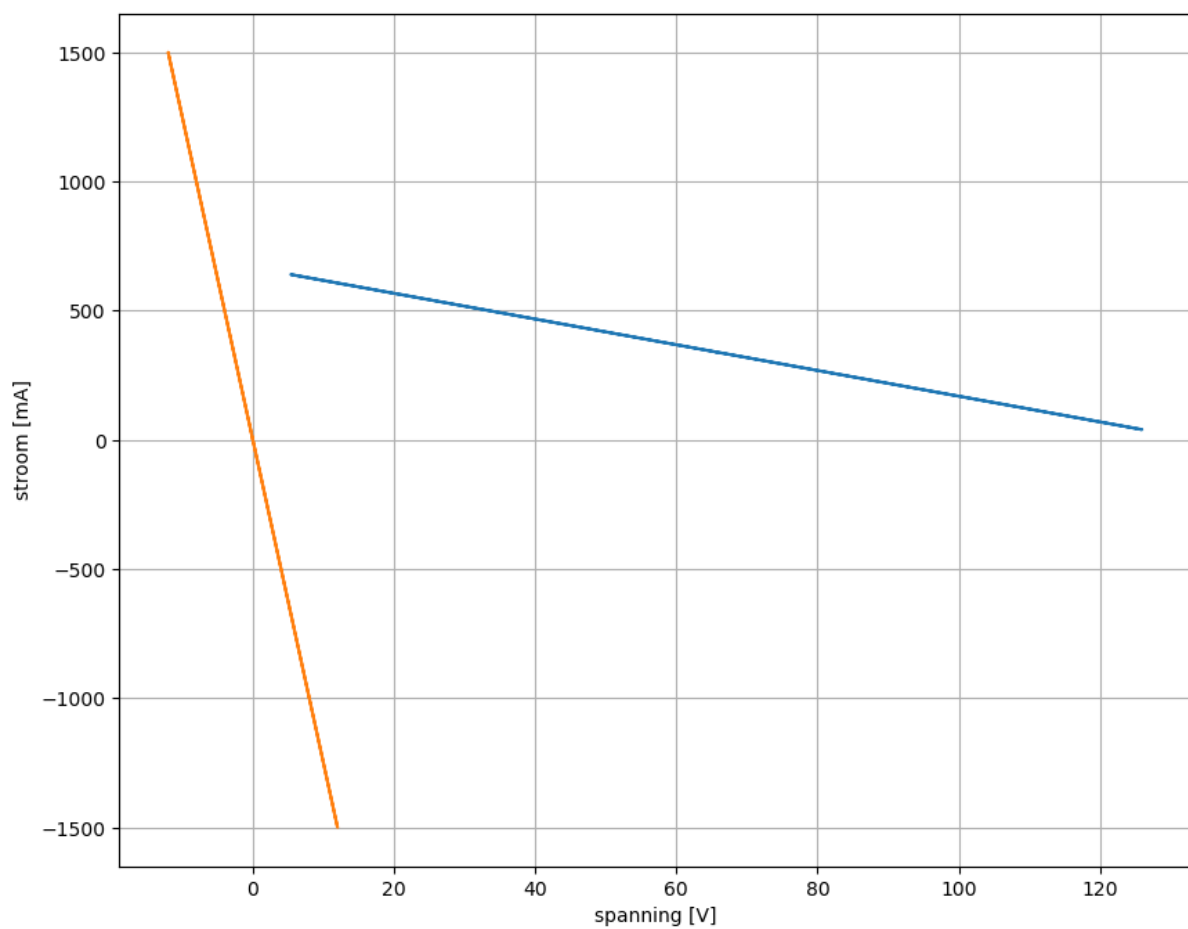


Fig. 2.5: Stroom-spanningsrelaties voor de primaire en de secundaire wikkeling in het geval van een grote inductantie van de spoelen.

Het verschil in fase tussen de stroom door de transistor en de spanning over de transistor kunnen we ook verkleinen door de frequentie te verhogen. In de onderstaande spice listing is de frequentie van de stroombron I4 aan de basis van de bipolaire transistor verhoogt van 10 kHz naar 100 kHz. Uit de simulatie in Fig. 2.6 zien we dat ook hier weer een bijna lineair verloop tussen stroom en spanning wordt bekomen.

Spice Listing 2.3: basis Klasse A circuit

```
* Spice file van een eenvoudige Klasse A versterker
R_R6      0 1  8
R_R7      3 2  1
L1_TX1    3 4 25m
L2_TX1    1 0 1m
K_TX1     L1_TX1 L2_TX1 1.
Q_Q5      4 5 0 Q2
I_I4      0 5  SIN(17m 15m 100k) DC=17m
V_VDD     2 0 66V

.model Q2  NPN(Is=14.34p BF=20 )
```

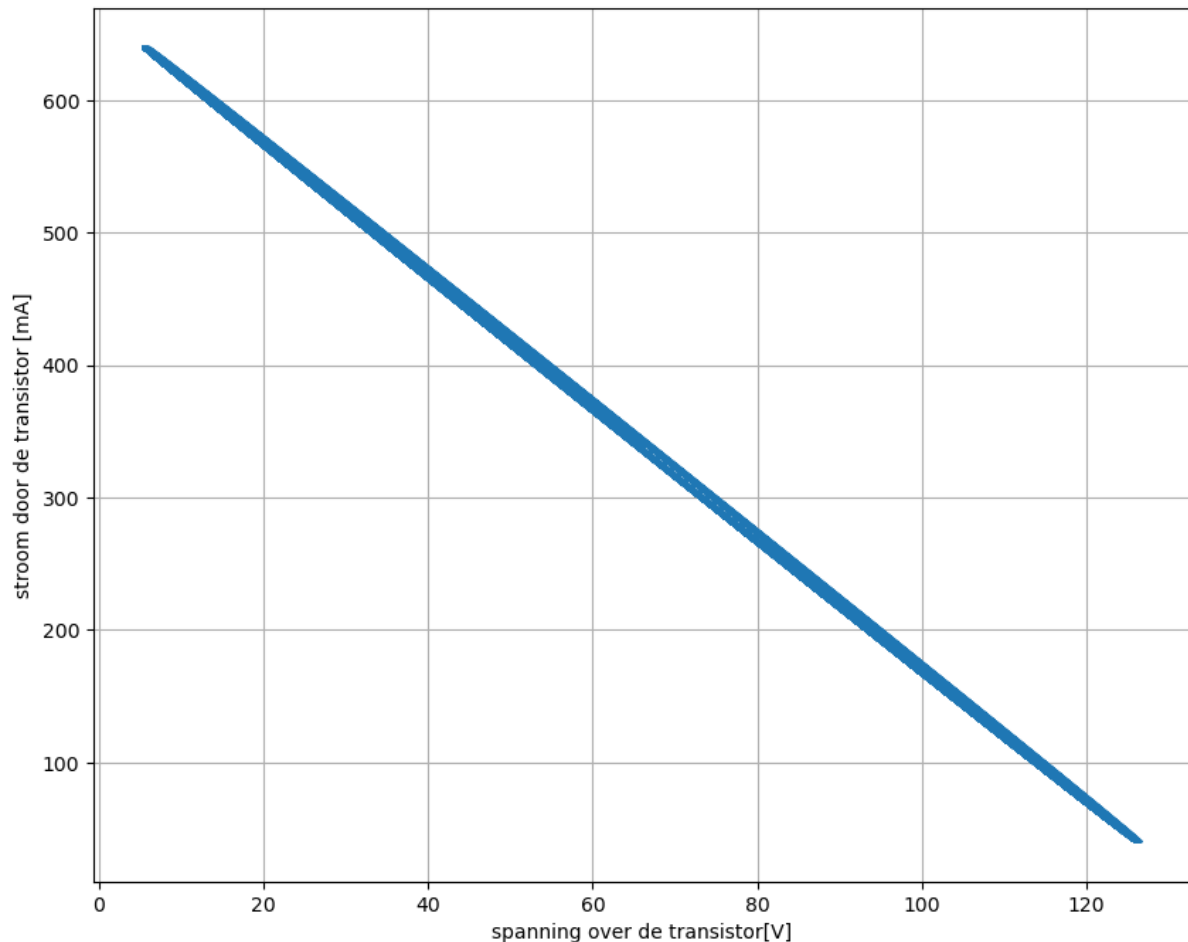


Fig. 2.6: Stroom door de transistor versus spanning over de transistor in het geval van aansturing aan 100 kHz.

We kunnen de simulatie van het ogenblikkelijk vermogen in Fig. 2.7 ook integreren over een aantal periodes. We

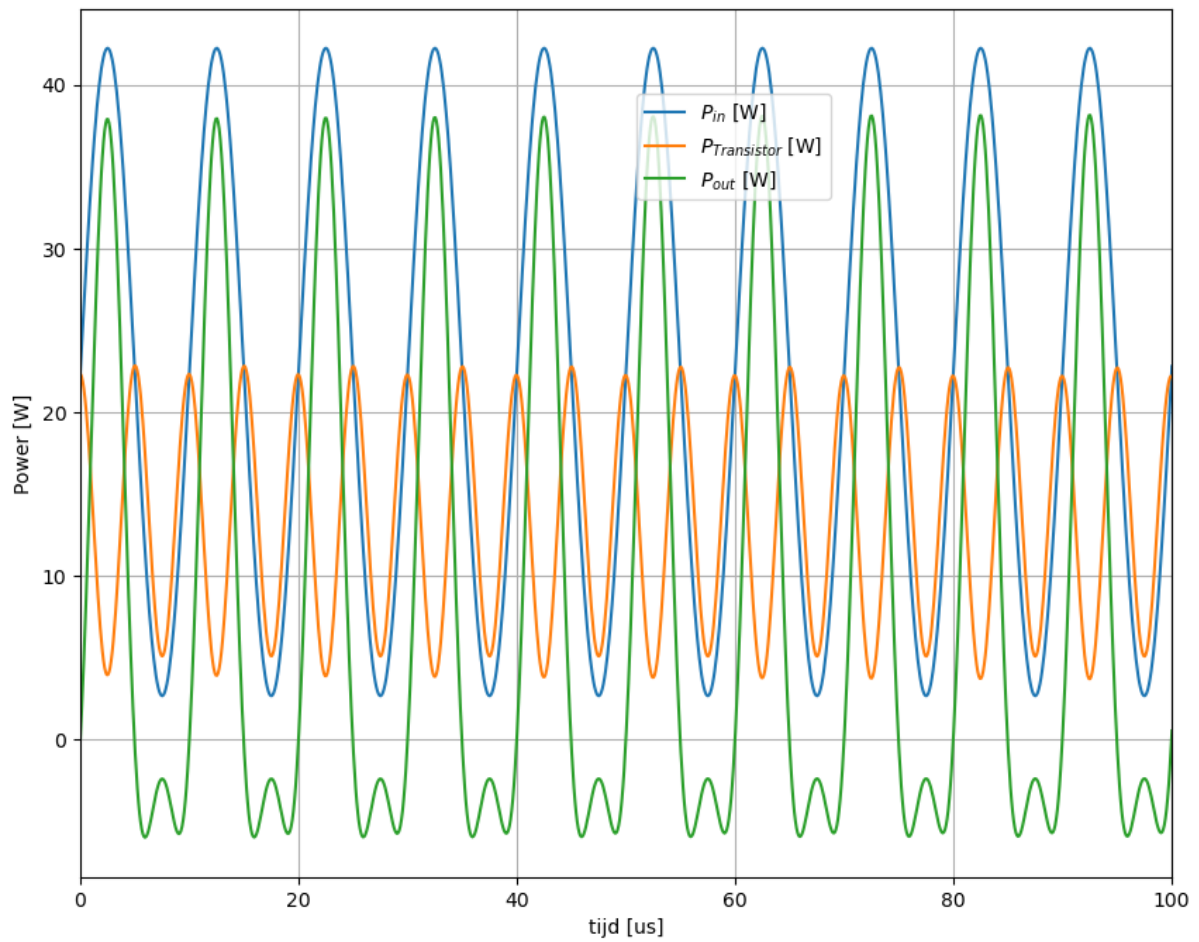


Fig. 2.7: Ogenblikkelijk vermogen als functie van de tijd voor de simulatie van Fig. 2.3

bekomen dat het gemiddeld vermogen:

$$P_{in} = \frac{1}{T} \int_0^T V_{over} I_{door} dt$$

Het gemiddelde inputvermogen gedurende de 10 eerste periodes is 22.44 W
Het gemiddelde vermogenverlies in de transistor gedurende de 10 eerste periodes is 13.78 W
Het gemiddelde vermogen aan de uitgang gedurende de 10 eerste periodes is 8.50 W
De gemiddelde efficiëntie gedurende de 10 eerste periodes is 37.89 %

Klasse B versterkers

3.1 Inleiding

In Tabel 3.1 hernemen we een overzicht van de verschillende versterkers die we bespreken in de leerlijn analoge elektronica. In het vorige hoofdstuk bespraken we de laagfrequent versterkers die slechts 1 vermogentransistor gebruiken in de laatste trap (daar waar het meeste vermogen verbruikt wordt). In dit hoofdstuk bespreken we de laagfrequent versterkers die 2 of meer vermogentransistor gebruiken in de laatste trap. Dit geeft een duurder ontwerp van de versterker, maar zoals we later zullen zien, geeft dit een veel efficiëntere implementaties. Als een gevolg hiervan kan de duurdere aanschafkost gemakkelijk terugewonnen worden door het lager energieverbruik.

Tabel 3.1: Indeling van de vermogenversterkers

	laagfrequent of breedband	hoogfrequent of resonant
1 transistor in de vermogentrap	Klasse A	Klasse C Klasse F Klasse E
2 of meer transistors in de vermogentrap	Klasse B Klasse G	Klasse D

3.2 Basisschema

3.2.1 Schema voor DC werking

Fig. 3.1 toont het basisschema van de Klasse B versterker. We herkennen een bipolaire npn en pnp transistor. Beide transistors staan in gemeenschappelijke collector configuratie. Op deze manier werkt de vermogentransistor als stroomversterker. De spanning aan de basis wordt (op de redelijk constante basis-emitter offset na) doorgegeven naar de collector. De stroom aan de collector wordt echter met de factor β_F van de bipolaire transistor versterkt.

Het is belangrijk in dit schema de verschillende bouwblokken te herkennen. Fig. 3.2 toont deze bouwblokken. We hebben natuurlijk in de eerste plaats de belasting R_L . Deze wordt hier symbolisch weergegeven als een weerstand, maar kan in de praktijk eender welke actuator zijn die vermogen opneemt in fase met de belasting.

Daarnaast zien we (in de groene box) zowel het pull-up netwerk als het pull-down netwerk aangeduid.

In het schema van Fig. 3.1 zien we dat er zowel een AC-pad als een DC-pad tussen beide voedingen (V_{DD} en $-V_{DD}$) en de belasting mogelijk is.



Fig. 3.1: Basisschema van de klasse B versterker voor DC werking.

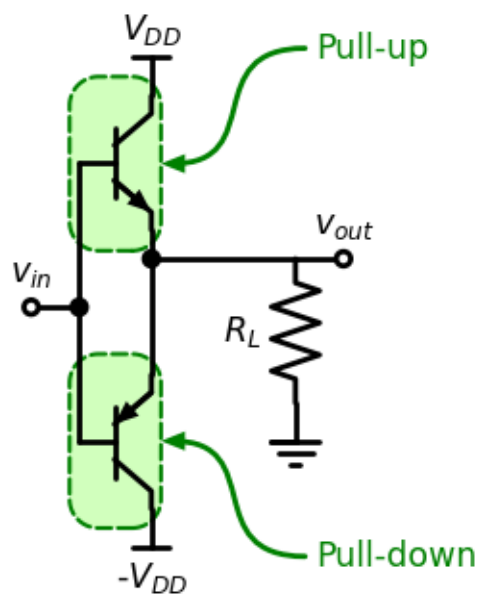


Fig. 3.2: Basisschema van de klasse B versterker voor DC werking met aangeduide bouwblokken.

Om dit schema te kunnen simuleren in SPICE, geven we nummers aan de verschillende knopen, zoals je kan zien in Fig. 3.3. Deze nummers kan je dan vervolgens terugvinden in de spice-listing.

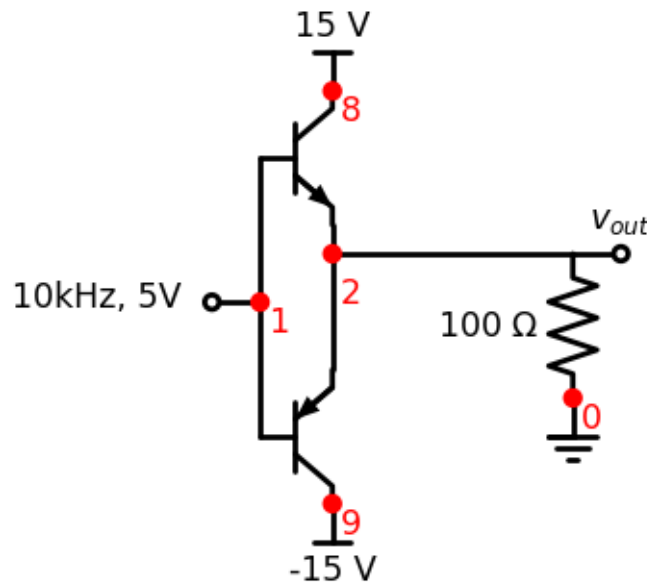


Fig. 3.3: Basisschema van de klasse B versterker voor DC werking.

Spice Listing 3.1: basis Klasse B circuit

```
Klasse B versterker
*
* SUPPLY VOLTAGES
VPOS 8 0 DC +15V
VNEG 9 0 DC -15V
*
* input source
VS1 1 0 DC 0 SIN(0V 5VPEAK 10KHZ)
*
* PUSH-PULL TRANSISTOR OUTPUT STAGE
Q1 8 1 2 QNPN
Q2 9 1 2 QPNP
*
* Load resistance
RL1 2 0 100
*
* DEVICE MODELS
.model QNPN NPN (BF=50)
.model QPNP PNP (BF=50)
```

De simulatie (zie Fig. 3.4) van de spice code [Spice Listing 3.1](#) geeft duidelijk de dode zone aan bij de nuldoorgang van de spanning. In Fig. 3.5 bekijken we deze nuldoorgang in meer detail.

Fig. 3.6 toont de stroom door als functie van de spanning over de transistor voor de npn transistor. Voor de pnp transistor bekommen we dezelfde grafiek.



Fig. 3.4: De klasse B versterker: stromen en spanningen als functie van de tijd.



Fig. 3.5: De klasse B versterker: detail van de stromen en spanningen als functie van de tijd in de buurt van de nuldoorgang.

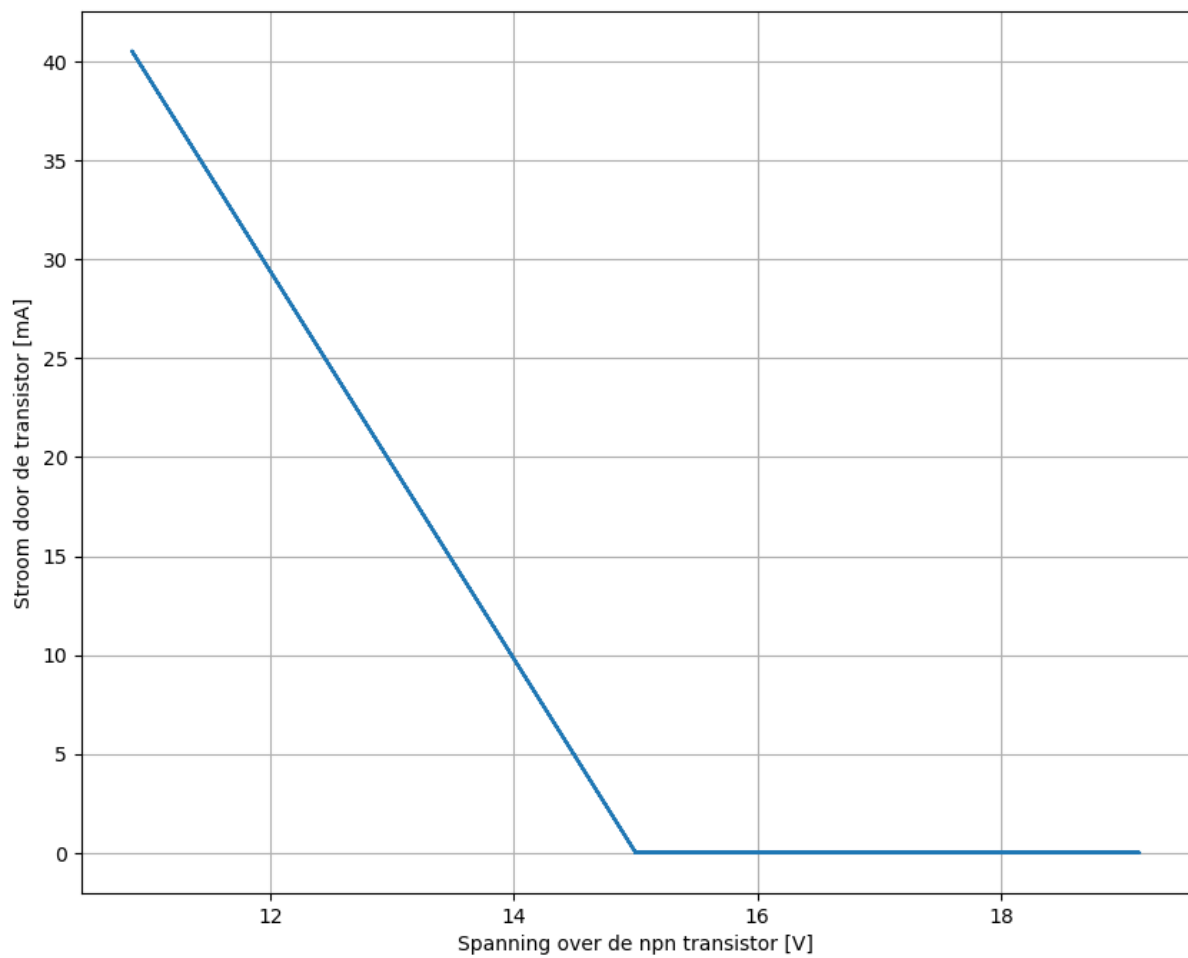


Fig. 3.6: De klasse B versterker: de stroom door een npn transistor als functie van de spanning.

3.2.2 Schema voor enkel AC werking

In heel wat implementaties is een DC pad naar de belasting niet gewenst. Hierbij denken we bijvoorbeeld aan een luidspreker. Een DC stroom bij een luidspreker geeft een vaste offset van de conus die de lucht aanstuurt. Dit geeft heel wat verliezen en geeft ook een asymmetrische weergave van het geluid. Dit geeft belangrijke vervormingen en ook ongewenste hoger tonen. In Fig. 3.7 zien we de condensator C_{out} aan de uitgang. Deze zorgt ervoor dat er geen DC stroom naar de uitgang loopt. Deze condensator wordt na het opstarten opgeladen tot de gemiddelde spanning van de emitters van beide powertransistors. Normaal is deze spanning de helft van V_{DD} maar indien er een andere gemiddelde spanning op deze knoop zit zal deze condensator deze offset opvangen.

Om de AC uitgangsignalen zo goed mogelijk door te laten, is het aangewezen C_{out} zo groot mogelijk te nemen. Van de andere kant moet er natuurlijk ook rekening gehouden worden dat hoe groter C_{out} is, hoe langere het duurt eer de evenwichtswaarde op de condensator bekomen wordt. Bovendien wordt C_{out} duurder als hij groter wordt gekozen.

Om de AC ingangsignalen zo goed mogelijk door te laten, is het aangewezen C_{in} zo groot mogelijk te nemen. Ook hier gelden de aspecten van opstarttijd en kostprijs.

Een ander substantieel voordeel van het schema voor AC sturing is dat er maar 1 voeding nodig is. Dit is in vele gevallen een belangrijke besparing op de kost van het circuit.

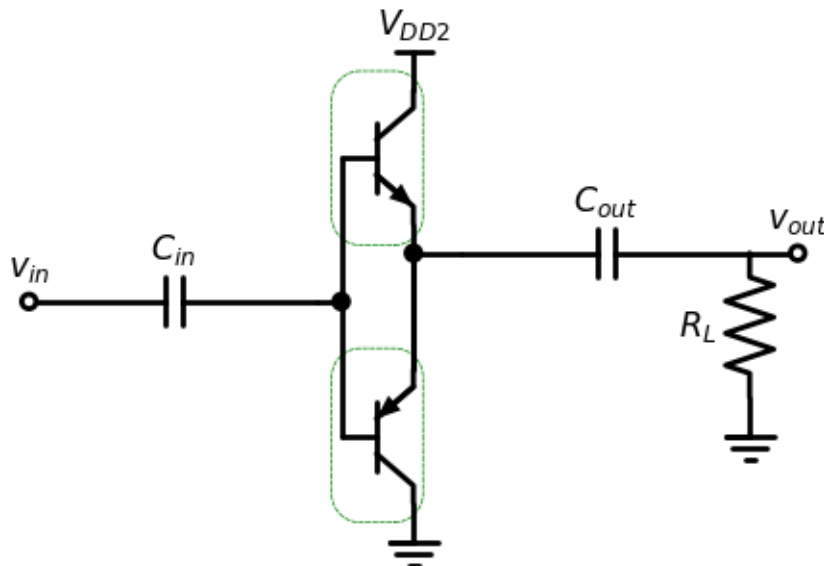


Fig. 3.7: Basisschema van de klasse B versterker voor AC werking.

Aangezien in de meeste gevallen de nodige voedingsspanning voor de AC aansturing (V_{DD2}) het dubbele is in vergelijking met de aansturing nodig bij het gebruik van $+V_{DD}$ en $-V_{DD}$, zullen we in het verder verloop van dit hoofdstuk in eerste instantie de formules afleiden voor V_{DD} . Je kan de in de meeste van deze formules V_{DD} vervangen door $\frac{V_{DD2}}{2}$ om deze te gebruiken voor AC aansturing.

3.3 Gebruik van de voorinstelspanning

Aangezien de dode zone zoals aangegeven in Fig. 3.4 en Fig. 3.5 duidelijk problematisch is voor de werking van het schema in de buurt van de nuldoorgang, is het aanbrengen van een voorinstelspanning tussen beide basissen van de vermogentransistors eerste dat moet gebeuren om een nuttig klasse B versterkerschema te bekomen. We kunnen op 3 manieren een voorinstelspanning bekomen:

- Aan de hand van een weerstand tussen de NPN en de PNP transistor
- Aan de hand van een aantal diodes tussen de pull-up transistors en de pull-down transistors
- Aan de hand van een circuit met een NPN transistor tussen de pull-up transistors en de pull-down transistors

Naast het circuit dat voor de voorinstelspanning zorgt tussen beide basissen moeten we natuurlijk ook ervoor zorgen dat de nodige stroom kan vloeien vanuit V_{DD} naar de basis van de NPN transistor en vanuit de basis van de PNP transistor naar ofwel $-V_{DD}$ of de grond. Hiervoor kiezen we in eerste instantie de twee weerstanden R_1 en R_2 . In een later stadium zullen we hiervoor ook betere alternatieven voorstellen.

Hiermee rekening houdende worden deze 3 mogelijkheden hieronder uitgewerkt.

3.3.1 Weerstand als voorinstelspanning

De keuze van een weerstand als voorinstelspanning is in eerste instantie de meest eenvoudige om te implementeren (zie Fig. 3.8). Deze implementatie heeft echter verschillende nadelen.

- We willen met de voorinstelspanning de spanning van de basis-emitter diode nauwkeurig volgen. Deze diodespanning gaat dalen bij toenemende temperatuur, waardoor de stroom verder gaat stijgen als de spanning dezelfde blijft. De stijging van de stroom gaat dan de interne temperatuur nog verder laten toenemen waardoor dit onstabiele effect zichzelf versterkt.
- Als er variaties op de voedingsspanning zijn, gaan deze variaties een invloed hebben op de voorinstelspanning.

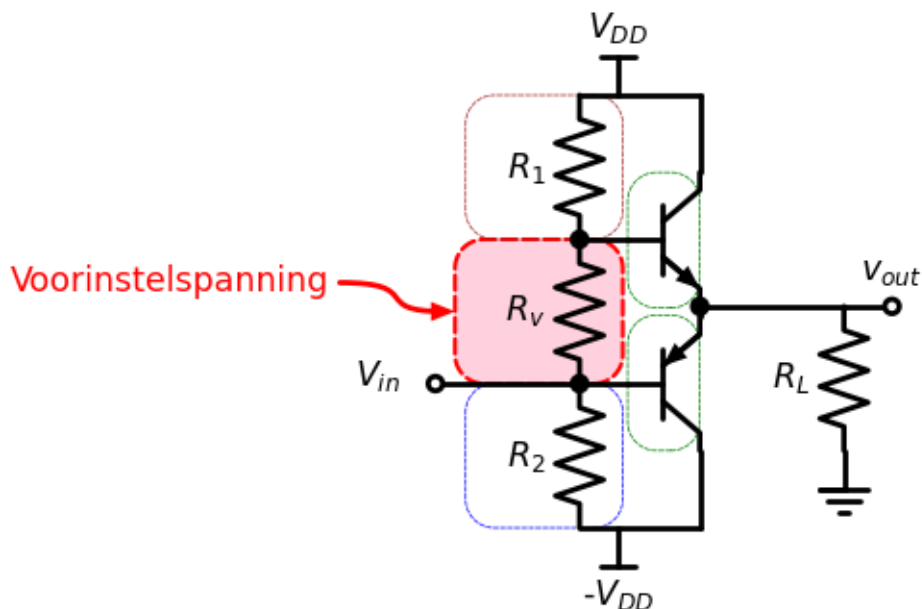


Fig. 3.8: Basisschema van de klasse B versterker met weerstand als voorinstelspanning.

3.3.2 Diodes als voorinstelspanning

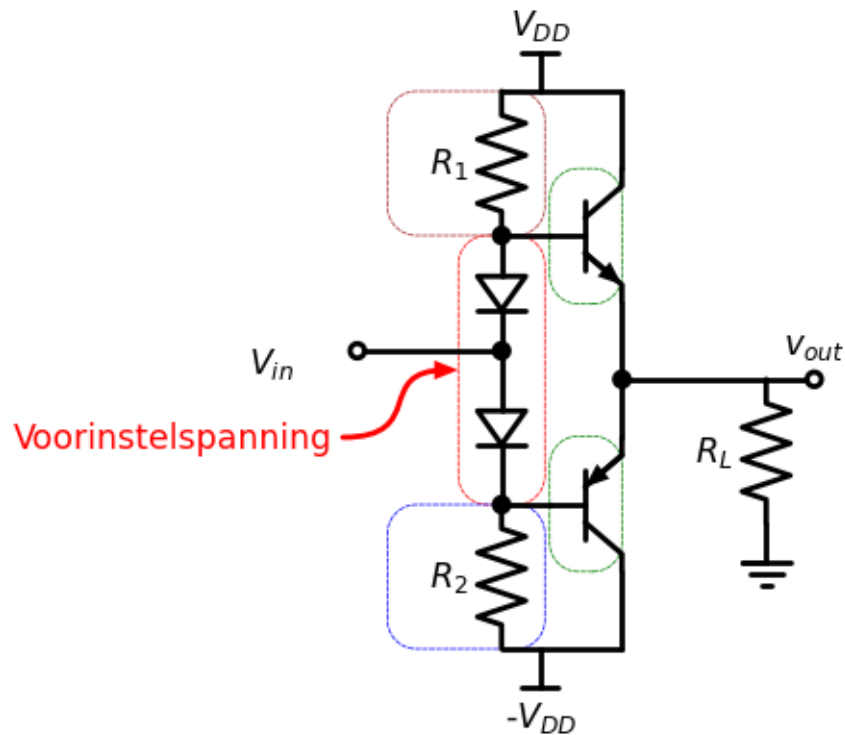


Fig. 3.9: Basisschema van de klasse B versterker voor DC werking met diode voorinstelspanning.

3.3.3 Transistor als voorinstelspanning

Hieronder tonen we de spice listing van de klasse B versterker waarbij we een voorinstelspanning voorzien tussen de basissen van de npn en de pnp transistor. Deze voorinstelspanning is hier uitgevoerd door diodes, in Fig. 3.11 merken we hierbij op dat dit tot gevolg heeft dat er toch een stroom blijft lopen door de transistor die niet in geleiding is. Dit noemen we de klasse AB werking van deze klasseB versterker.

Spice Listing 3.2: Klasse B circuit met voorinstelspanning

```
Klasse B versterker
*
* SUPPLY VOLTAGES
VPOS 8 0 DC +15V
VNEG 9 0 DC -15V
*
VS2 10 0 DC 0 SIN(0V 5VPEAK 10KHZ)
*
D1 13 10 DNOM
RB1 13 8 10K
Q11 8 13 12 QNPN
*
D2 10 14 DNOM
RB2 14 9 10K
Q12 9 14 12 QPNP
*
```

(Vervolgt op volgende pagina)

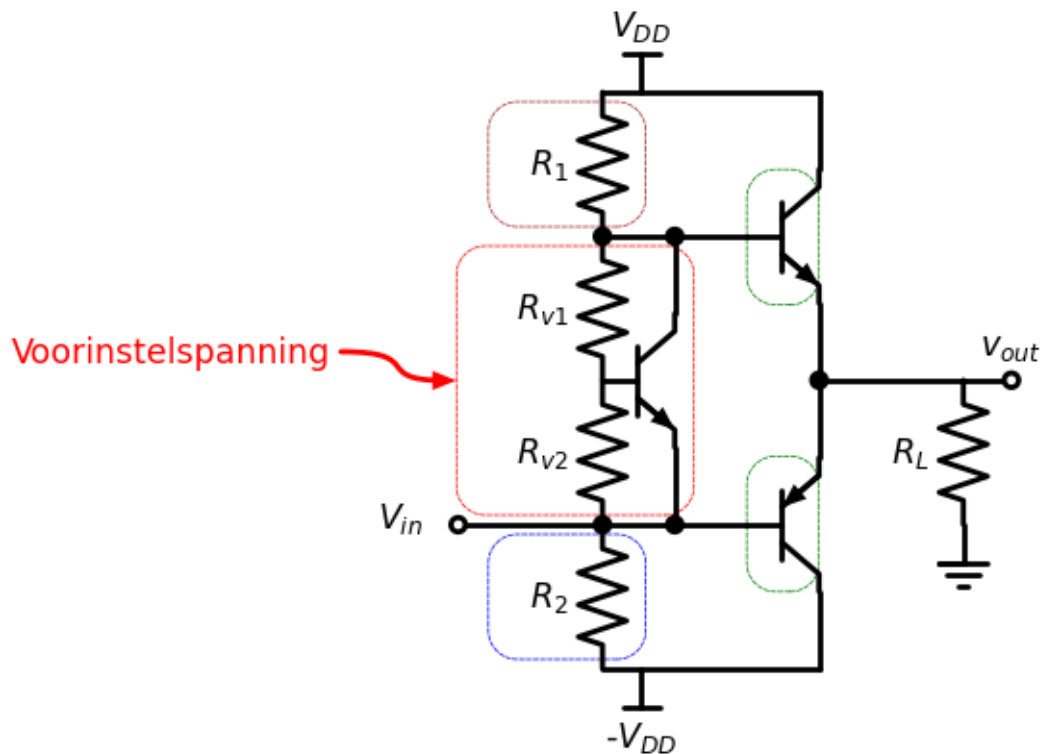


Fig. 3.10: Basisschema van de klasse B versterker voor DC werking met een transistor als voorinstelspanning.

(Vervolgd van vorige pagina)

```
RL2 12 0 100
*
* DEVICE MODELS
.model QNPN NPN (BF=50)
.model QPNP PNP (BF=50)
.model DNOM D ()
```

In de grafiek (Fig. 3.12) wordt dit nog duidelijker.

We kunnen ook proberen de dode zone weg te werken aan de hand van feedback, zoals in het onderstaande schema aan de hand van een opamp. Op het eerste zicht lijkt dat te lukken, als we de simulatie in Fig. 3.13 bekijken. De V_{in} en V_{out} liggen zo goed als volledig op elkaar dat we het verschil niet merken. Enkel als we heel erg inzoomen, zoals in Fig. 3.14 lijkt er een klein verschil te zijn langs de nuldoorgang. Laat je hierbij echter niet vangen. Deze simulatie is gedaan met een ideale OpAmp, waarvan de stijgsnelheid niet realistisch is. Wanneer we diezelfde simulatie hernemen met een realistische OpAmp, zie onder, blijft dit bijna ideale gedrag niet behouden.

Spice Listing 3.3: SPICE code met OPAMP feedback

```
.title Klasse B versterker PUSH-PULL PLACED IN OPAMP FEEDBACK LOOP
*
* SUPPLY VOLTAGES
VPOS 8 0 DC +15V
VNEG 9 0 DC -15V
*
VS3 20 0 DC 0 SIN(0V 5VPEAK 10KHZ)
*
Q21 8 23 22 QNPN
```

(Vervolgt op volgende pagina)

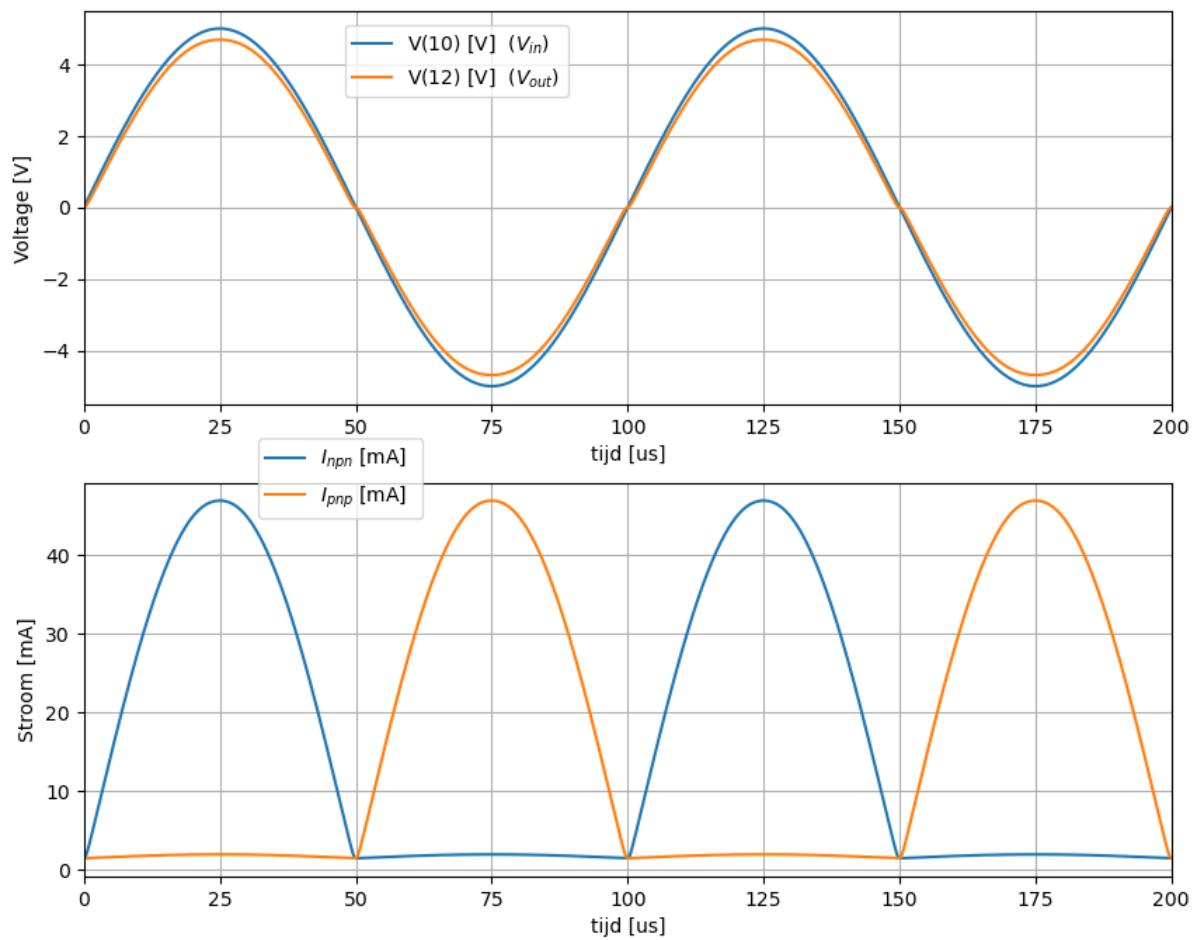


Fig. 3.11: De klasse B versterker: stromen en spanningen als functie van de tijd.

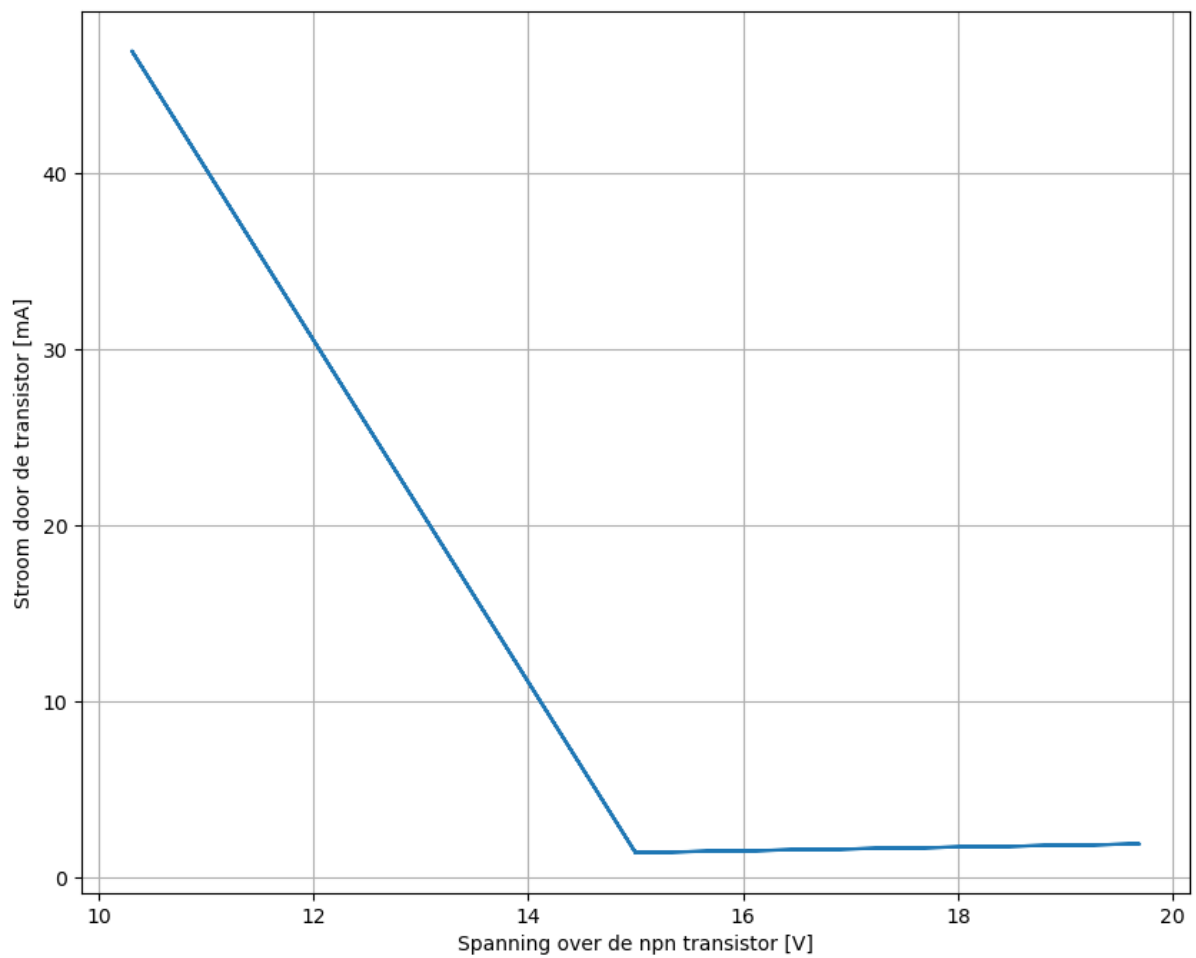


Fig. 3.12: De klasse B versterker: de stroom door een npn transistor als functie van de spanning.

(Vervolgd van vorige pagina)

```
Q22 9 23 22 QPNP
RL3 22 0 100
*
XOpAmp 20 22 8 9 23 8 opamp
*
* DEVICE MODELS
.model QNPN NPN (BF=50)
.model QPNP PNP (BF=50)
.model DNOM D()
```

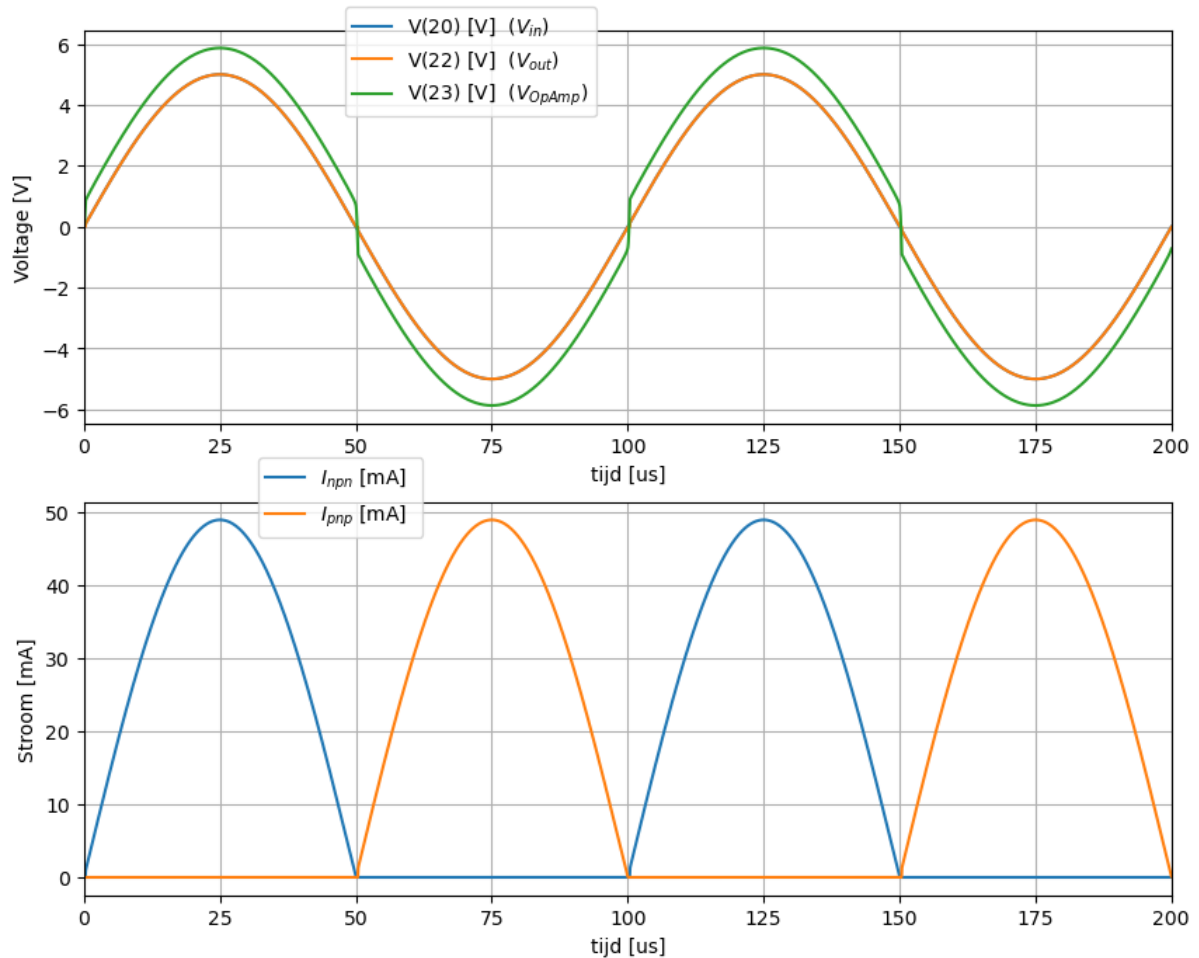


Fig. 3.13: De klasse B versterker teruggekoppeld met een ideale OpAmp: stromen en spanningen als functie van de tijd.

Spice Listing 3.4: SPICE code met OPAMP feedback

```
.title Klasse B versterker PUSH-PULL PLACED IN OPAMP FEEDBACK LOOP
*
* SUPPLY VOLTAGES
VPOS 8 0 DC +2.5V
VNEG 9 0 DC -2.5V
```

(Vervolgt op volgende pagina)

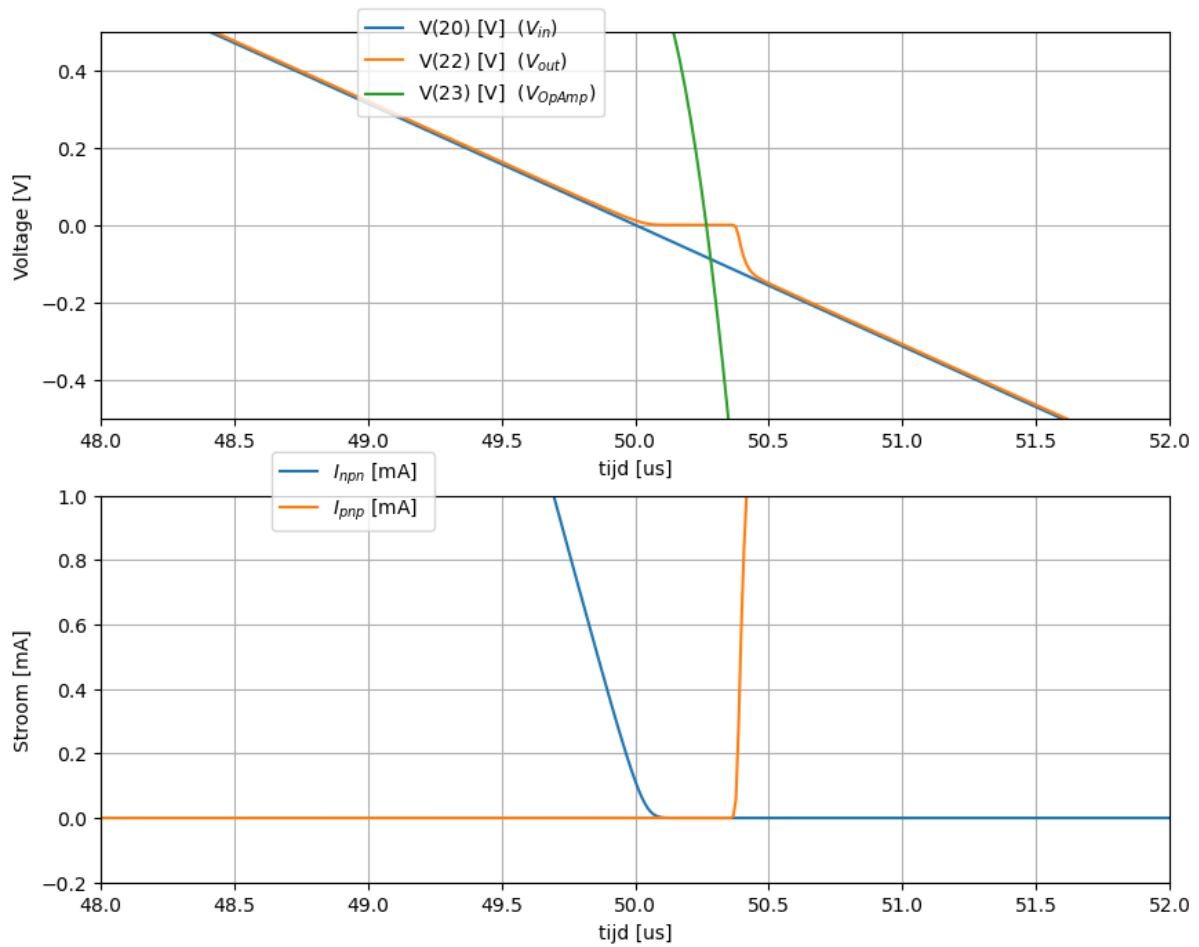


Fig. 3.14: De klasse B versterker teruggekoppeld met een ideale OpAmp: stromen en spanningen als functie van de tijd in de nabijheid van de nuldoorgang.

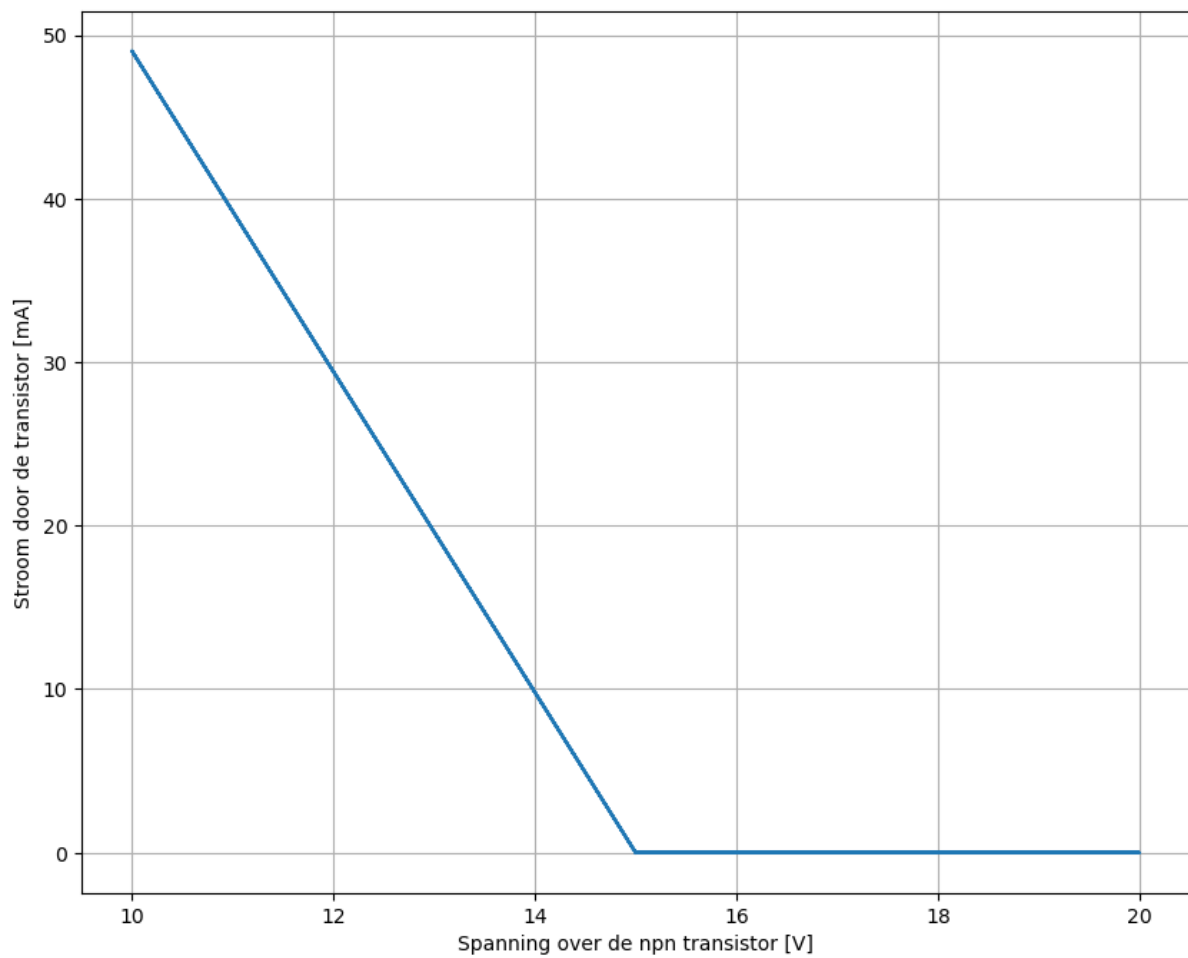


Fig. 3.15: De klasse B versterker: de stroom door een npn transistor als functie van de spanning.

(Vervolgd van vorige pagina)

```
*
VS3 20 0 DC 0 SIN(0V 1VPEAK 10KHZ)
*
Q21 8 23 22 QNPN
Q22 9 23 22 QPNP
RL3 22 0 100
*
XOpAmp 20 22 8 9 23 8 opamp
*
* DEVICE MODELS
.model QNPN NPN (BF=50)
.model QPNP PNP (BF=50)
.model DNOM D()
```

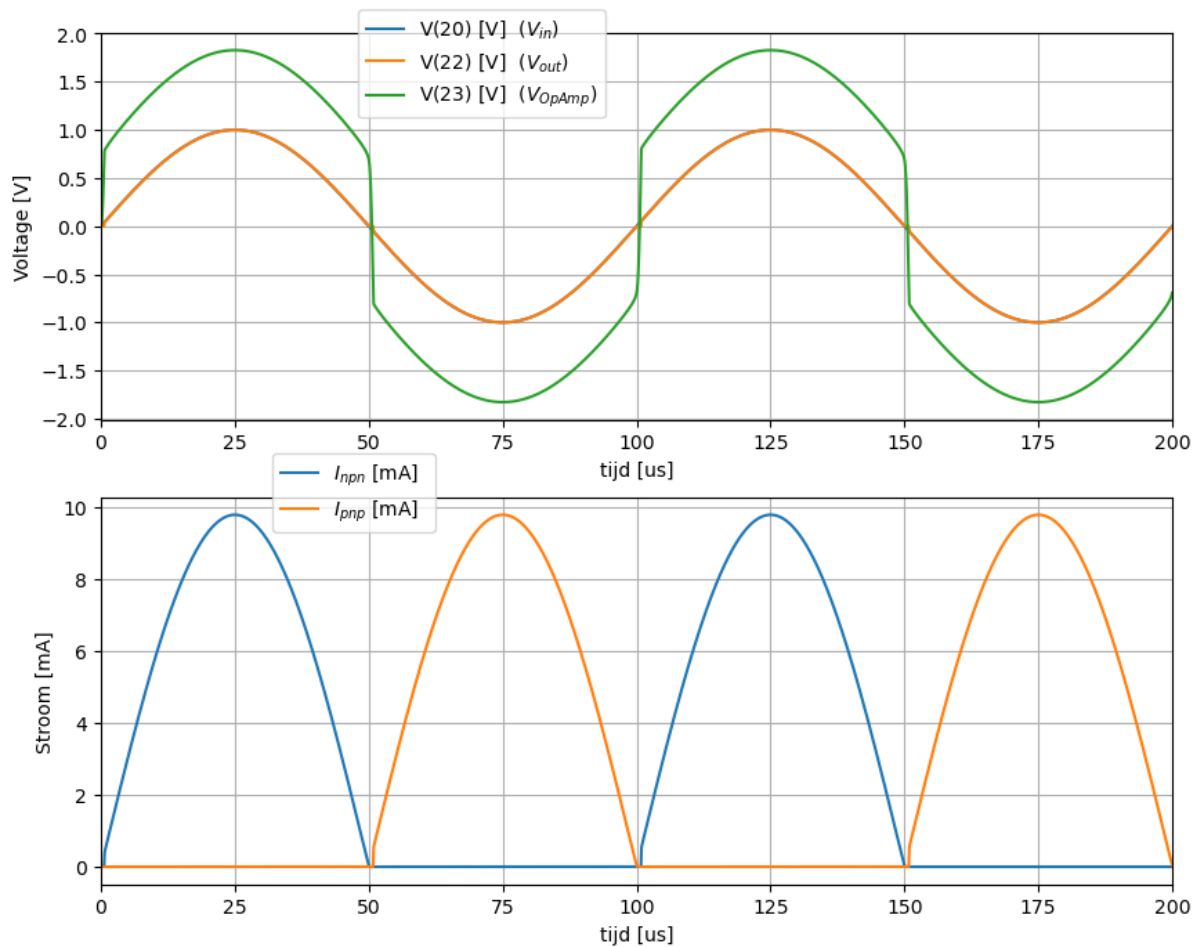


Fig. 3.16: De klasse B versterker met lagere voedingsspanning teruggekoppeld met een ideale OpAmp: stromen en spanningen als functie van de tijd.

Echter, wanneer we een realistisch model van een opamp invoeren, zoals de [LMV981-N](#) van Texas Instruments, zien we een heel ander gedrag in de dode zone.

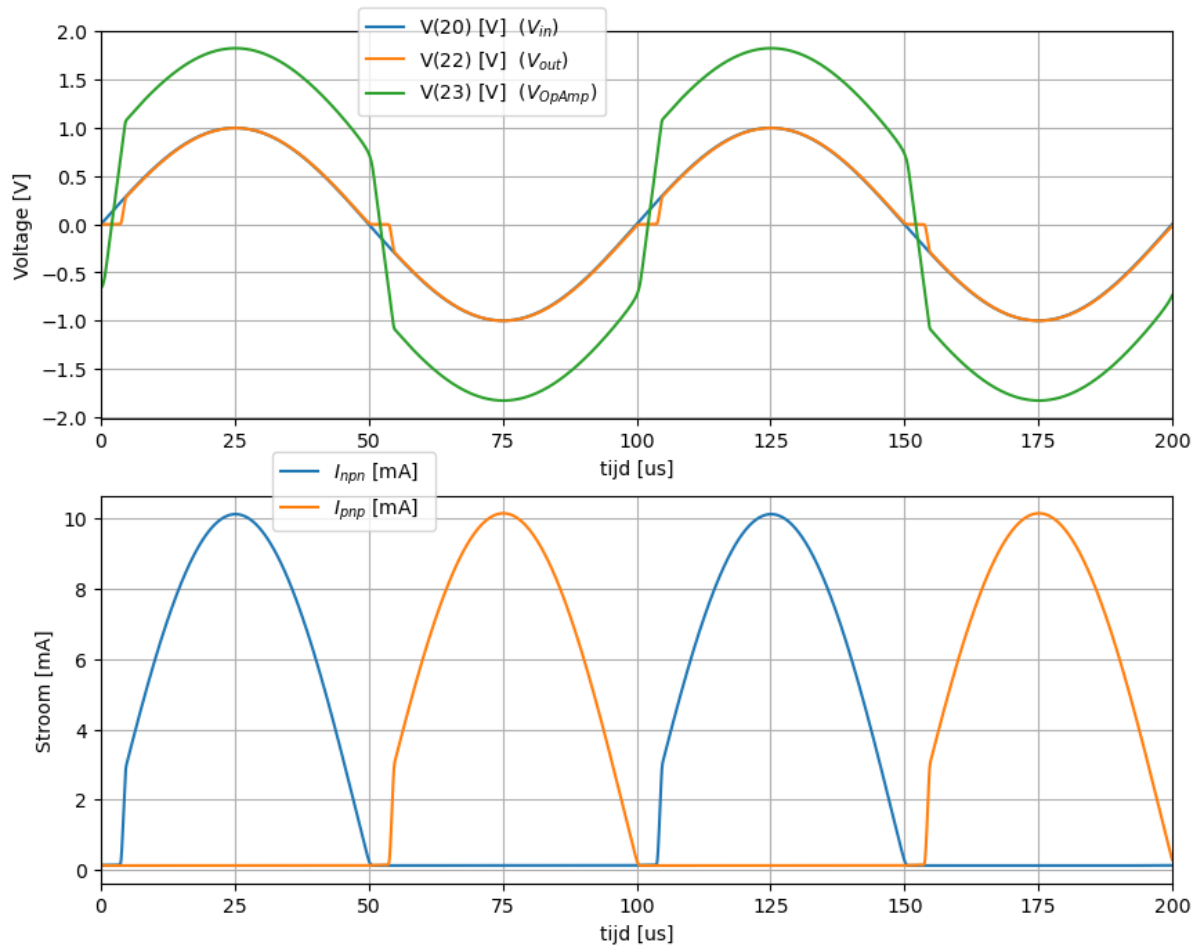


Fig. 3.17: De klasse B versterker met lagere voedinsspanning teruggekoppeld met een realistisch OpAmp model LMV981-N: stromen en spanningen als functie van de tijd.

3.4 Driver stage

Om de vermogentransistors van de klasse B versterker goed aan te sturen, zijn er, naast de voorinstelling tussen beide transistors, ook nog de elementen nodig die het pull-up gedeelte stroom vanuit de voeding V_{DD} levert en die stroom vanuit het pull-down gedeelte afvoert naar $-V_{DD}$ of naar de grond. In de bovenstaande schema's wordt dat gedaan door respectievelijk R_1 en R_2 . We kunnen de aansturing nog een stuk efficiënter maken door de pull-down afvoer te implementeren met een transistor, zoals je kan zien in Fig. 3.18. We merken op dat de transistor in de driver stage werkt als een Klasse A versterker met het geheel van de klasse B versterker als belasting. Dat wil zeggen dat deze transistor ook de juiste instelling moet krijgen. Voor de verdere invulling van de transistor in de driver stage verwijzen we naar het hoofdstuk van de Klasse A versterker. Een belangrijk voordeel is hier ook dat deze driver stage niet alleen de stroom versterkt maar ook de spanning. Dit wil zeggen dat we niet noodzakelijk een full swing ingangssignaal nodig hebben om een full swing output signaal te kunnen bekomen.

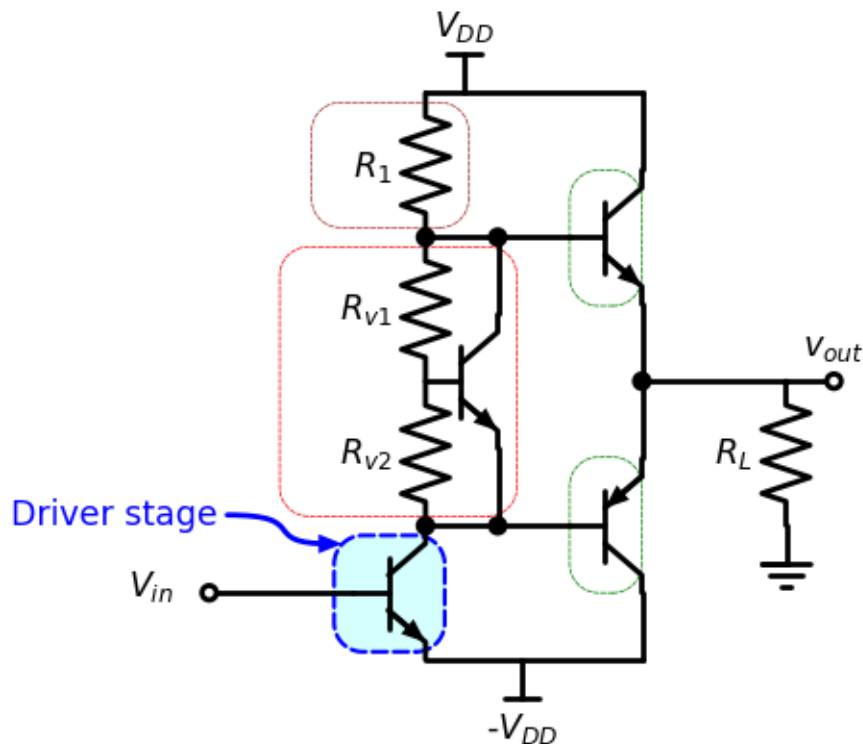


Fig. 3.18: Basisschema van de klasse B versterker met driver stage.

3.5 Stroombron

In Fig. 3.18 zien we dat de werking van de weerstand R_1 eigenlijk het omgekeerde is als we zouden willen. Als de uitgang V_{out} 0V is, staat er veel spanning over R_1 en levert R_1 dus veel stroom, terwijl er weinig stroom nodig is. Omgekeerd, wanneer de uitgang V_{out} dicht bij V_{DD} is staat er weinig spanning over R_1 en levert R_1 dus heel weinig stroom. Het is eigenlijk beter R_1 te vervangen door een constante stroombron. We zien een implementatie hiervan in Fig. 3.19.

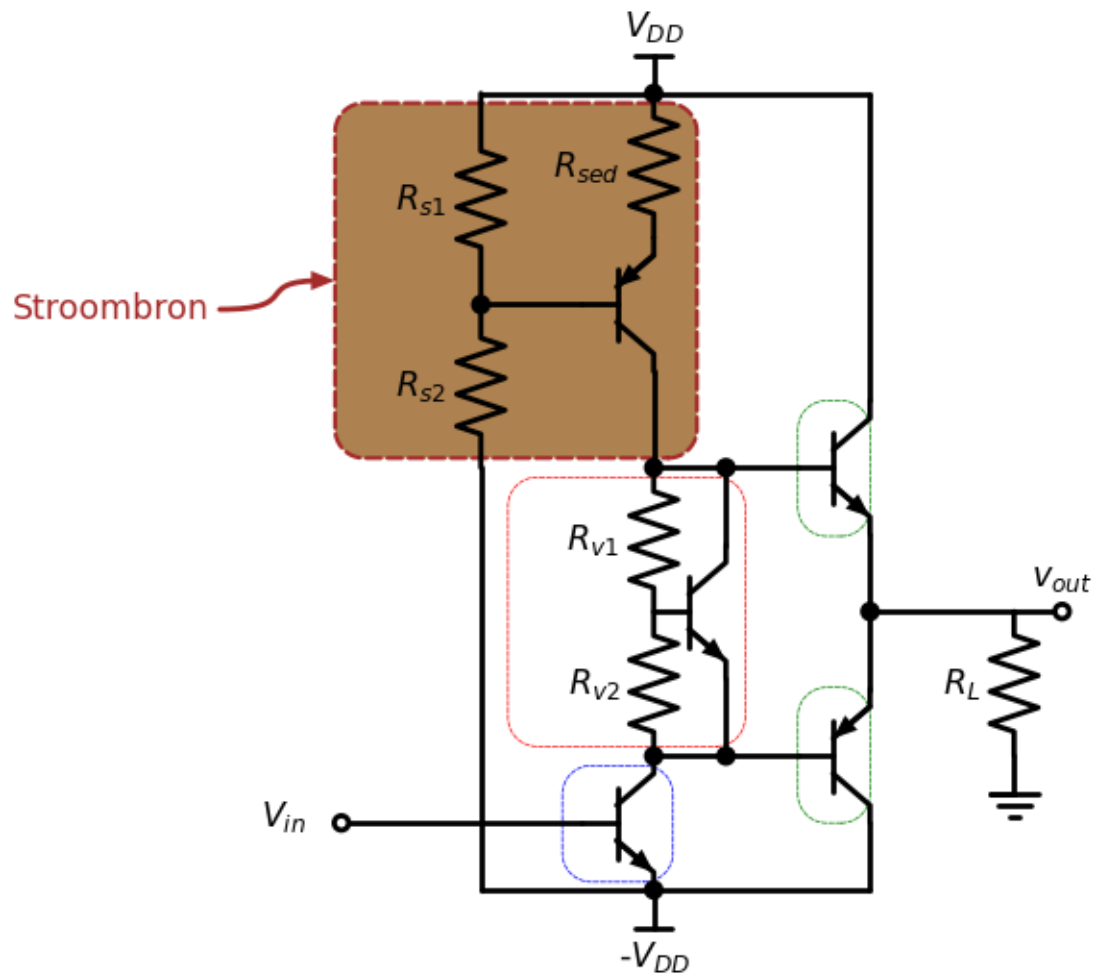


Fig. 3.19: Basisschema van de klasse B versterker met stroombron.

3.6 Verhoging van het afgeleverde vermogen

De power transistors in een klasse B versterker werken in principe als spanningsvolgers (met een offset) maar zijn in staat veel meer stroom te leveren aan de belasting (R_L) dan de driver trap. In principe kan elke power transistor de stroom met een factor β_F vergroten. In een aantal gevallen is deze stroomversterking nog niet voldoende. In deze sectie bespreken we de mogelijkheden om meer stroomversterking te bekomen.

3.6.1 Het Darlington Transistor paar

We kunnen meer driver stroom bekomen door 2 power transistors van hetzelfde type achter elkaar te schakelen, zoals in Fig. 3.20. De totale stroomversterking die we dan bekomen is dan het product van beide stroomversterkingen [1].

$$I_C(T_1) = \beta_1 I_B(T_1)$$

$$I_E(T_1) = (\beta_1 + 1) I_B(T_1)$$

$$I_C(T_2) = \beta_2 I_B(T_2) = \beta_2 (\beta_1 + 1) I_B(T_1)$$

$$I_E(T_2) = (\beta_2 + 1) I_B(T_2) = (\beta_2 + 1) (\beta_1 + 1) I_B(T_1)$$

$$I_C(\text{Darlington}) = I_C(T_1) + I_C(T_2) = \beta_1 I_B(T_1) + \beta_2 (\beta_1 + 1) I_B(T_1) = (\beta_1 + \beta_2 (\beta_1 + 1)) I_B(T_1)$$

$$I_E(\text{Darlington}) = I_E(T_2) = (\beta_2 + 1) (\beta_1 + 1) I_B(T_1)$$

$$\beta_+ = \beta_1 \beta_2 + \beta_1 + \beta_2$$

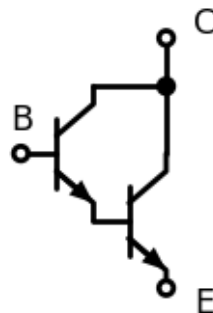


Fig. 3.20: Darlington paar.

Spice Listing 3.5: SPICE code van een Darlington paar

```
Darlington
*
*  PUSH-PULL TRANSISTOR OUTPUT STAGE
Q1 3 1 2 QNPN
Q2 3 2 0 QNPN
*
*  DEVICE MODELS
.model QNPN NPN (BF=50)
```

Het schema in Fig. 3.20 heeft echter 3 problemen:

- thermal runaway
- lage stroomversterking β_F bij heel lage stromen aan de basis

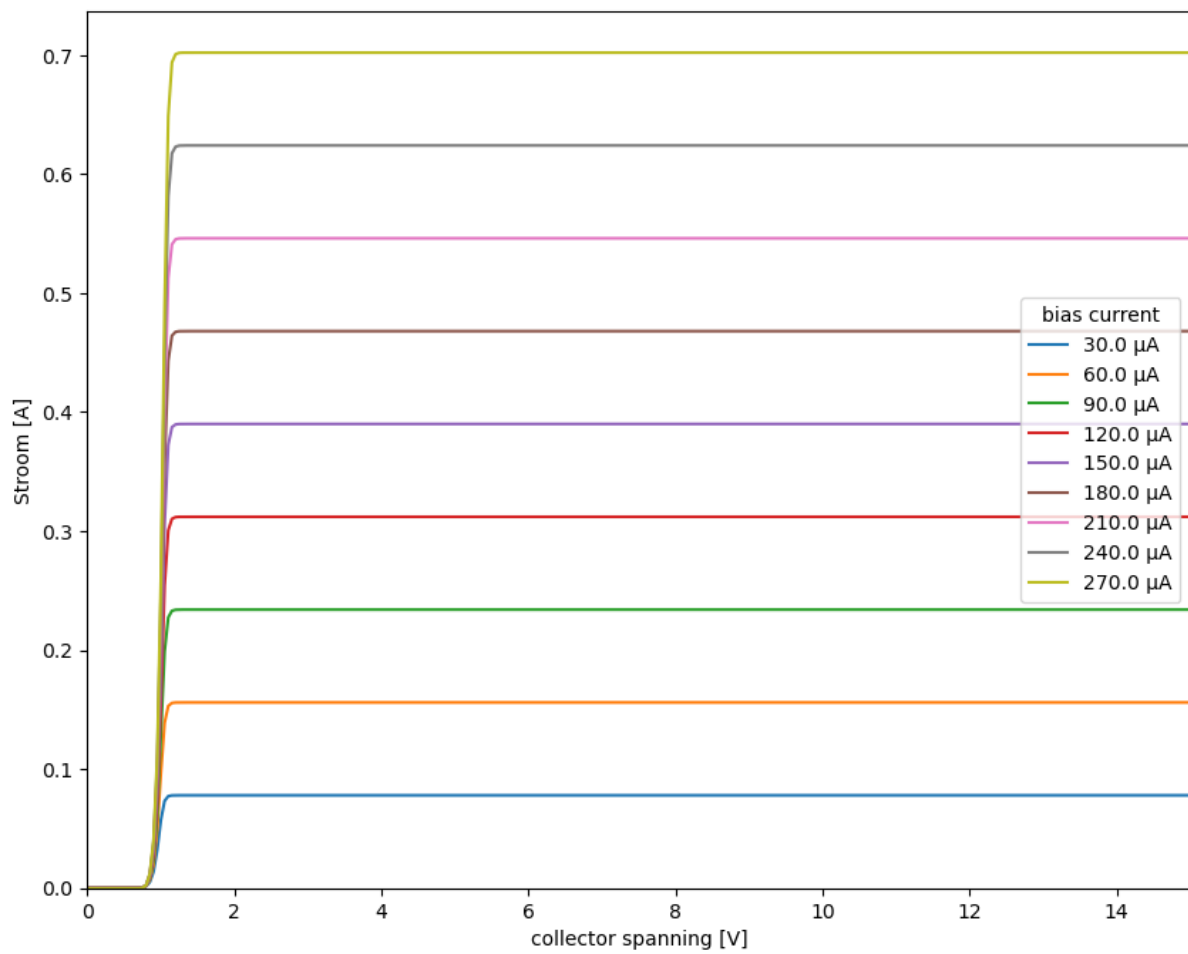


Fig. 3.21: Transfer karakteristiek Darlington paar

- De voorinstelspanning moet verdubbelen.

We kunnen de configuratie van het Darlington paar verbeteren door emitter degeneratie toe te voegen aan de eerste transistor (zie Fig. 3.22).

Op het eerste zicht lijkt het dat het schema in Fig. 3.22 ook een dubbele voorinstelspanning gaat nodig hebben, maar dat is niet het geval. De voorinstelspanning is enkel belangrijk bij kleine ingangssignalen, dus in de buurt van de nuldoorgang. Bij deze signalen speelt de tweede transistor geen enkele rol, als we de emitterdegeneratie doorgevoerd hebben.

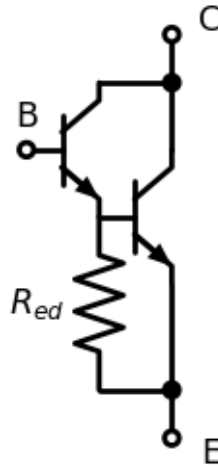


Fig. 3.22: Darlington paar met emitter degeneratie.

Spice Listing 3.6: SPICE code van een Darlington paar met emitter degeneratie

```
Darlington met emitter degeneratie
*
*  PUSH-PULL TRANSISTOR OUTPUT STAGE
Q1 3 1 2 QNPN
Q2 3 2 0 QNPN
RED 2 0 100
*
*  DEVICE MODELS
.model QNPN          NPN (BF=50)
```

Het is natuurlijk belangrijk dat we zowel voor de NPN als voor de PNP de stroom vergroten aan de hand van een Darlingtonpaar. Het schema dat er bekomen wordt, kan uitgewerkt worden voor elk van de bovenstaande Klasse B versterkerschemas. Wanneer we dit doen voor het schema in Fig. 3.7 bekomen we het schema in Fig. 3.24

Wanneer we een Darlington paar toevoegen in het schema van Fig. 3.19 krijgen we het schema in Fig. 3.25

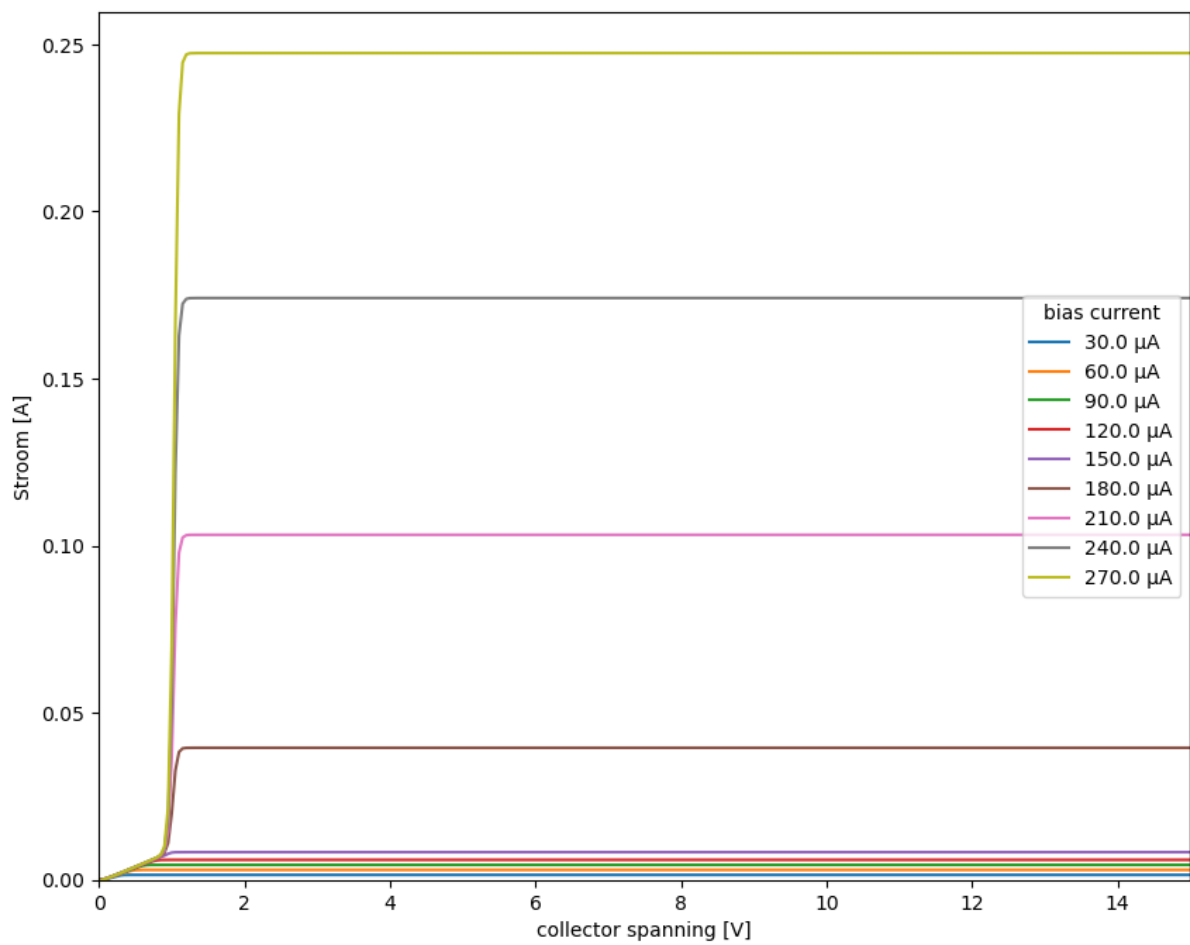


Fig. 3.23: Transfer karakteristiek Darlington paar met emitter degeneratie

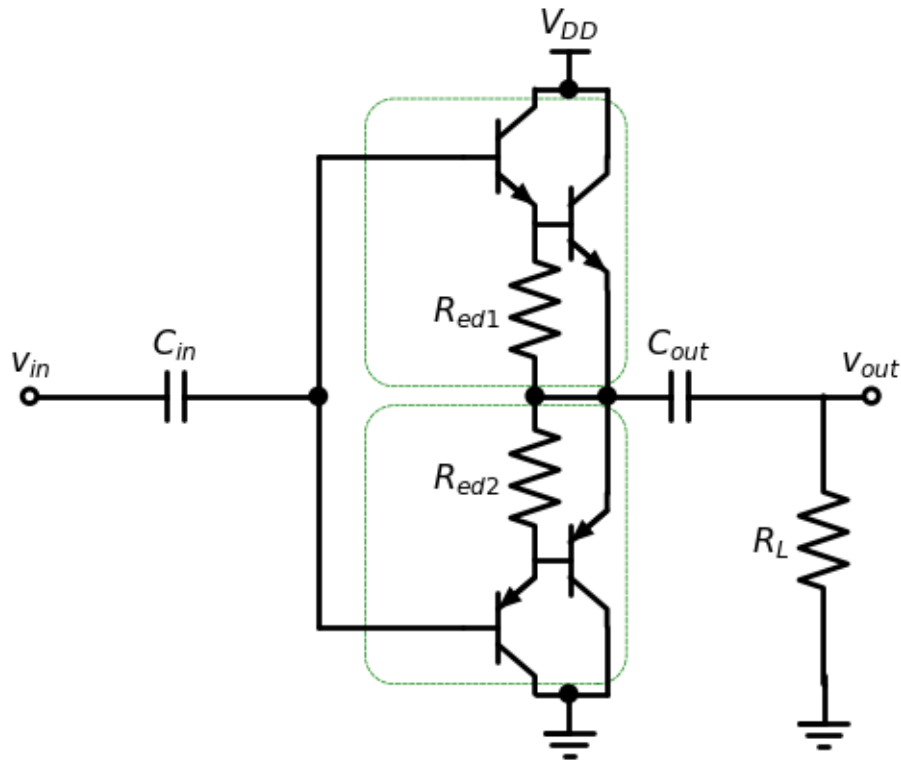


Fig. 3.24: De klasse B versterker met 2 opeenvolgende drive transistors.

3.6.2 Het complementaire Darlington Transistor paar

Fig. 3.26 toont het schema van complementaire transistor paar en `spice_Darlington_comp` toont de spice code om de werking van dit Darlington paar te simuleren aan de hand van 2 ideale transistors met een β_F van 50. Het resultaat (in Fig. 3.27) toont dan ook een stroomversterking van 2500 van zodra de emitter-collectorspanning groter is dan ongeveer 0.7 V.

Spice Listing 3.7: SPICE code van het Complemetaire Darlington paar

```
Complementaire Darlington met emitter degeneratie
*
* PUSH-PULL TRANSISTOR OUTPUT STAGE
Q1 2 1 0 QNPN
Q2 0 2 3 QPNP
*
* DEVICE MODELS
.model QNPN          NPN (BF=50)
.model QPNP          PNP (BF=50)
```

Ook voor dit schema is het relevant om emitter-degeneratie in te voeren. Fig. 3.28 toont dit schema met emitter-degeneratie. De spice code is te vinden in [Spice Listing 3.8](#). We merken in Fig. 3.29 dat we een β_F van ongeveer 50 bekommen zolang de basisstroom beneden de $150 \mu A$ is, en daarboven wordt de β_F 2500.

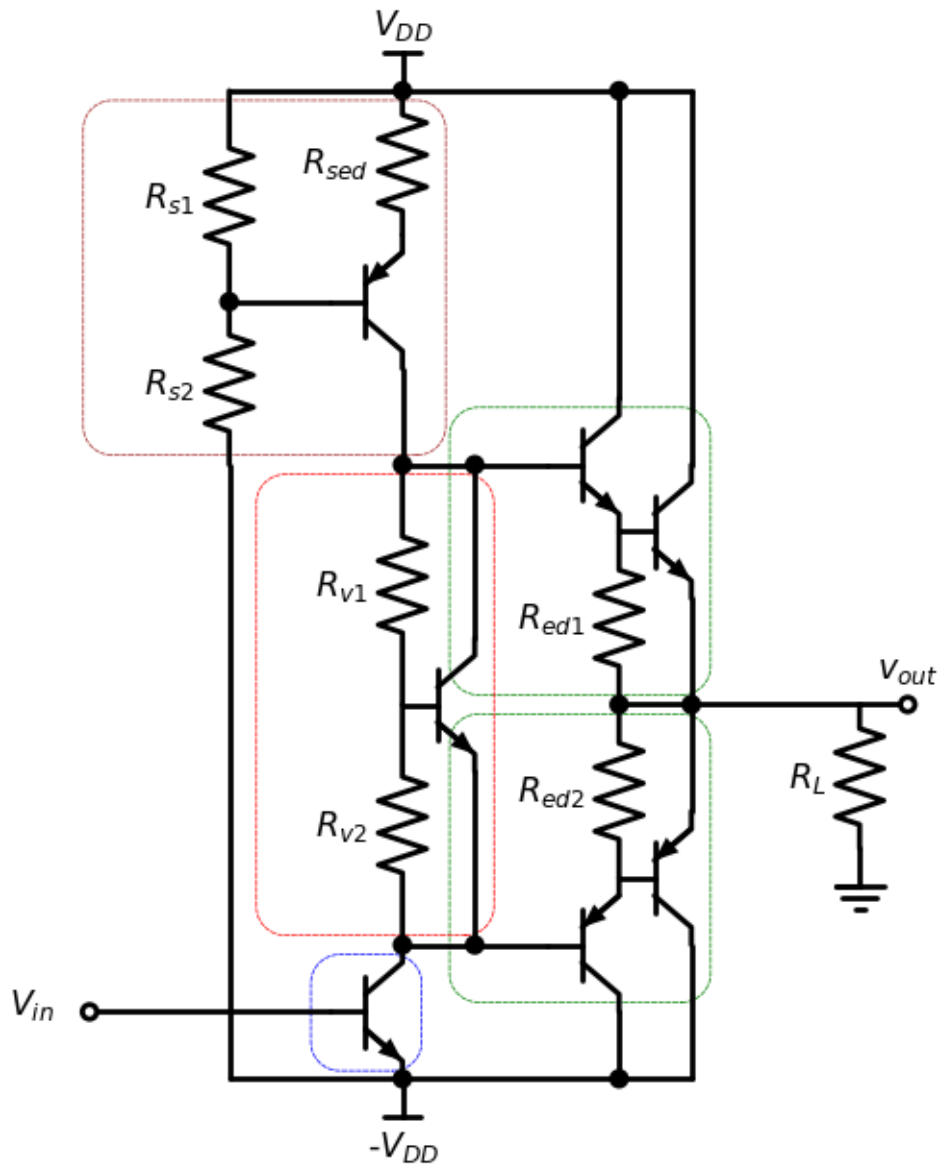


Fig. 3.25: Klasse B versterker met Darlington paar.

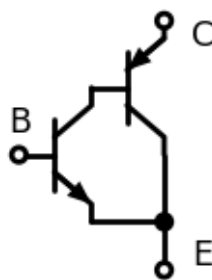


Fig. 3.26: Complementair Darlington paar

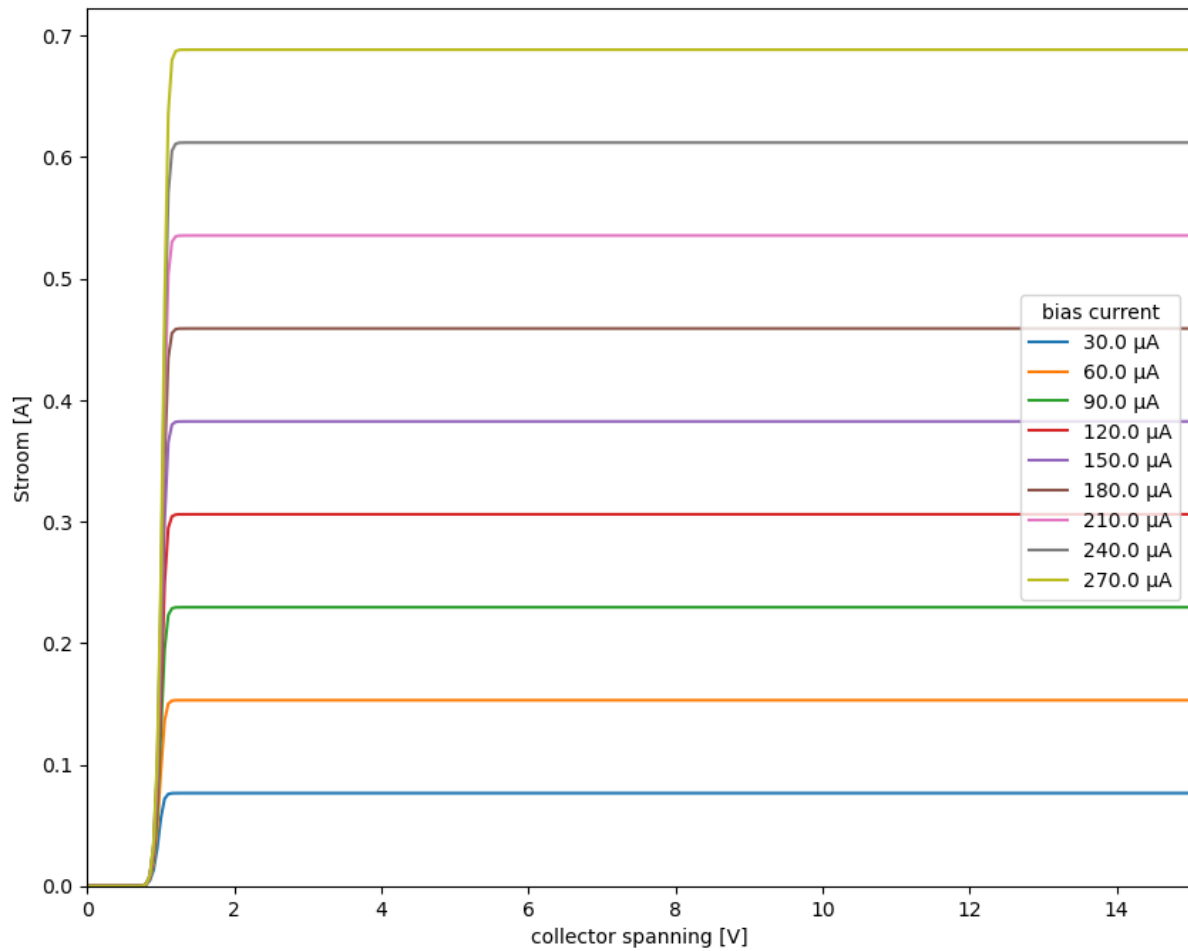


Fig. 3.27: Transfer karakteristiek complementair Darlington paar

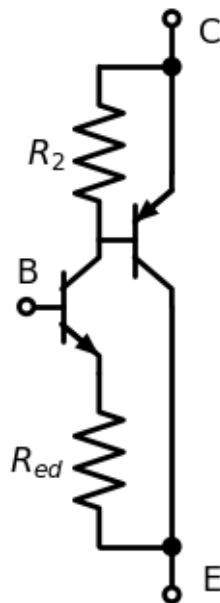


Fig. 3.28: Complementair Darlington paar met emitter degeneratie

Spice Listing 3.8: SPICE code van het complementaire Darlington paar met emitter degeneratie

```
Complementaire Darlington met emitter degeneratie
*
* PUSH-PULL TRANSISTOR OUTPUT STAGE
Q1 2 1 4 QNPN
Q2 0 2 3 QPNP
RED 4 0 100
R2 2 3 100
*
* DEVICE MODELS
.model QNPN NPN (BF=50)
.model QPNP PNP (BF=50)
```

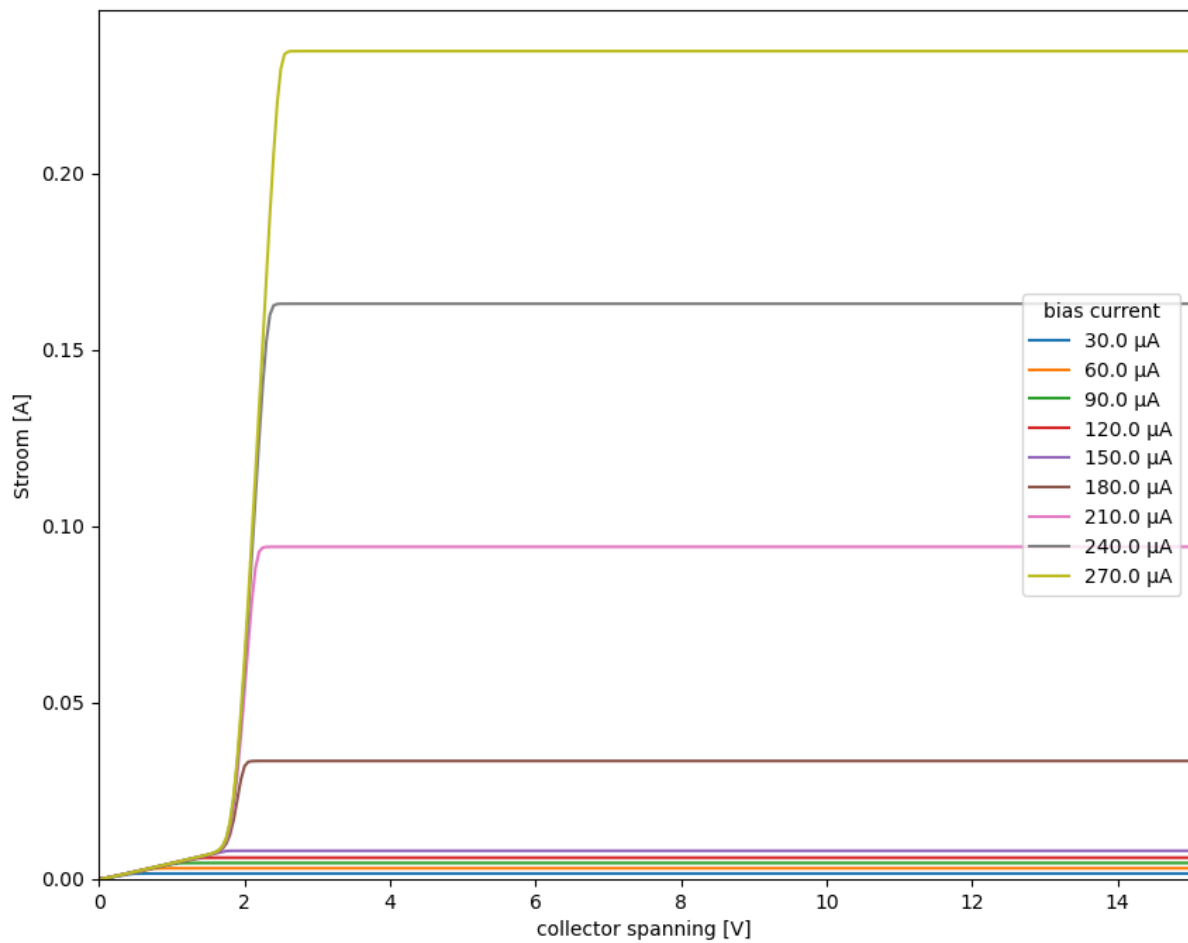


Fig. 3.29: Transfer karakteristiek complementair Darlington paar met emitter degeneratie

3.6.3 NPN vermogentransistors in de eindtrap

Aangezien de mobiliteit van de elektronen in silicium hoger is dan de mobiliteit van de gaten, zal bij gelijke doperingsprofielen de performantie van de NPN transistor hoger zijn dan deze van de PNP en bovendien zal de NPN minder opwarmen. Daarom kan het voordelig zijn van NPN transistors te gebruiken voor beide vermogentransistors in de laatste trap.

Merk op dat we in alle schema's van de klasse B versterker steeds het pull-up netwerk aanvangen met een NPN en het pull-down netwerk met een PNP. Aan de hand van Darlington paren of complementaire Darlington paren kunnen we het type van de transistor veranderen in de ketting van de verdere stroomversterking, maar de globale labels (Emitter, Collector, basis) van de pull-up en pull-down blokken blijven deze van de eerste stap in dit blok.

3.7 Efficiëntie van de Klasse B versterker

De theoretische berekening van de efficiëntie als functie van de uitsturing benaderen we in eerste instantie door enkel de stroom van het pull-up netwerk en het pull down netwerk te bekijken.

$$\mu = \frac{P_{out}}{P_{in}} = \frac{P_{ac}}{P_{DC}}$$

met de uitsturing (x) gedefinieerd als $\frac{V_{ac}}{V_{DD}}$.

3.8 Beveiliging van de Klasse B vermogentransistors

3.8.1 Waar en hoe is beveiliging nodig?

Als eerste voorbeeld gebruiken we hier de [2N2222A](#) NPN transistor. Dit is een typische NPN transistor die reeds ontwikkeld werd in 1962 met een β_F van ongeveer 100. De [datasheet](#) geeft de nodige details over de maximale stroom (600 mA), maximale spanning (40V) en maximaal vermogen (1.8W). Zonder extra koeling toe te voegen zien we dat hier de maximale vermogenbegrenzing de bepalende factor gaat zijn. Wanneer we een begrenzing kiezen die lineair verloopt tussen een kortsluitstroom van 240 mA en open-klemmen spanning van 30V kunnen verhinderen dat deze transistor te warm wordt (oranje lijn in [Fig. 3.30](#)). Het is duidelijk dat voor vele vermogenversterkers deze transistor te beperkt is.

De datasheets en spice modellen van heel wat meer recente transistors kunnen we [online](#) terugvinden. De [MJD41C](#) is geschikt voor maximale stromen tot 6A en spanningen tot 100V.

3.8.2 Beveiliging tegen overstroom

[Fig. 3.31](#) toont een eerste schema dat beveiliging tegen overstroom toevoegt. Het basisprincipe bij elke stroombeveiliging is dat er gekeken wordt naar de stroom aan de uitgang van respectievelijk het pull-up en het pull-down netwerk (de groene blokken in [Fig. 3.31](#)). Wanneer de stroom hier de hierboven aangegeven maximale stroom overschrijdt, grijpt het blok dat gekleurd is in Cyaan in. Dit gebeurt door de stroom aan de ingang van het groene blok rechtstreeks naar de uitgang te verbinden.

We merken op dat de overstroombeveiliging moet optreden bij de maximale stroom. In dit geval zal, in het geval van een Darlington paar, ook de tweede transistor actief zijn. Dit heeft dan ook tot gevolg dat we het schema van [Fig. 3.32](#) moeten uitbreiden met een extra diode in het geval van een Darlington paar. Dit tonen we in [Fig. 3.33](#).

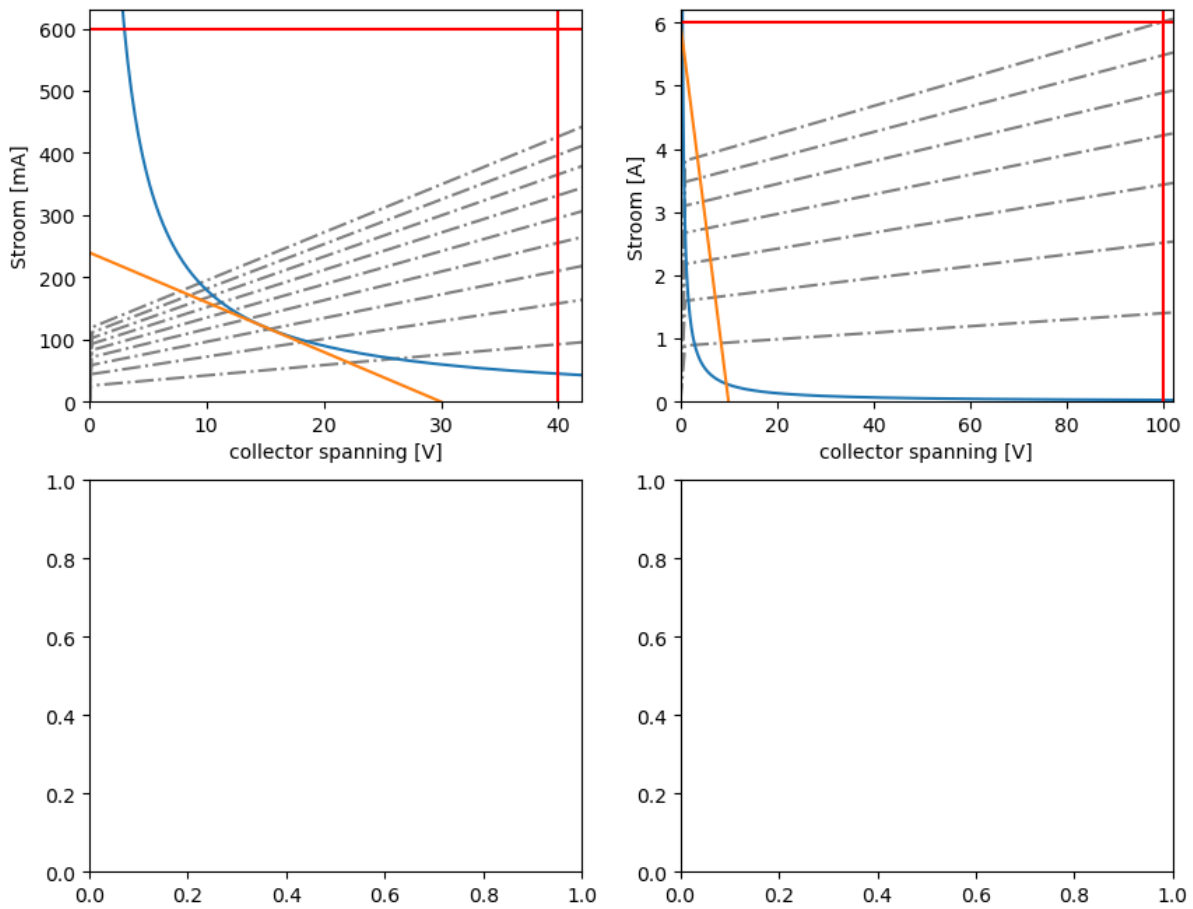


Fig. 3.30: Beveiliging van bipolaire transistors op maximale stroom, maximale spanning en maximaal vermogen.

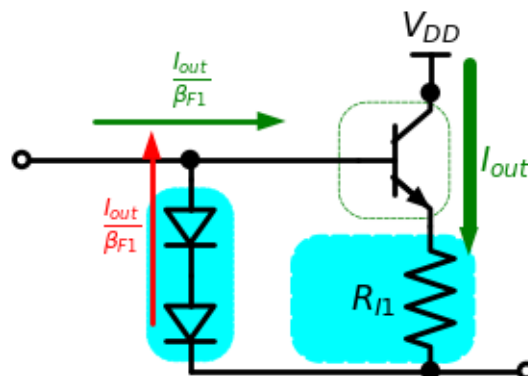


Fig. 3.31: Beveiliging van bipolaire transistors op maximale stroom.

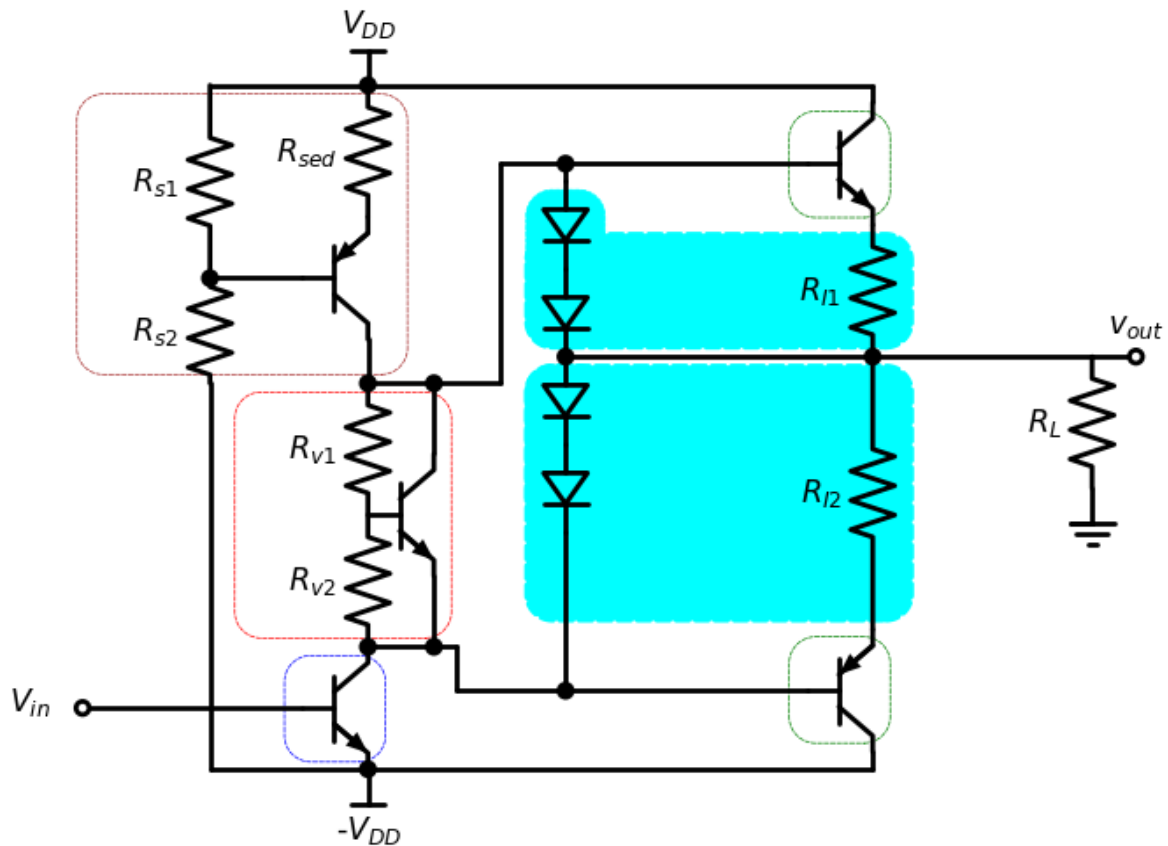


Fig. 3.32: Klasse B versterker met overstroombescherming.

Een belangrijk nadeel van de schema's hierboven is dat ze slechts ingrijpen bij overstroom als de spanning over de weerstand R_I ongeveer 0.7V bedraagt. Dit is normaal geen probleem als er gewerkt wordt met een hoge voedingsspanning V_{DD} , bv 80V. Indien er echter met een lage voedingsspanning gewerkt wordt, geeft het spanningsverlies over R_I een belangrijk deel van het vermogenverlies. Een alternatieve oplossing om dat vermogenverlies te voorkomen is het plaatsen van een veel kleinere meetweerstand R_I tussen de belasting en de grond en de gemeten spanning te versterken in de terugkoppeling of de aanstuur IC.

De oplossing in Fig. 3.34 is wel een minder robuuste oplossing, aangezien deze afhangt van de terugkoppeling en/of de IC, en dat het daardoor minder zeker is dat de beveiliging in alle omstandigheden zal ingrijpen.

3.8.3 Beveiliging tegen overspanning

Het basisconcept van een beveiliging tegen overspanning is dat de spanning over de transistor gemeten wordt aan de hand van een weerstand.

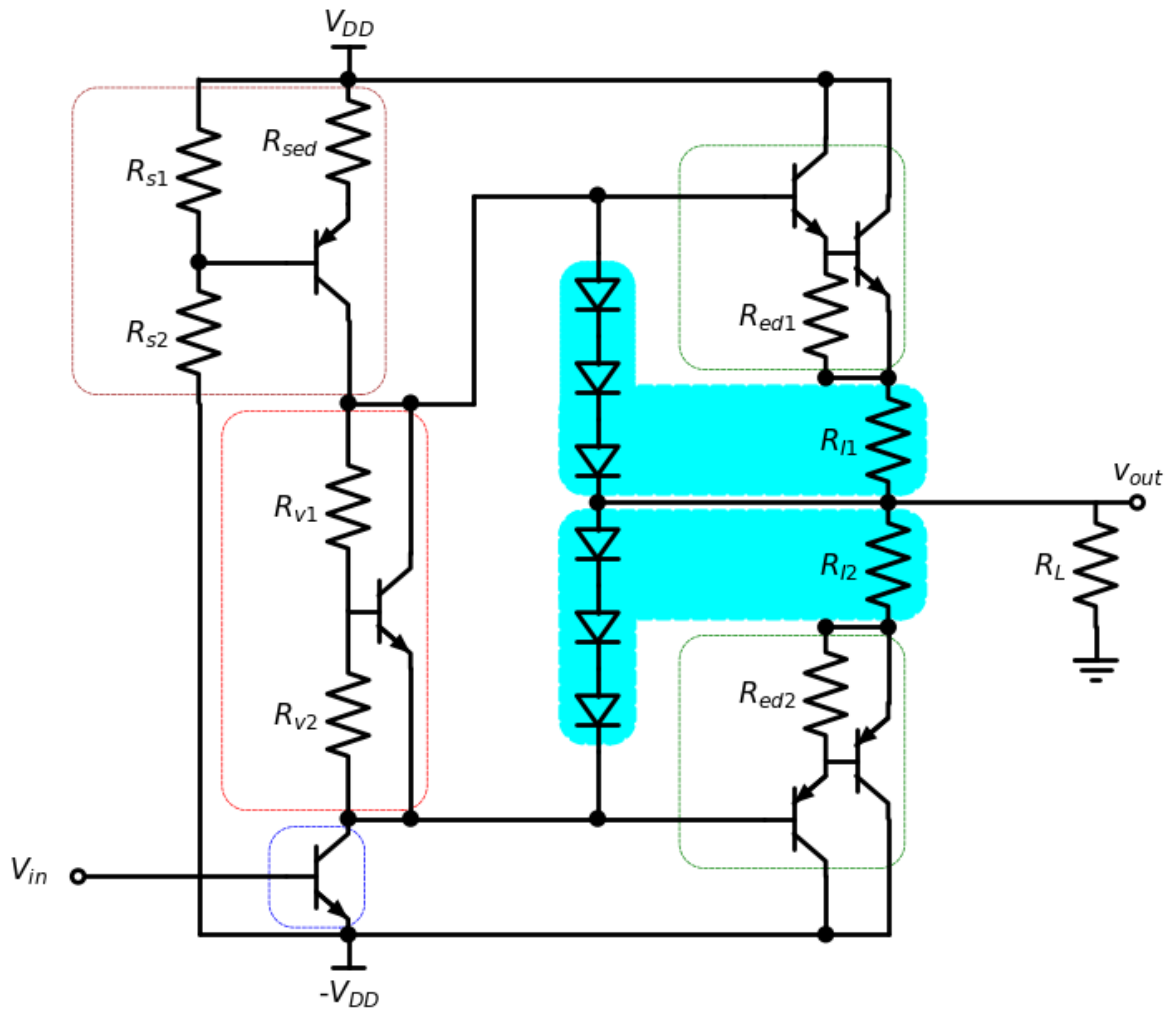


Fig. 3.33: Klasse B versterker met overstroombescherming.

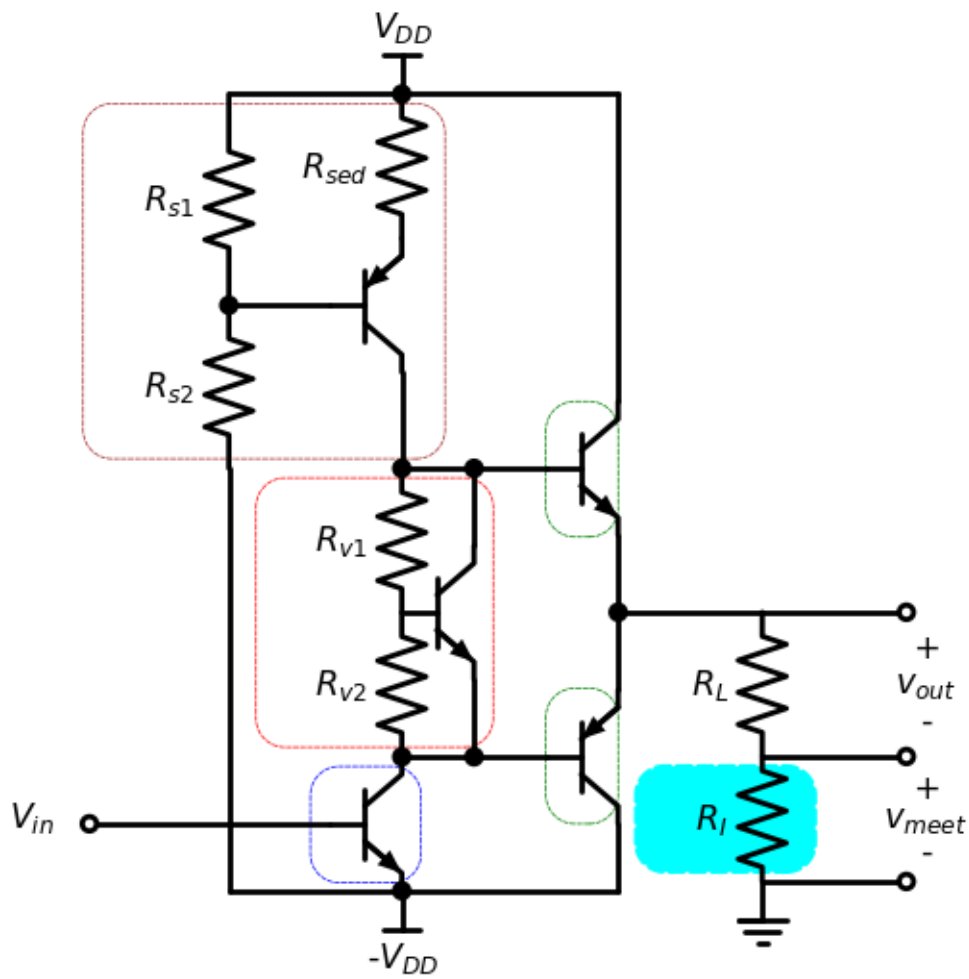


Fig. 3.34: Klasse B versterker met overstroombescherming in de load

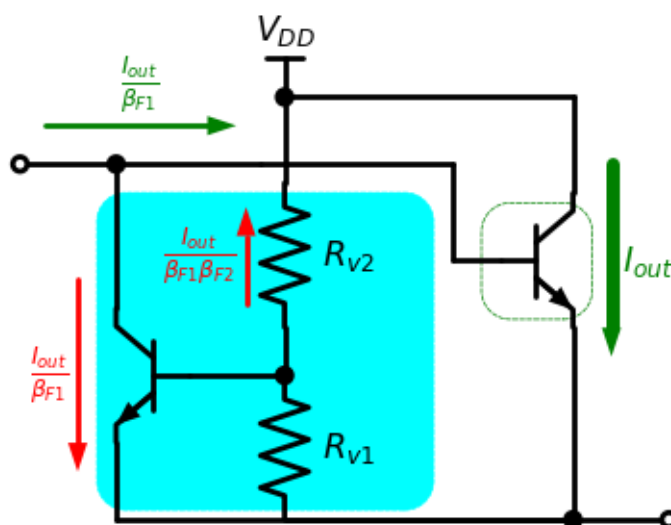


Fig. 3.35: Beveiliging van bipolaire transistors op maximale spanning.

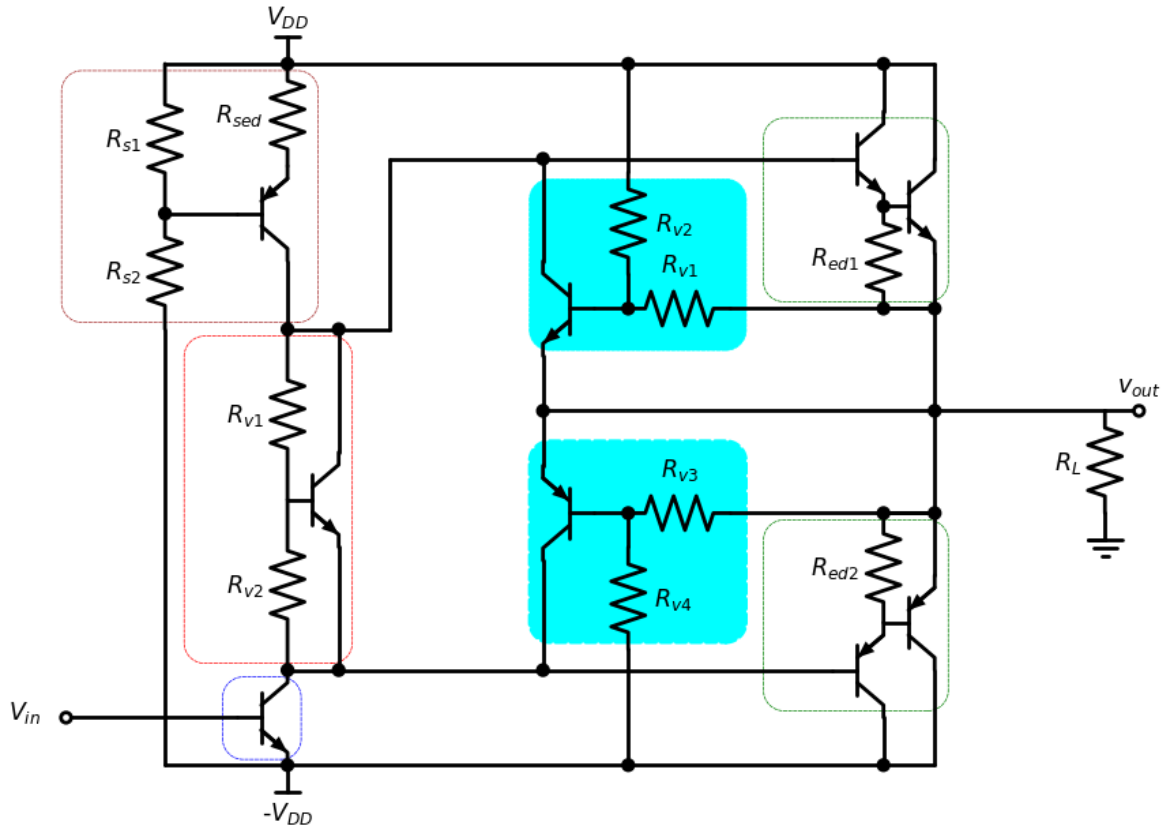


Fig. 3.36: Klasse B versterker met overspanningsbescherming.

3.8.4 Beveiliging tegen te hoog vermogen.

De beveiliging tegen te hoog vermogen voeren we in door een lineaire combinatie van de beveiliging tegen te hoge stroom en de beveiliging tegen te hoge spanning. De spanning aan de basis van T_B ($V_b(T_B)$) is de som van de spanning over R_I ($V_{over}(R_I)$) en de spanning over R_{v1} . Deze laatste herschrijven we dan weer als een spanningsdeling van de spanning over de vermogentransistors.

$$V_b(T_B) = R_I I_{door} + \frac{R_{v1}}{R_{v1} + R_{v2}} V_{over}$$

Als we stellen dat de beveiligingstransistor ingrijpt wanneer de basis-emitterspanning 0.7V wordt, is de vergelijking xx de vergelijking van een rechte in de outputkarakteristiek van de vermogentransistor. In de outputkarakteristiek plotten we I_{door} als functie van V_{over} , zoals getoond in Fig. 3.30. Door de parameters R_{v1} , R_{v2} en R_I juist te kiezen bepalen we de gewenste beveiliging.

In Fig. 3.38 passen we dit concept toe vertrekkende van het schema van Fig. 3.25.

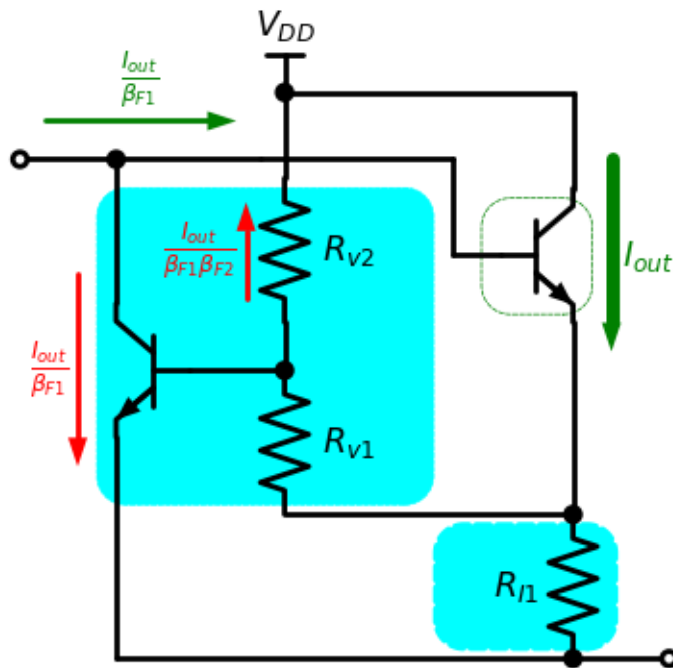


Fig. 3.37: Beveiliging van bipolaire transistors op maximale stroom, maximale spanning en maximaal vermogen.

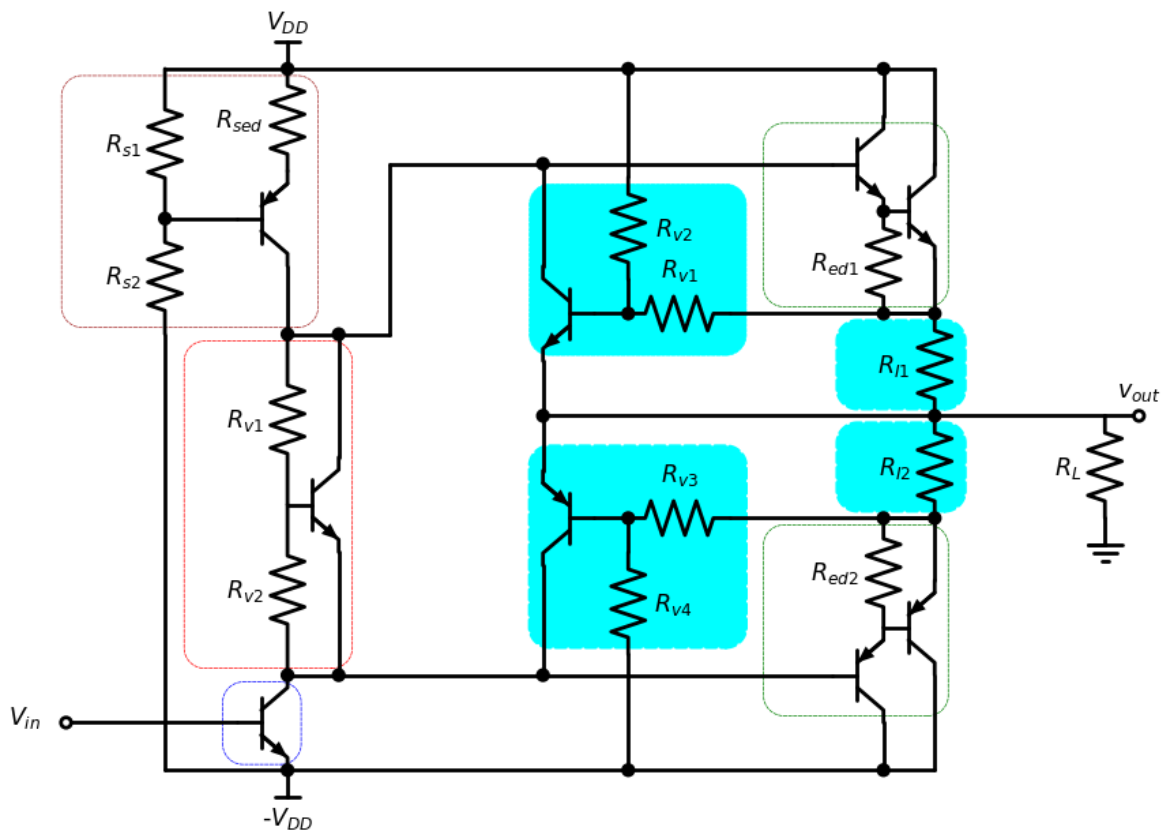


Fig. 3.38: Klasse B versterker met bescherming tegen overspanning, overstroom en te groot vermogen.

3.9 Filtering aan de ingang

In de meeste gevallen zijn er ook ongewenste signalen aan de ingang en het is niet efficient om deze ook mee te versterken. Daarom is het efficient om deze signalen weg te filteren aan de ingang. In Fig. 3.7 wordt dit reeds gedaan voor de DC component in het signaal. Deze is niet nuttig indien we enkel het AC signaal aan de uitgang bekomen. We kunnen echter een heel stuk beter doen.

3.9.1 Hoogdoorlaatfilter aan de ingang

Fig. 3.39 toont hoe we een hoogdoorlaatfilter aan de ingang van een klasse B versterker kunnen realiseren.

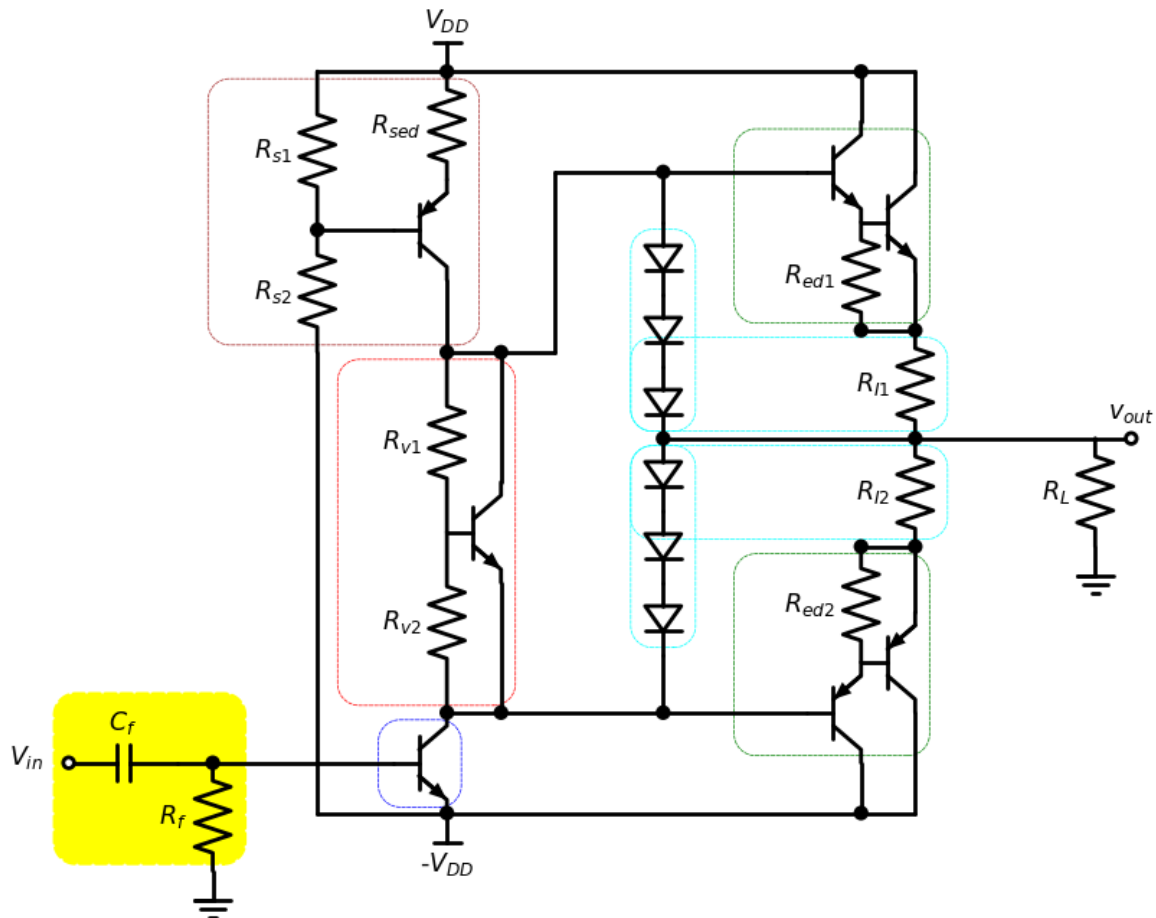


Fig. 3.39: Klasse B versterker met hoogdoorlaatfilter aan de ingang.

Merk op dat in Fig. 3.39 de weerstand R_f ook dienst doet als bias weerstand van de driver transistor, aangezien $-V_{DD} < 0$. De nodige bias stroom van deze transistor bepaalt dus de keuze van R_f . Dit wil zeggen dat alleen C_f kan gebruikt worden om de hoogdoorlaatfilter te ontwerpen.

3.9.2 Laagdoorlaatfilter aan de ingang

Fig. 3.40 toont hoe we een laagdoorlaatfilter aan de ingang van een klasse B versterker kunnen realiseren.

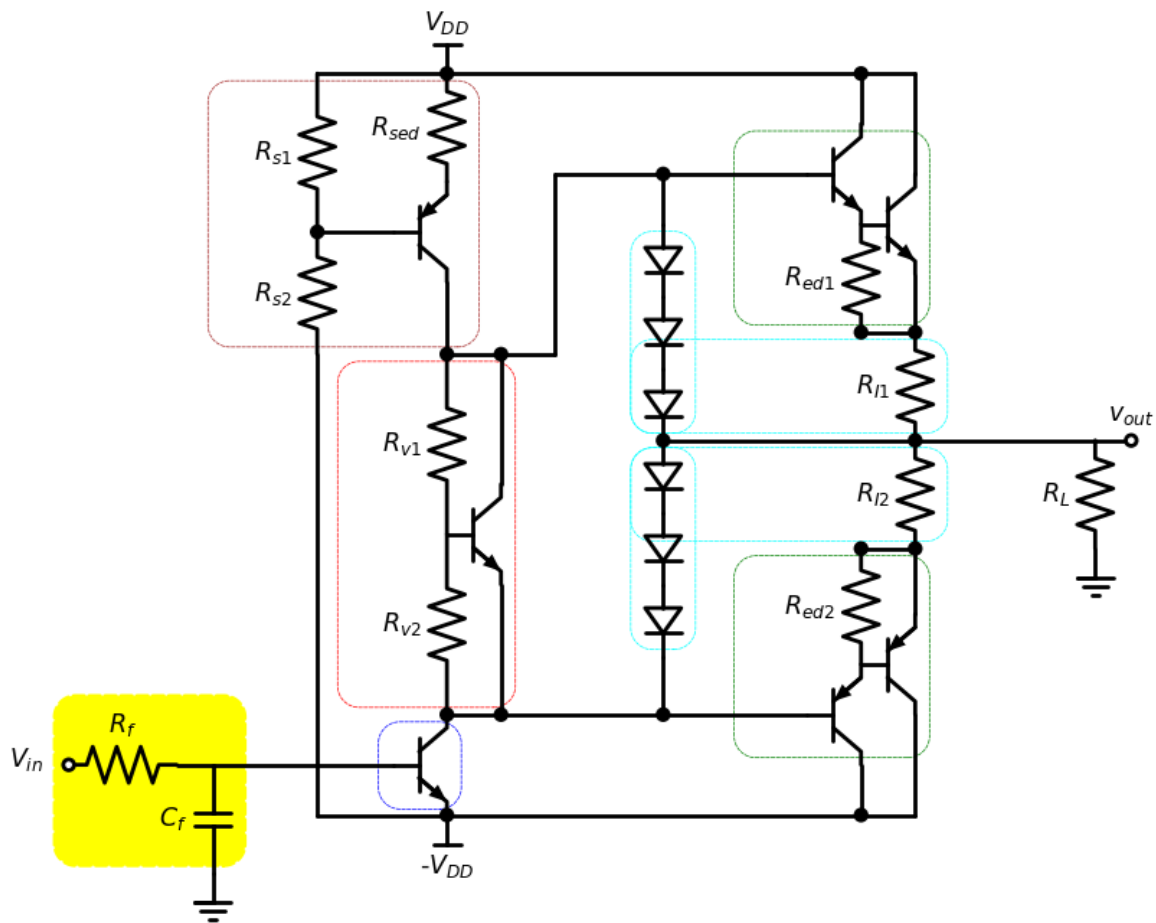


Fig. 3.40: Klasse B versterker met laagdoorlaatfilter aan de ingang.

We merken op dat in Fig. 3.40 de weerstand R_f de ingang (V_{in}) belast. We moeten bij het ontwerpen van de driver van V_{in} ermee rekening houden dat deze de nodige stroom hiervoor moet kunnen leveren.

3.9.3 Banddoorlaatfilter aan de ingang

De hoogdoorlaatfilter in Fig. 3.39 en de laagdoorlaatfilter in Fig. 3.40 kunnen gecombineerd worden in een banddoorlaatfilter zoals getoond wordt in Fig. 3.41. Dit is de meest eenvoudige oplossing om een banddoorlaatfilter te bekomen overeenstemmende met de gewenste karakteristieken van het signaal. Er zijn heel wat mogelijkheden om nog veel betere ingangsfilters te ontwerpen. Dit is echter niet het doel van deze cursus. Hiervoor verwijzen we naar de cursus [toegepaste analoge Elektronica \[2\]](#)

Fig. 3.42 toont de bandpass filter op zich, in de veronderstelling dat de stroom door R_{f2} veel groter is dan de ingangsstroom aan de basis van de driver transistor. In dat geval mogen we deze basisstroom verwaarlozen en kunnen we stellen dat de uitgangsspanning van het filter bekomen wordt door de spanningsdeling van de 2 impedanties Z_1 en Z_2 als:

$$\frac{V_{filter}}{V_{in}} = \frac{Z_2}{Z_1 + Z_2} = \frac{1}{\frac{Z_1}{Z_2} + 1}$$

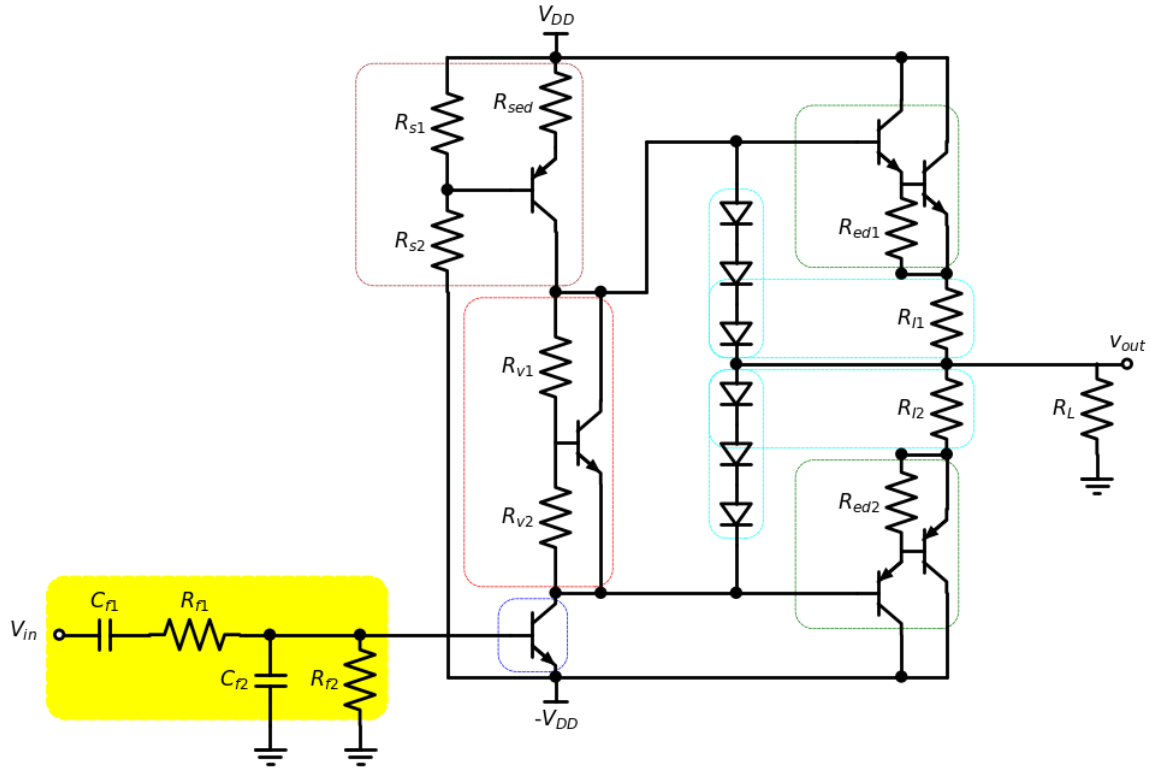


Fig. 3.41: Klasse B versterker met Banddoorlaatfilter aan de ingang.

met

$$Z_1 = \frac{1}{j\omega C_{f1}} + R_{f1}$$

en

$$\frac{1}{Z_2} = j\omega C_{f2} + \frac{1}{R_{f2}}$$

Hieruit volgt:

$$\frac{V_{filter}}{V_{in}} = \frac{1}{(\frac{1}{j\omega C_{f1}} + R_{f1})(j\omega C_{f2} + \frac{1}{R_{f2}}) + 1}$$

We kunnen dit verder uitwerken tot:

$$\frac{V_{filter}}{V_{in}} = \frac{1}{R_{f1}C_{f2}} \frac{j\omega}{(j\omega)^2 + j\omega(\frac{1}{R_{f1}C_{f1}} + \frac{1}{R_{f2}C_{f2}} + \frac{1}{R_{f1}C_{f2}}) + \frac{1}{R_{f1}C_{f1}R_{f2}C_{f2}}}$$

We zien dat we 1 nulpunt en 2 polen hebben voor $j\omega$. Deze 2 polen vinden we door de vierkantsvergelijking van de noemer op te lossen naar $j\omega$. De doorlaatband is bepaald door de band tussen de pool bij de laagste frequentie en de pool bij de hoogste frequentie.

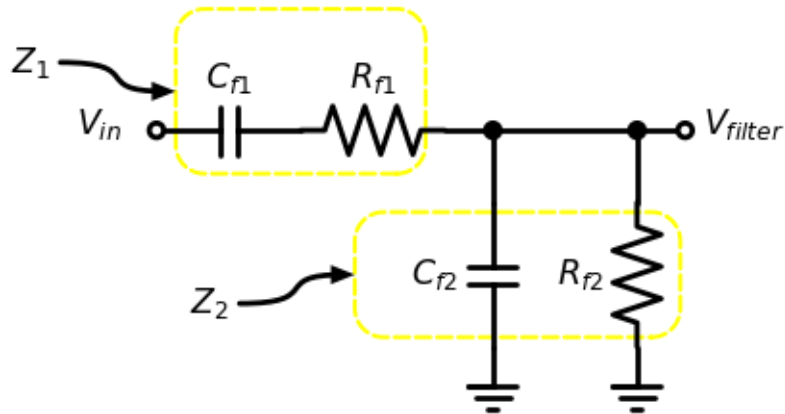


Fig. 3.42: Banddoorlaatfilter voor aan de ingang.

3.10 Voorbeeld 1: Klasse B versterker

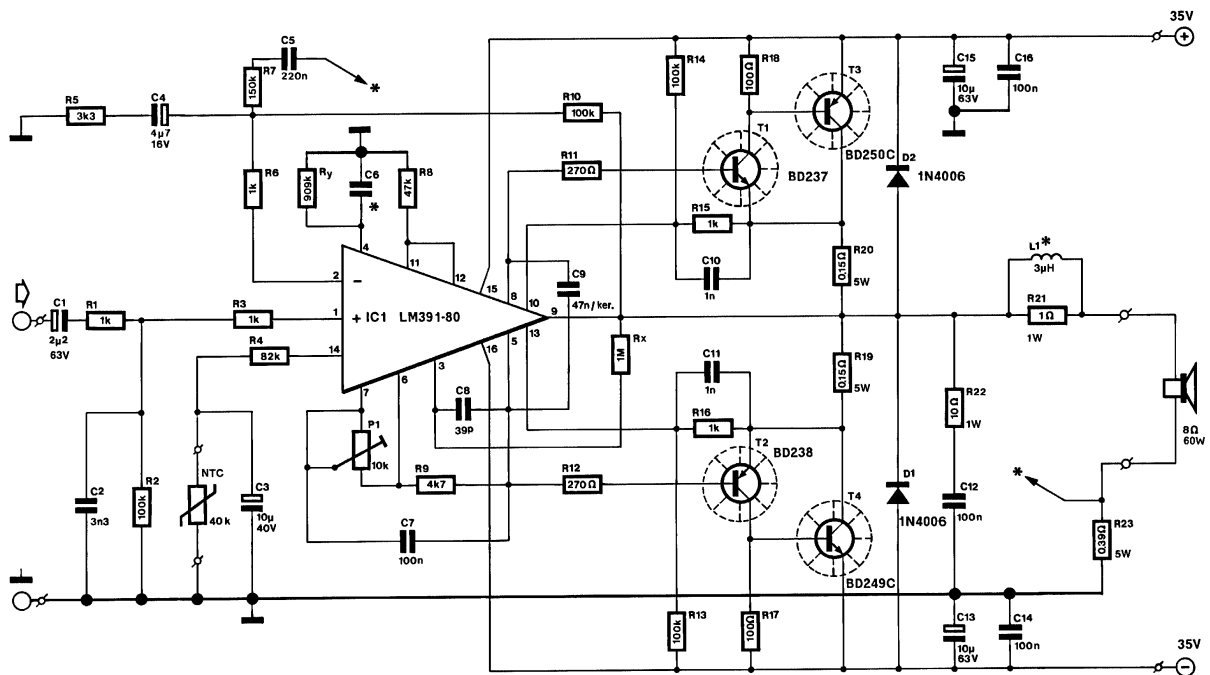


Fig. 3.43: Basisschema van de versterker

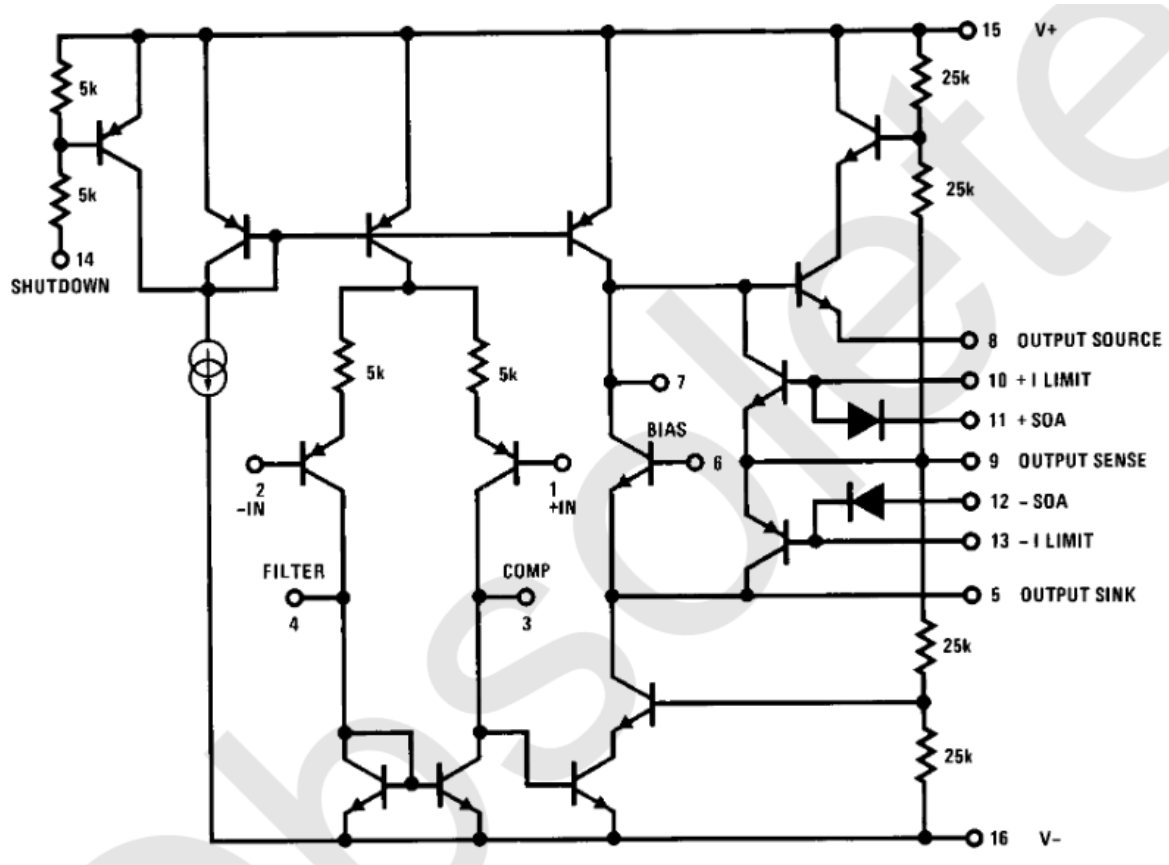


Fig. 3.44: Interne structuur van de versterkerchip

3.11 Voorbeeld 2: Klasse B versterker

3.12 Voorbeeld 3: Klasse B versterker

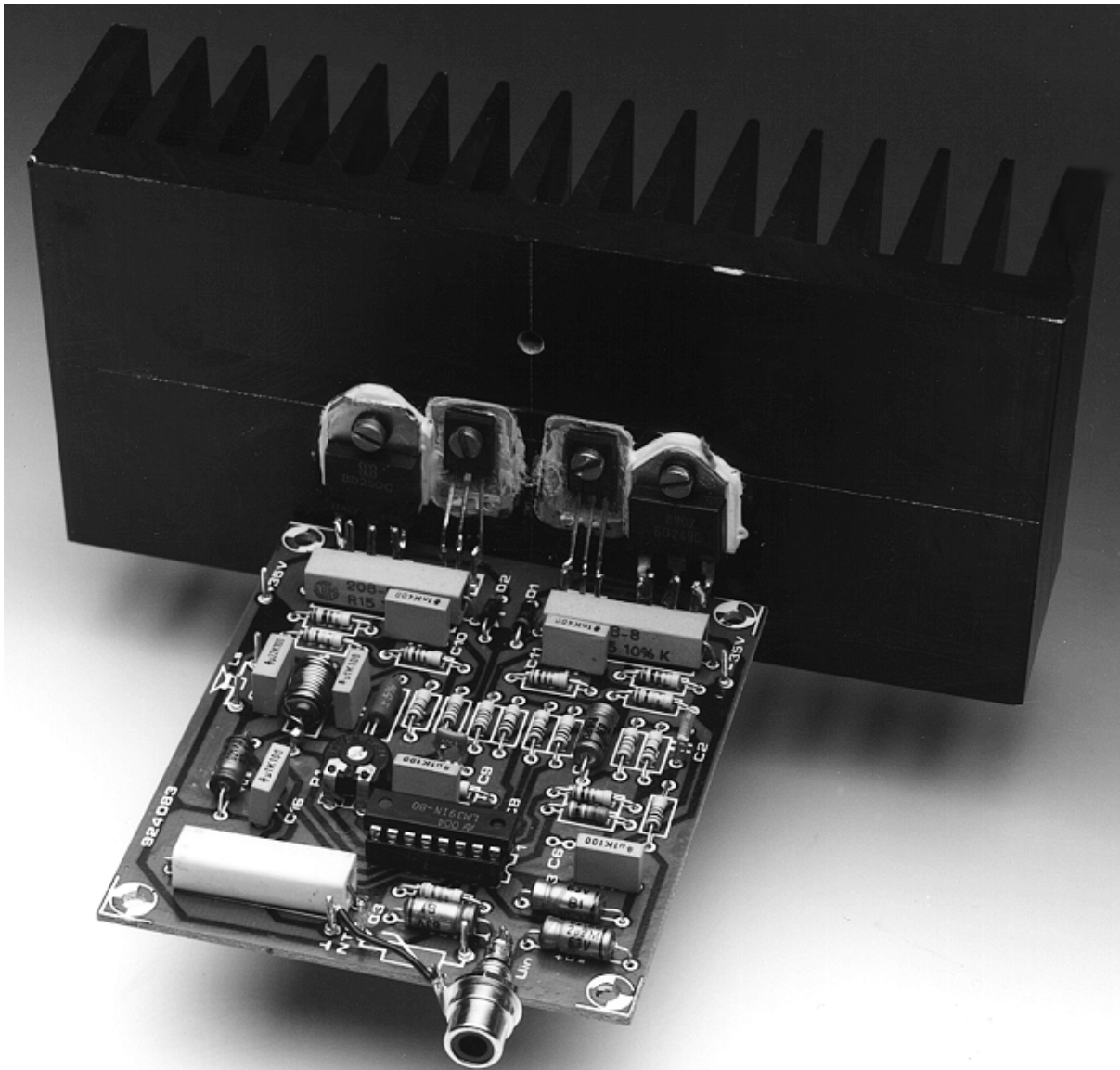


Fig. 3.45: Foto van de versterker

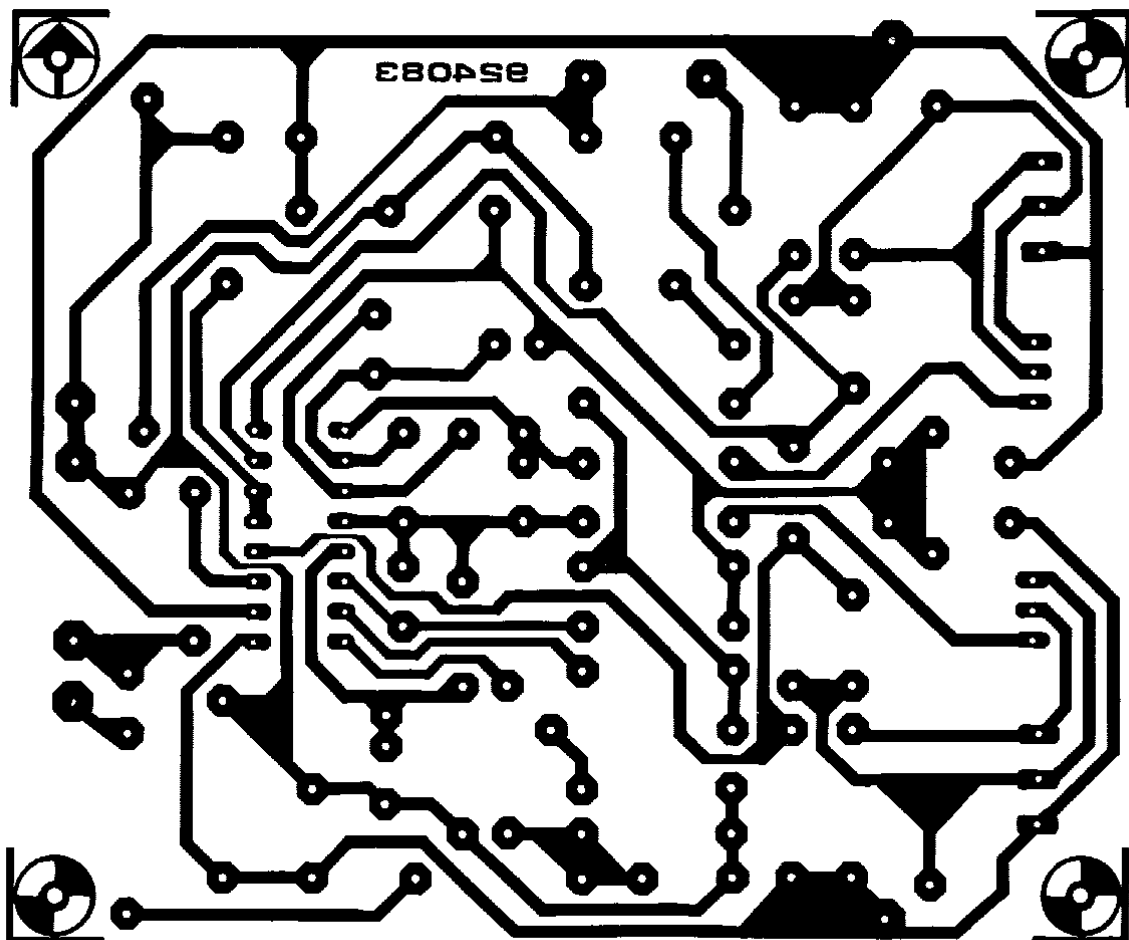


Fig. 3.46: Layout van de versterker

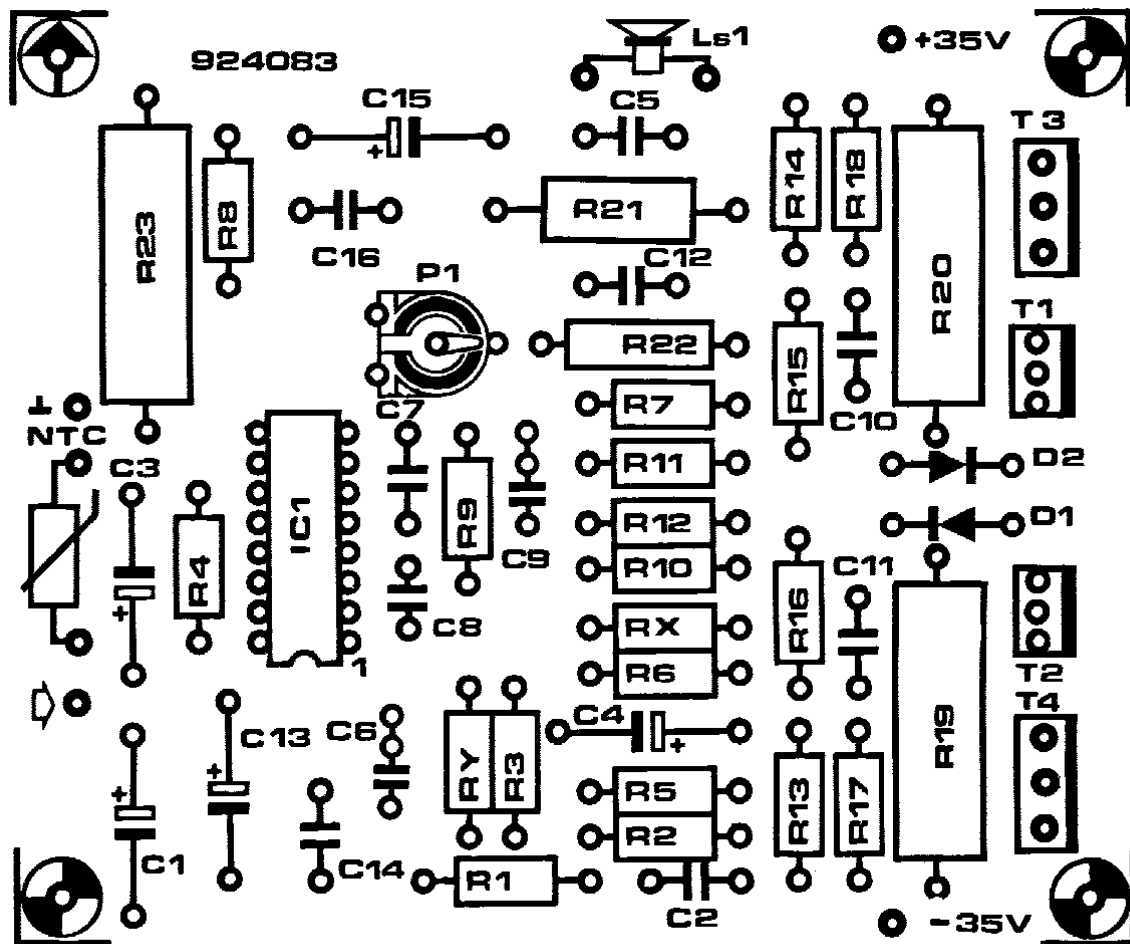


Fig. 3.47: Bestukking van de versterker

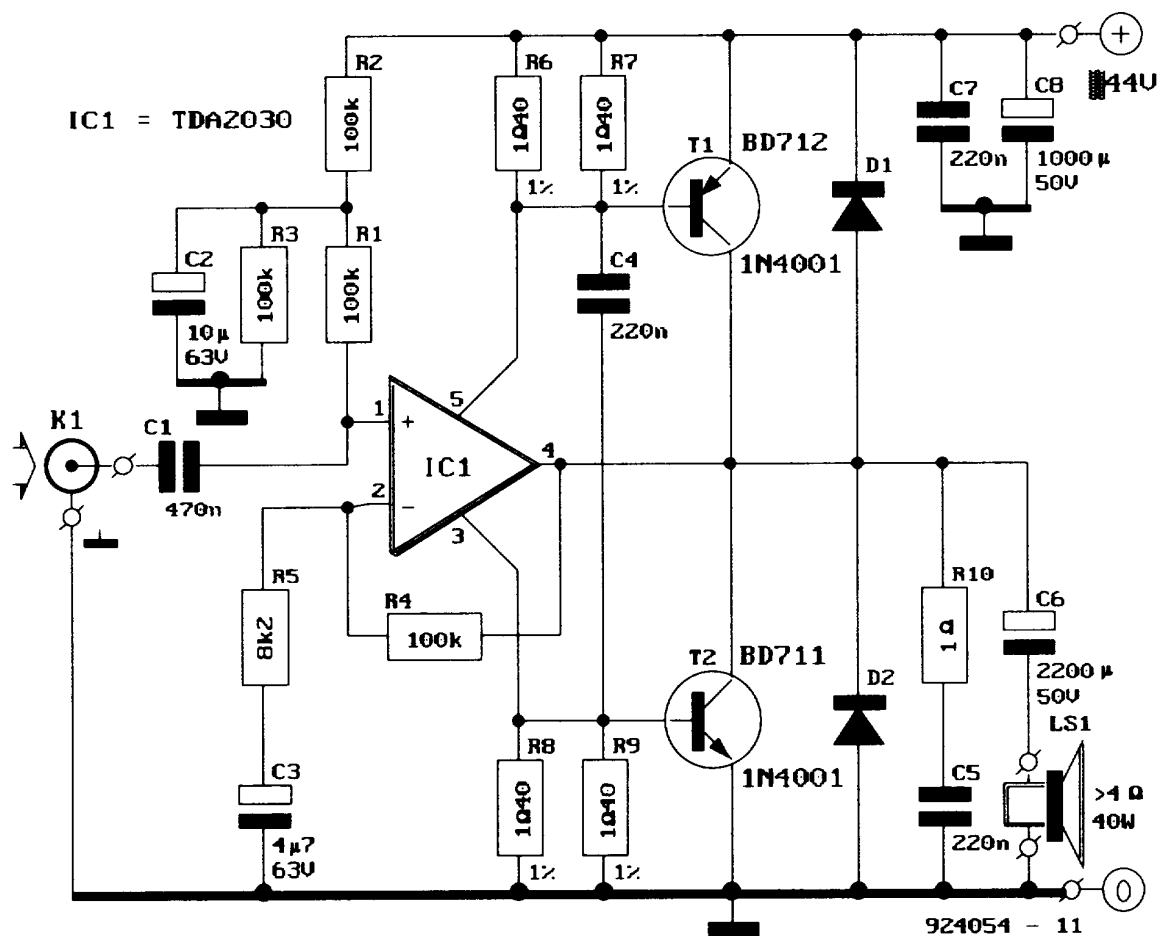


Fig. 3.48: Basisschema van de versterker

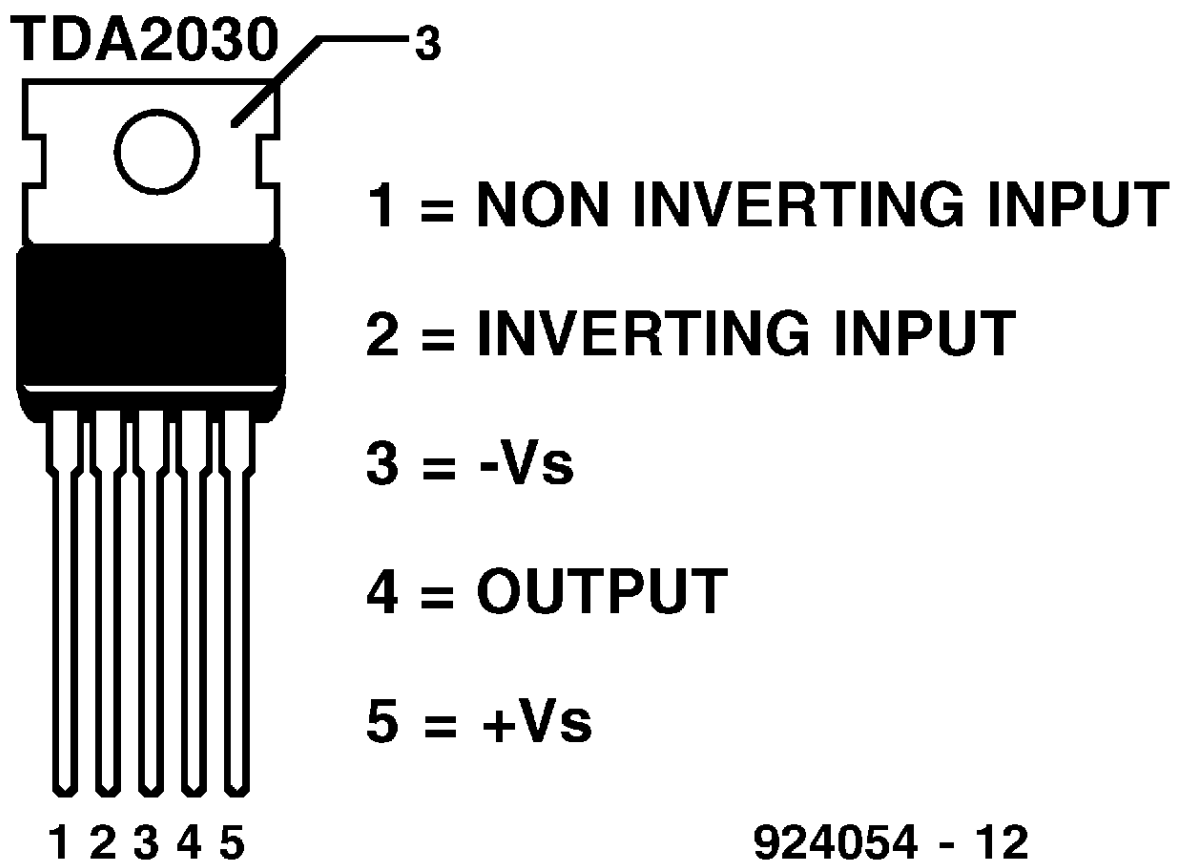


Fig. 3.49: Interne structuur van de versterkerchip

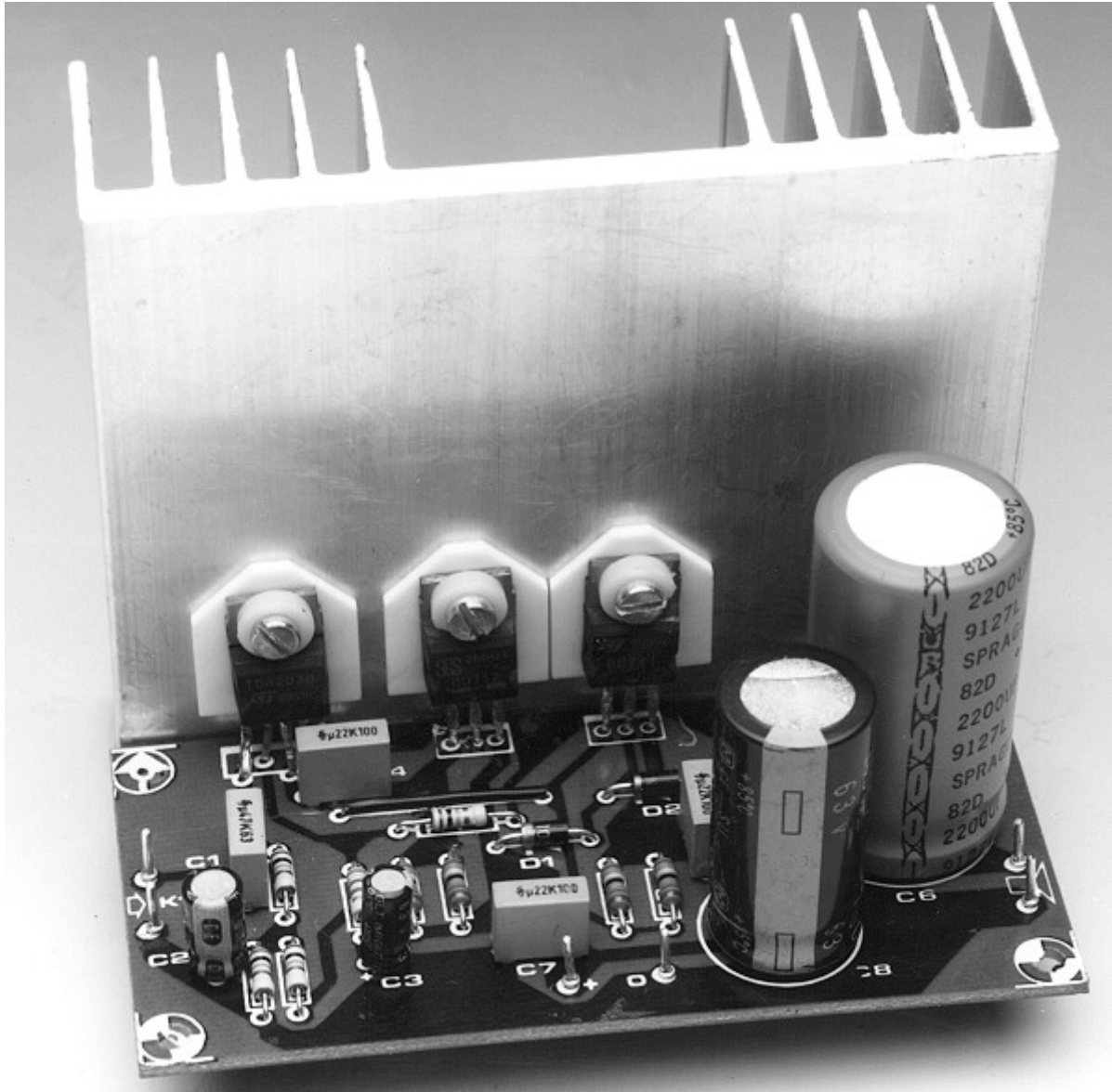


Fig. 3.50: Foto van de versterker

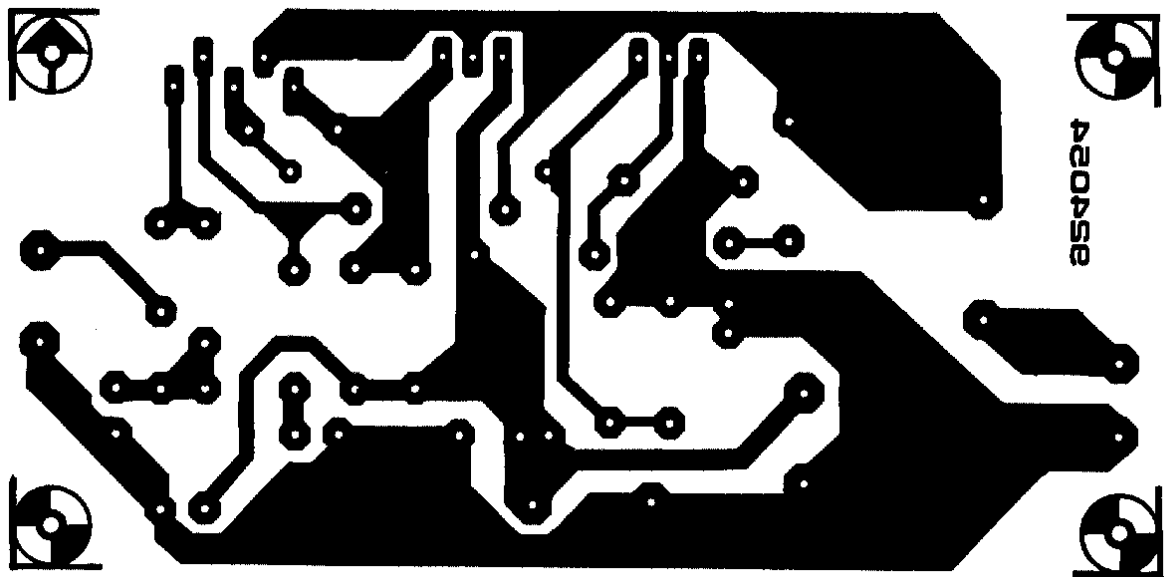


Fig. 3.51: Layout van de versterker

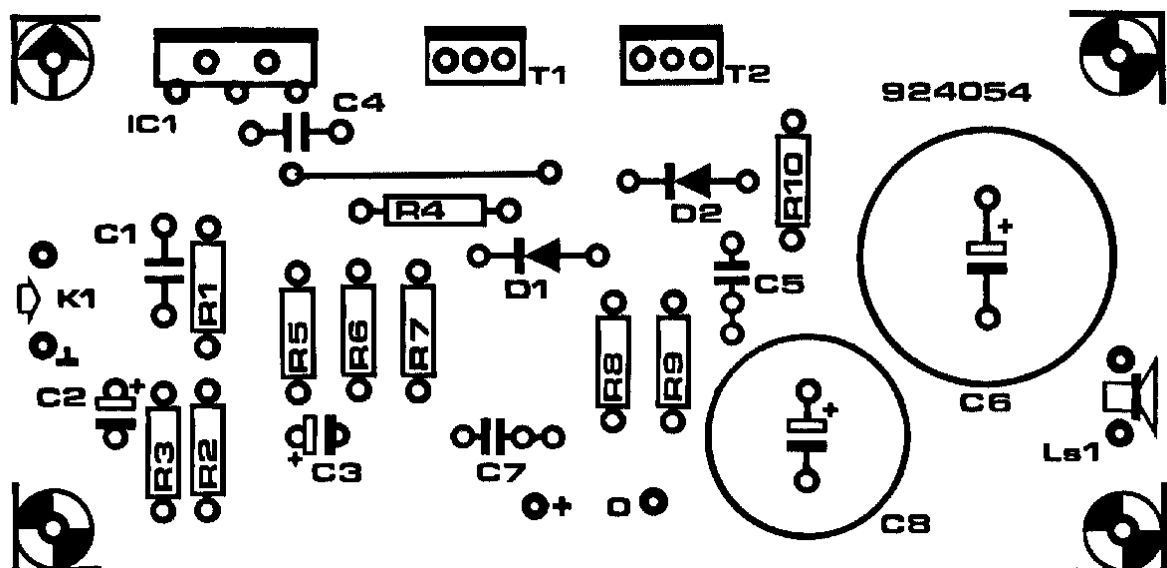
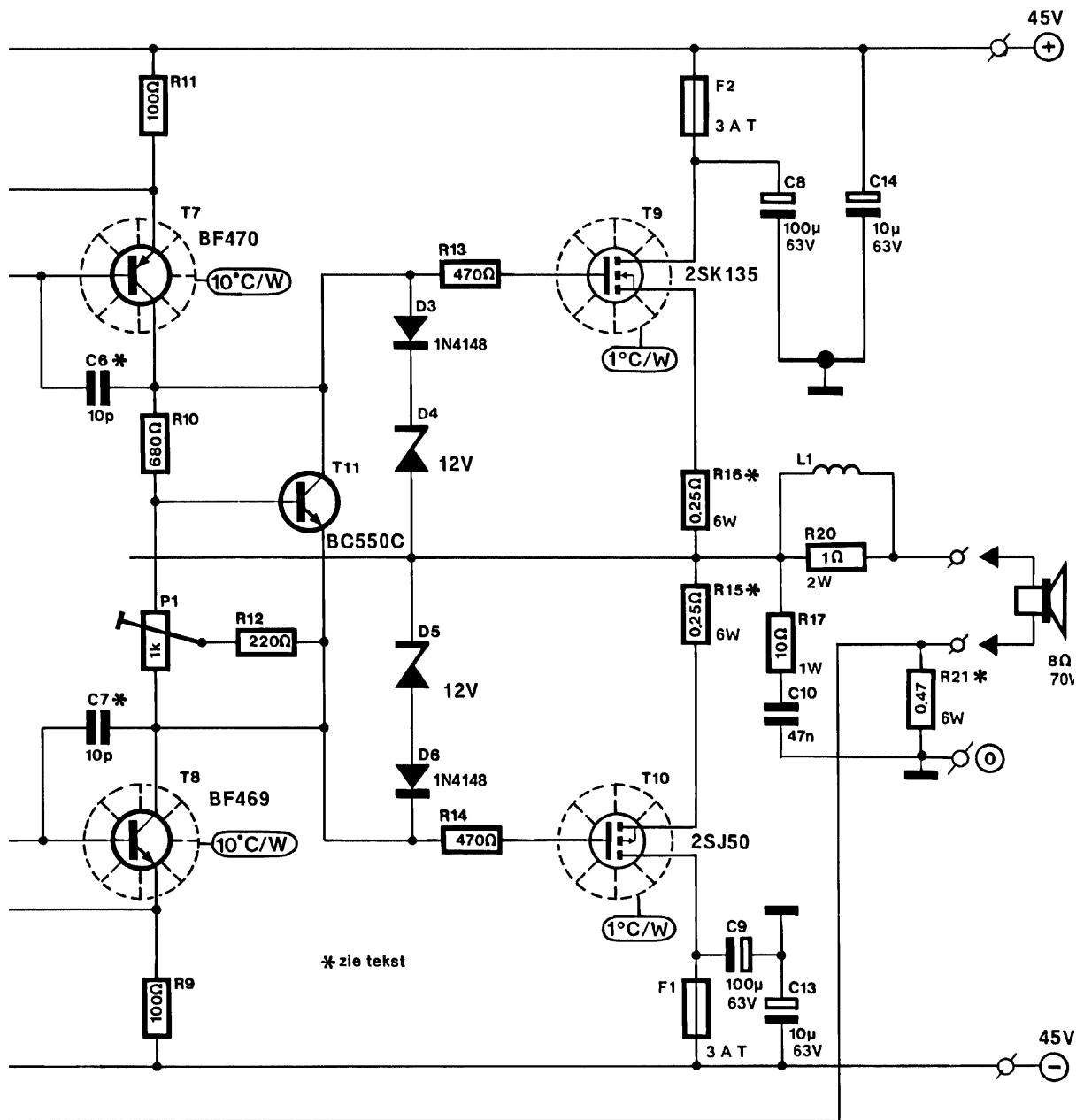


Fig. 3.52: Bestukking van de versterker



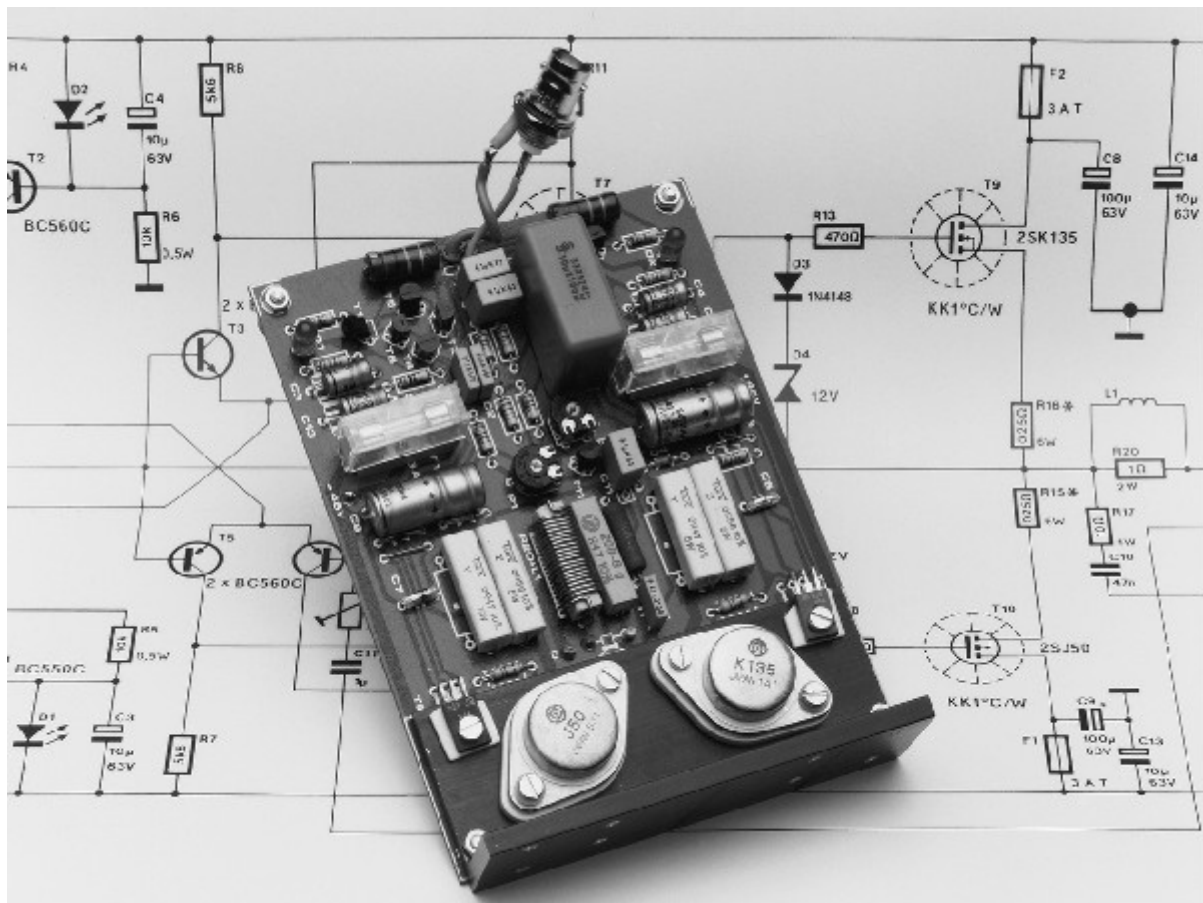


Fig. 3.54: Foto van de versterker

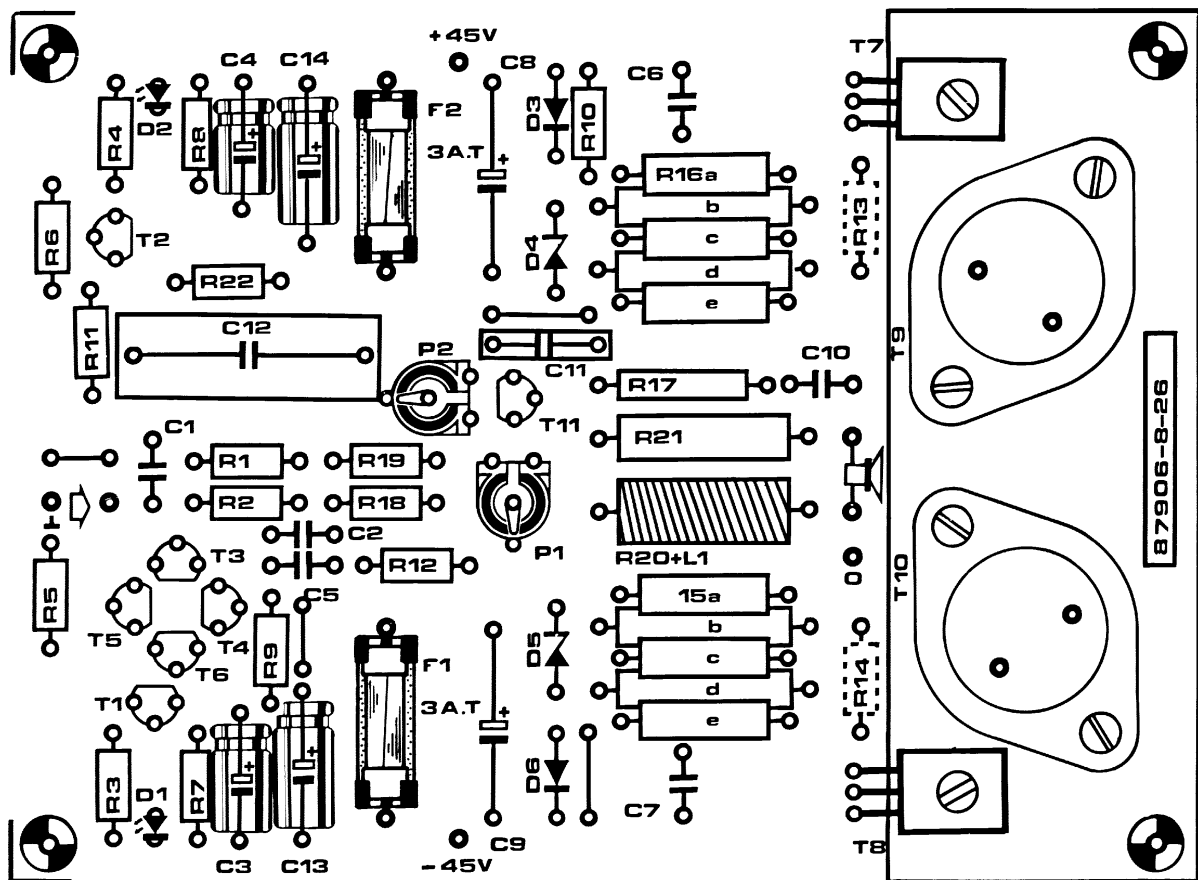


Fig. 3.55: Layout van de versterker

3.13 Uitgewerkt voorbeeld van een klasse AB met MOS transistors

In [3] wordt de klasse AB werking getoond aan de hand van het schema in Fig. 3.56. We bestuderen dit schema in meer detail. Eerst bekijken we de voorinsteltak. De 2 weerstanden R, samen met de 2 diodes zorgen ervoor dat zonder aangelegd signaal de spanning V_i gelegen is midden de 2 voedingsspanningen. De 2 weerstanden R zijn dan zo gekozen dat de I_B een DC stroomcomponenten heeft die mooi kan ingesteld worden door R.

Wanneer we vervolgens een AC signaal aanleggen, krijgen we de volgende signalen:

- $V_I + V_D$ aan de ingang van de nMOS transistor M_N
- $V_I - V_D$ aan de ingang van de pMOS transistor M_P

Onder zo goed als alle omstandigheden zullen zowel de nMOS als de pMOS in saturatie zijn. Dit wil zeggen dat de stromen door deze transistors voldoen aan de vergelijkingen:

$$I_n = \mu_n C_{ox} \frac{W_n}{2L_n} (V_{GSn} - V_{Tn})^2$$

als $V_{GSn} > V_{Tn}$

$$I_p = \mu_p C_{ox} \frac{W_p}{2L_p} (V_{GSp} - V_{Tp})^2$$

als $V_{GSp} < V_{Tp}$

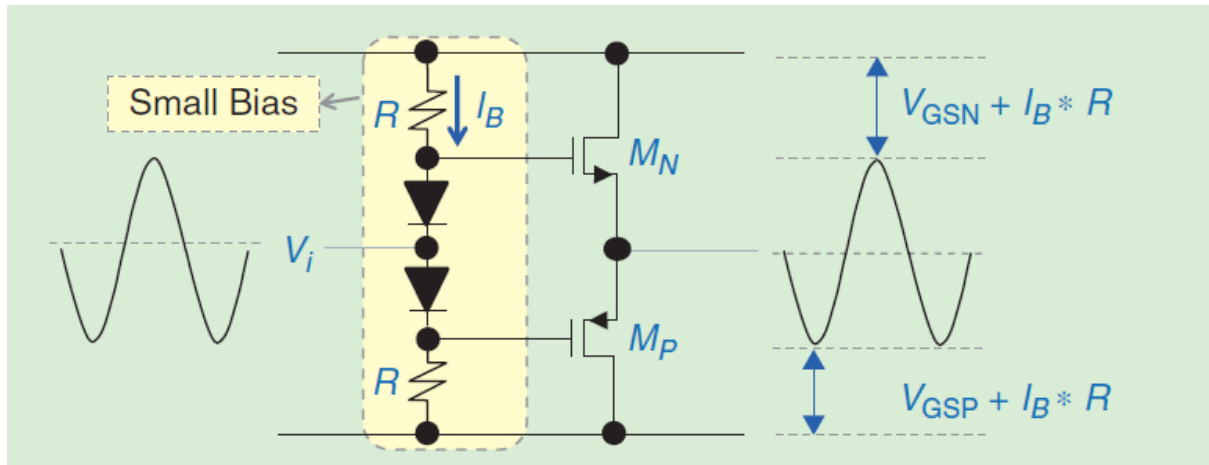


Fig. 3.56: Klasse AB versterker met MOS transistors [1].

Wanneer we de spanning aan de gate en de source invullen krijgen we:

- $I_n = \mu_n C_{ox} \frac{W_n}{2L_n} (V_I + V_D - V_{out} - V_{Tn})^2$ als $V_I + V_D - V_{out} > V_{Tn}$
- $I_p = \mu_p C_{ox} \frac{W_p}{2L_p} (V_I - V_D - V_{out} - V_{Tp})^2$ als $V_I - V_D - V_{out} < V_{Tp}$
- $V_{out} = (I_n - I_p) R_L$

In Fig. 3.57 berekenen we deze stromen. We veronderstellen hierbij dat: $\mu_n C_{ox} \frac{W_n}{2L_n} = \mu_p C_{ox} \frac{W_p}{2L_p} = 0.02A/V^2$, $V_D = 0.7V$, $V_{Tn} = 0.3V$, $V_{Tp} = -0.3V$ en $R_L = 80\Omega$.

In Fig. 3.58 zoomen we in op een detail rond de oorsprong.

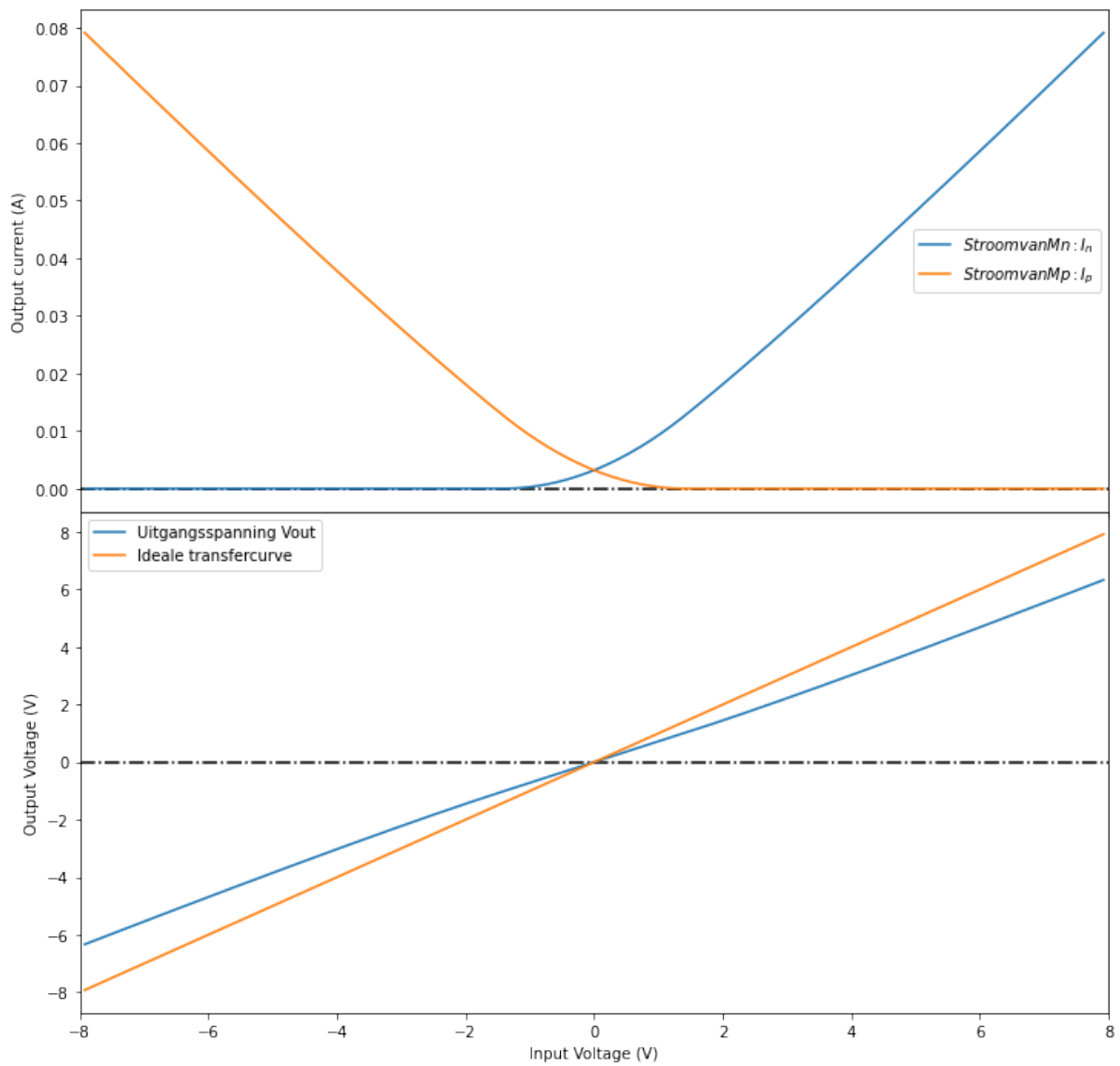


Fig. 3.57: Transfer curve en stroom van de beide transistors.



Fig. 3.58: Detail van de zone rond de oorsprong. We zien dat hier beide transistors in geleiding zijn.

Klasse G versterkers

4.1 Indeling vermogenversterkers

In Tabel 4.1 hernemen we een overzicht van de verschillende versterkers die we bespreken in de leerlijn analoge elektronica.

Tabel 4.1: Indeling van de vermogenversterkers

	laagfrequent of breedband	hoogfrequent of resonant
1 transistor in de vermogentrap	Klasse A	Klasse C Klasse F Klasse E
2 of meer transistors in de vermogentrap	Klasse B Klasse G	Klasse D

4.2 Basisschema

Het toevoegen van een beveiliging gebeurt op dezelfde wijze als voor de klasse B. Het uitgangspunt is steeds:

- de spanning over ...
- de stroom door ...
- de opwarming van ...

het pull-up netwerk en het pull-down netwerk, zoals aangegeven in de omcirkelde gebieden in Fig. 4.1

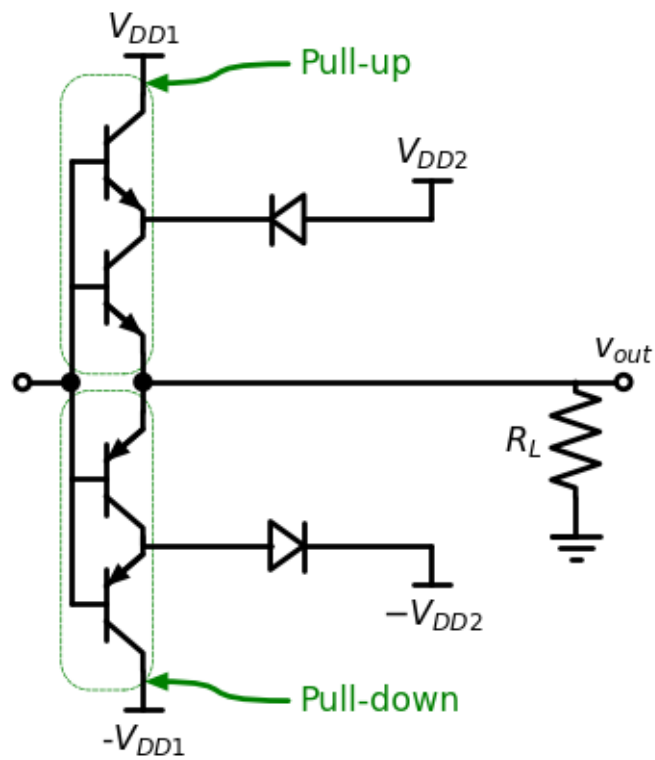


Fig. 4.1: Basisschema van de Klasse G versterker.

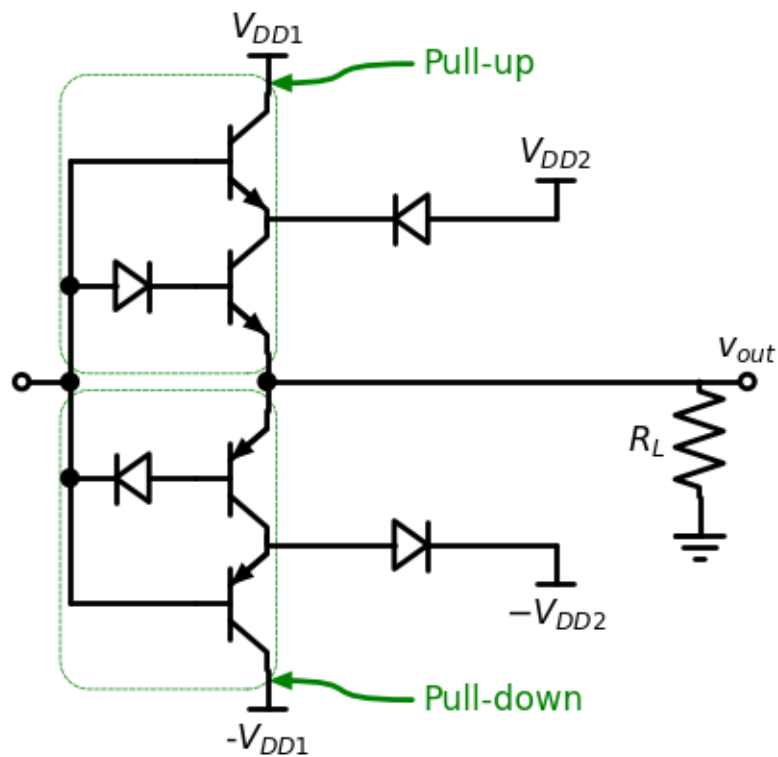


Fig. 4.2: Basisschema van de klasse G versterker met compensatie voor de saturatie spanning.

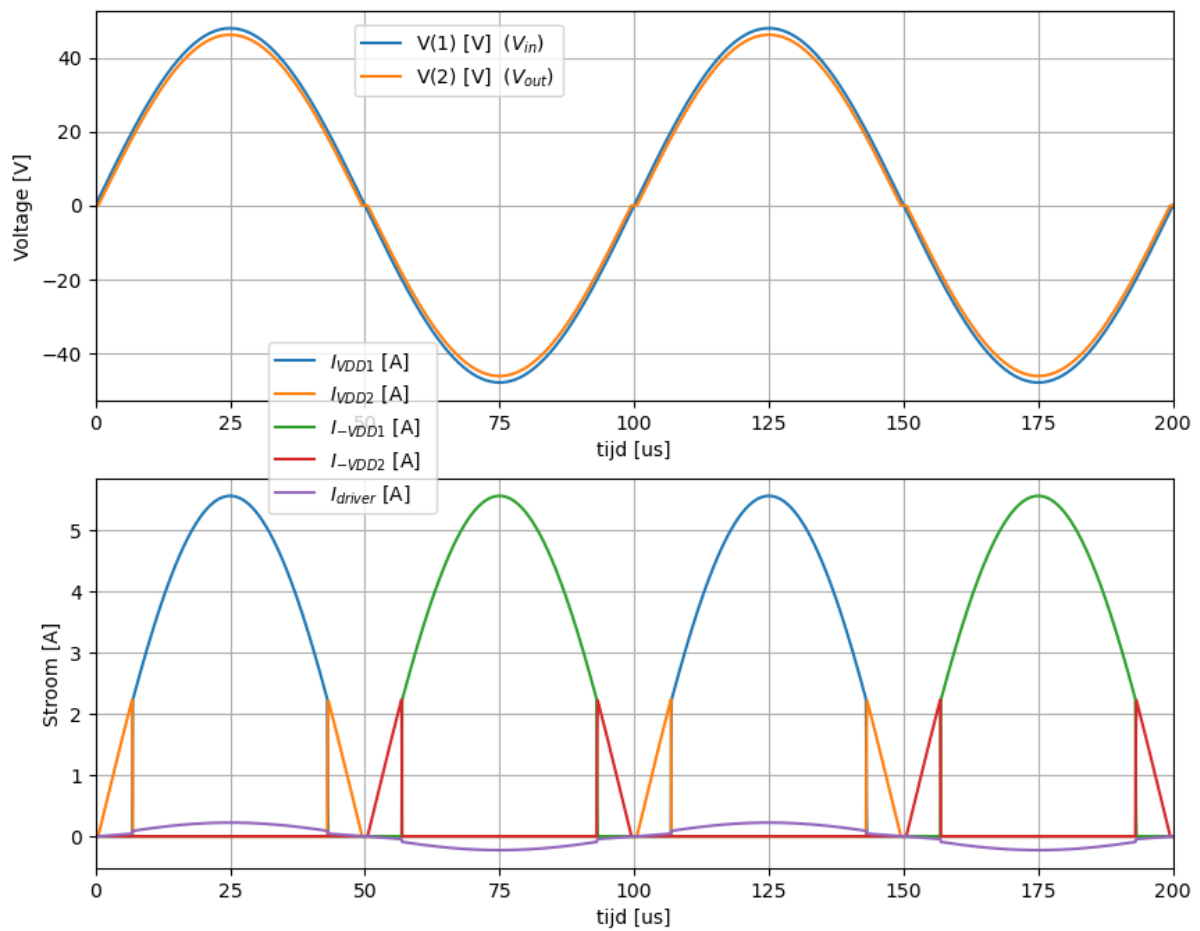


Fig. 4.3: Klasse G versterker: stromen en spanningen als functie van de tijd.

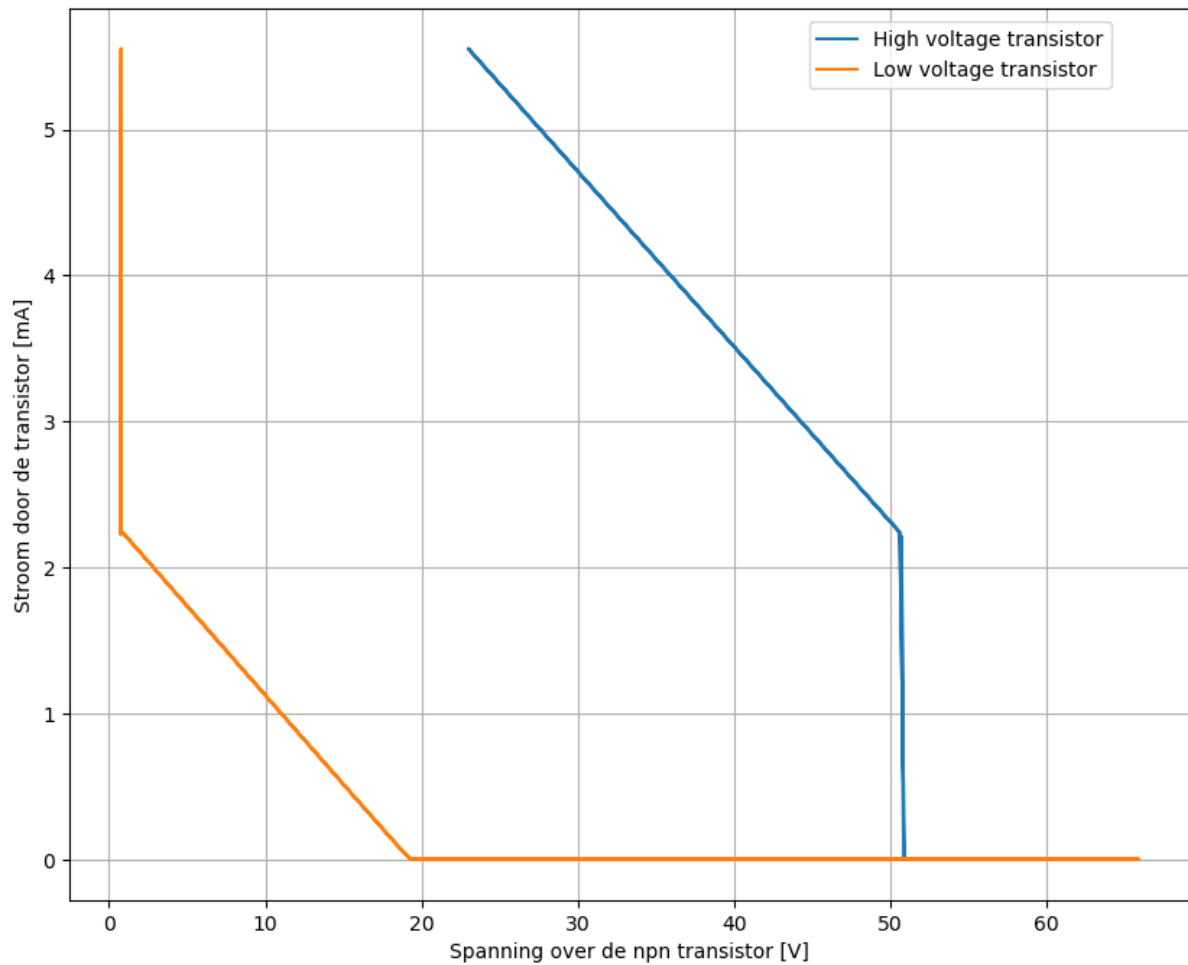


Fig. 4.4: Klasse G versterker: de stroom door de verschillende transistor als functie van de spanning over deze transistors.

Deel III

Voedingen

Buck Converter of step-down Convertor

In dit hoofdstuk bespreken we de voedingen die een (eventueel veranderlijke) ingangsspanning omzetten in een stabiele en ook lagere uitgangsspanning. In het engels gebruiken we hiervoor typisch de volgende namen:

- Buck converter
- Step-down converter

5.1 Zonder belasting van de uitgang

```
ratio = 0.4166666666666667 sr
RLoad = 3.125  $\Omega$ 
period = 2.5000000000000004  $\mu$ s
duty_cycle = 1.0416666666666667  $\mu$ s
ripple_current = 0.6 A
L = 12.152777777777779  $\mu$ H
Cout = 19.53125  $\mu$ F
Cint = 13.020833333333332  $\mu$ F
```

5.2 Onder belasting van de uitgang: 5uA

```
ratio = 0.4166666666666667 sr
RLoad = 1.25  $\Omega$ 
period = 2.5000000000000004  $\mu$ s
duty_cycle = 1.0416666666666667  $\mu$ s
ripple_current = 1.5 A
L = 4.861111111111112  $\mu$ H
Cout = 312.5  $\mu$ F
Cint = -26.04166666666667  $\mu$ F
```



Fig. 5.1: Schakelspanning en bekomen spanning voor een step-down converter met een inputspanning van 12 V die opstart van 0V naar 5V, zonder stroom aan de uitgang. De gewenste spanning is aangegeven in het rood.



Fig. 5.2: Schakelspanning en bekomen spanning voor een step-down converter met een inputspanning van 12 V die opstart van 0V naar 5V, onder een uitgangsstroom van 5 uA. De gewenste spanning is aangegeven in het rood.

Boost Converter of Step-up Converter

De relatie tussen de Duty cycle (D) en de uitgangsspanning (V_{uit}) voor een gegeven ingangsspanning (V_{in}) kunnen we het best berekenen vanuit het perspectief van de stroomverandering door het spoel. Inderdaad, de spanning over het spoel is evenredig met de stroomstijging per tijdseenheid.

$$U_L = L \frac{dI}{dt}$$

Hieruit volgt dat tijdens de tijd dat de transistor aan staat (T_{on}):

$$U_L = L \frac{\Delta I}{T_{on}}$$

en tijdens de tijd dat de transistor af staat (T_{off}):

$$U_L = L \frac{-\Delta I}{T_{off}}$$

We vullen dit in en we bekomen:

$$U_L = L \frac{\Delta I}{T_{on}} =$$

$$U_L = -L \frac{\Delta I}{T_{off}} =$$

met ** zijnde ***. Uit beide vergelijkingen kunnen we nu $L\Delta I$ extraheren en deze 2 waardes aan elkaar gelijkstellen. Dit geeft:

$$L\Delta I = T_{on}() = -T_{off}()$$

Wanneer we deze vergelijking nu oplossen naar V_{uit} en de stroom door het spoel I_L bekomen we:

$$V_{uit} = \frac{1}{1-D} V_{in} - V_D - \frac{1}{1-D} R_L I_L - \frac{D}{1-D} R_T I_L$$

In de meeste gevallen willen we echter de uitgangsspanning als functie van een gegeven uitgangsstroom I_{out} .

$$V_{uit} = \frac{1}{1-D} V_{in} - V_D - \frac{1}{(1-D)^2} R_L I_{out} - \frac{D}{(1-D)^2} R_T I_{out}$$

We kunnen de vergelijking ook schrijven in functie van de duty cycle D . We zien dat er hier 2 oplossingen zijn.



Fig. 6.1: Visualisatie van de werking van de boost convertor

6.1 Oefening Boost convertor

6.1.1 opgave

Het onderstaande schema beschikbaar op het [internet](#). De ingangsspanning is 12V en de uitgangsspanning is 48V. De voorwaartse spanning over **D1** is typisch 0.45V en de aan weerstand van **M1** is typisch 0.028Ω . De weerstand van het spoel L1 is verwaarloosbaar klein ten opzichte van de weerstand R_{SENSE} (zie schema) die wel moet meegerekend worden.

1. Wat is de duty cycle als er een verwaarloosbare stroom aan de uitgang loopt?
2. Bereken de duty cycle D als een functie van de stroom I_L
3. Bereken de duty cycle D als een functie van de stroom I_{out} . Hier bekijken we enkel de duty cycle waarbij een stabiele waarde van de stroom wordt bekomen.
4. Bereken de efficiëntie als een functie van de stroom I_{out}
5. Bereken de efficiëntie als een functie van de output Power P_{out} .
6. Hoe verandert deze efficiëntie als de chip nog bijkomend 22mA uit de 12V voeding verbruikt?



Fig. 6.2: Commercieel boost convertor circuit

6.1.2 Oplossing

We berekenen hier eerst de duty cycle als een functie van de stroom die door het spoel loopt (I_L).

Bereken de duty cycle D als een functie van de stroom I_L

$$\begin{aligned}
 D(V_{in} - (R_L + R_{SENSE} + R_T)I_L) + (1 - D)(V_{in} - V_D - (R_L + R_{SENSE})I_L - V_{out}) &= 0 \\
 D(V_{in} - (R_L + R_{SENSE} + R_T)I_L) - D(V_{in} - V_D - (R_L + R_{SENSE})I_L - V_{out}) &= V_{out} + V_D + (R_L + R_{SENSE})I_L - V_{in} \\
 D(-(R_T)I_L) - D(-V_D - V_{out}) &= V_{out} + V_D + (R_L + R_{SENSE})I_L - V_{in} \\
 D(V_{out} + V_D - R_T I_L) &= V_{out} + V_D + (R_L + R_{SENSE})I_L - V_{in} \\
 D &= \frac{V_{out} + V_D + (R_L + R_{SENSE})I_L - V_{in}}{(V_{out} + V_D - R_T I_L)}
 \end{aligned}$$

$$D = \frac{36.45 + 0.005I_L}{48.45 - 0.028I_L}$$

Fig. 6.3 toont het verloop van de bekomen Duty Dycle als een functie van de stroom die door het spoel loopt (I_L).

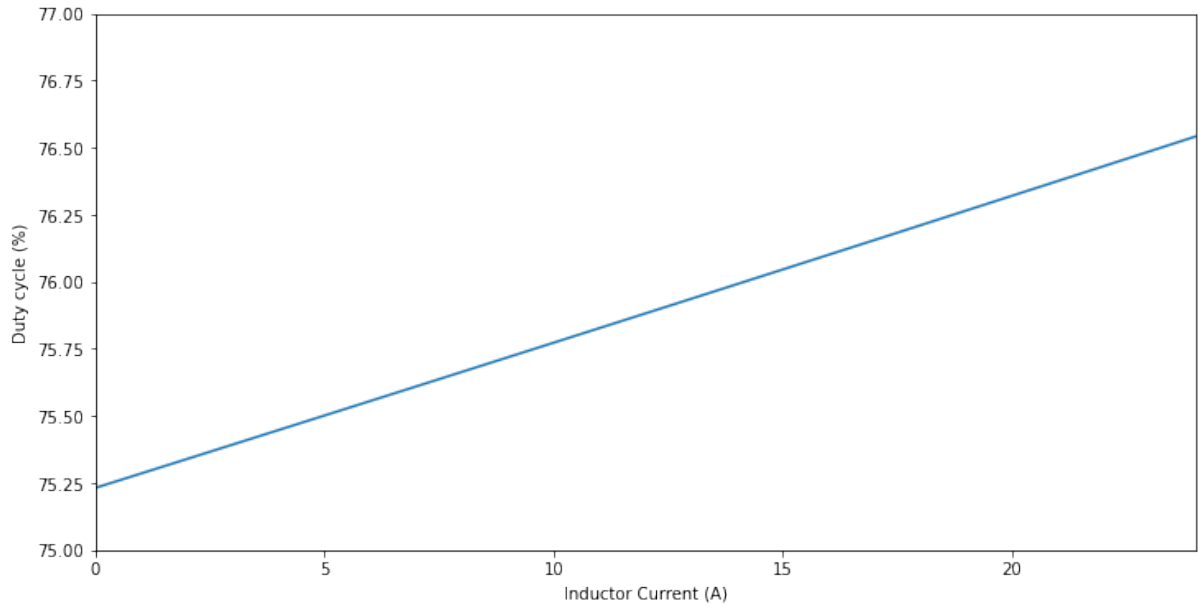


Fig. 6.3: Duty cycle als een functie van de stroom door de spoel

Wanneer we deze grafiek bekijken, lijkt het in dit geval dat we een lineaire benadering kunnen uitvoeren. $D = \frac{36.45 + 0.005I_L}{48.45 - 0.028I_L}$

Dit doen we door een reeks ontwikkeling van de noemer uit te werken:

$$D = \frac{36.45}{48.45} \left(1 + \frac{0.005}{36.45} I_L \right) \left(1 + \frac{0.028}{48.45} I_L + \dots \right)$$

en deze reeks vervolgens te benaderen door de eerste term:

$$D \approx \frac{36.45}{48.45} \left(1 + \frac{0.005}{36.45} I_L \right) \left(1 + \frac{0.028}{48.45} I_L \right)$$

$$D \approx \frac{36.45}{48.45} \left(1 + \left(\frac{0.005}{36.45} + \frac{0.028}{48.45} \right) I_L \right)$$

$$D \approx 0.7523 (1 + 0.000715 I_L)$$

Bereken de duty cycle D als een functie van de stroom I_{out}

$$I_L(1 - D) = I_{out}$$

$$D(V_{out} + V_D - R_T I_L) = V_{out} + V_D + (R_L + R_{SENSE}) I_L - V_{in}$$

$$D((1 - D)(V_{out} + V_D) - R_T I_{out}) = (1 - D)(V_{out} + V_D - V_{in}) + (R_L + R_{SENSE}) I_{out}$$

$$-(V_{out} + V_D) D^2 + (2V_{out} + 2V_D - R_T I_{out} - V_{in}) D - (V_{out} + V_D - V_{in} + (R_L + R_{SENSE}) I_{out})$$

$$D = \frac{-(2V_{out} + 2V_D - R_T I_{out} - V_{in}) + \sqrt{(2V_{out} + 2V_D - R_T I_{out} - V_{in})^2 - 4(V_{out} + V_D)(V_{out} + V_D - V_{in} + (R_L + R_{SENSE}) I_{out})}}{-2(V_{out} + V_D)}$$

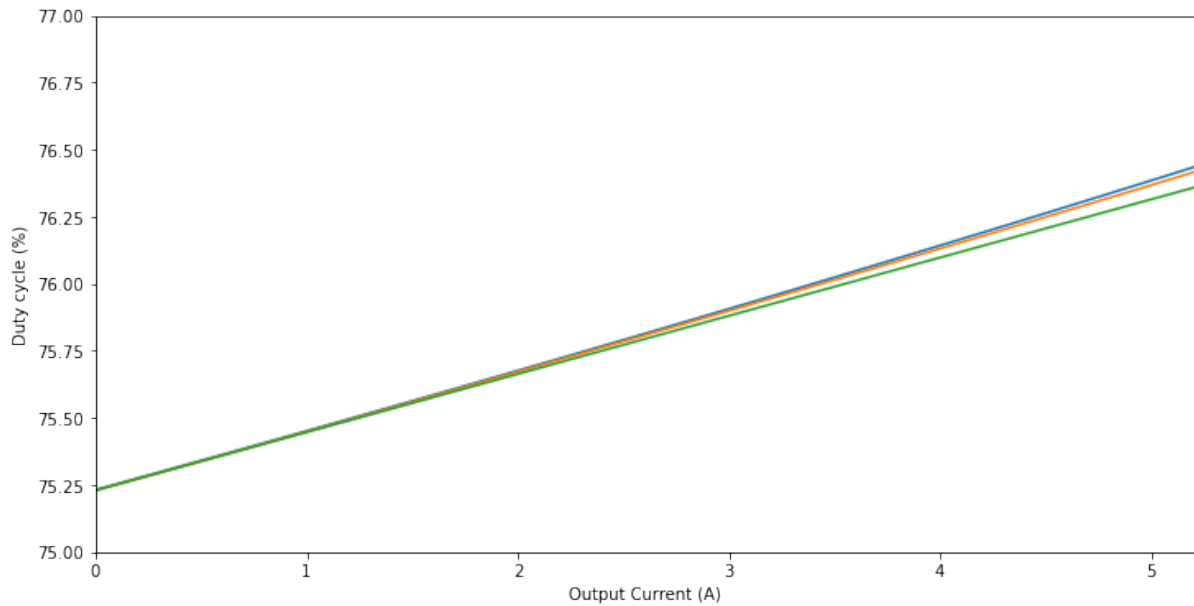


Fig. 6.4: Duty cycle als een functie van de stroom aan de uitgang

Aangezien de duty cycle erg lineair was als functie van I_L kunnen we dit ook als basis nemen voor de verdere berekening van de duty cycle als functie van de I_{out}

$$D \approx 0.7523 (1 + 0.000715 I_L)$$

$$D \approx 0.7523 \left(1 + 0.000715 \frac{I_{out}}{1 - D} \right)$$

$$D(1 - D) = 0.7523 (1 - D + 0.000715 I_{out})$$

$$D^2 - D + 0.7523 (1 - D + 0.000715 I_{out}) = 0$$

$$D^2 - 1.7523 D + 0.7523 + 0.0005378945 I_{out} \approx 0$$

Opnieuw heeft deze vierkantsvergelijking 2 oplossingen. De berekening met de + levert ons het onstabiele stroompunt op. De correcte benadering vinden we in:

$$D \approx \frac{1.7523 - \sqrt{1.7523^2 - 4(0.7523 + 0.0005378945 I_{out})}}{2}$$

Fig. 6.4 toont dat zowel de correcte berekening als de benadering weinig van elkaar verschillen.

```
0.0005378945
```

```
(0.06135528999999984, 0.03506752229514367)
```

```
(0.75230000000000002, 0.0021715563181267687)
```

$$D \approx \frac{1.7523 - \sqrt{0.061355(1 - 0.035 I_{out})}}{2}$$

$$D \approx 0.7523 + 0.00217 I_{out}$$

Bereken de efficiëntie als een functie van de stroom I_{out}



Fig. 6.5: efficiëntie als een functie van de stroom aan de uitgang

Bereken de efficiëntie als een functie van de output Power P_{out}



Fig. 6.6: Efficiëntie als een functie van de output power

6.2 Boost Converter oefening 2

(a) Het schema in Fig. 6.7 komt uit een [datasheet](#) die je van het internet kan downloaden. Wat verwacht je dat er binnen in deze component zit en hoe werkt dit circuit dan? De R_{on} van de schakeltransistor veronderstel je 0.3Ω en de weerstand van het spoel L1 mag je verwaarlozen, VD veronderstel je $0.3V$.

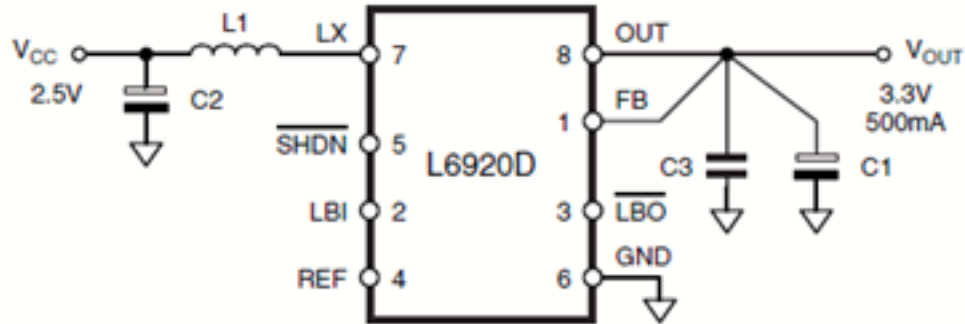


Fig. 6.7: Schema van een Step-up converter ontworpen door ST-microelectronics [bron toevoegen].

(b) Reken uit hoe de Duty cycle en de efficiëntie veranderen als de output stroom gaat van 0 mA naar 500 mA.

6.3 Boost Converter oefening 3

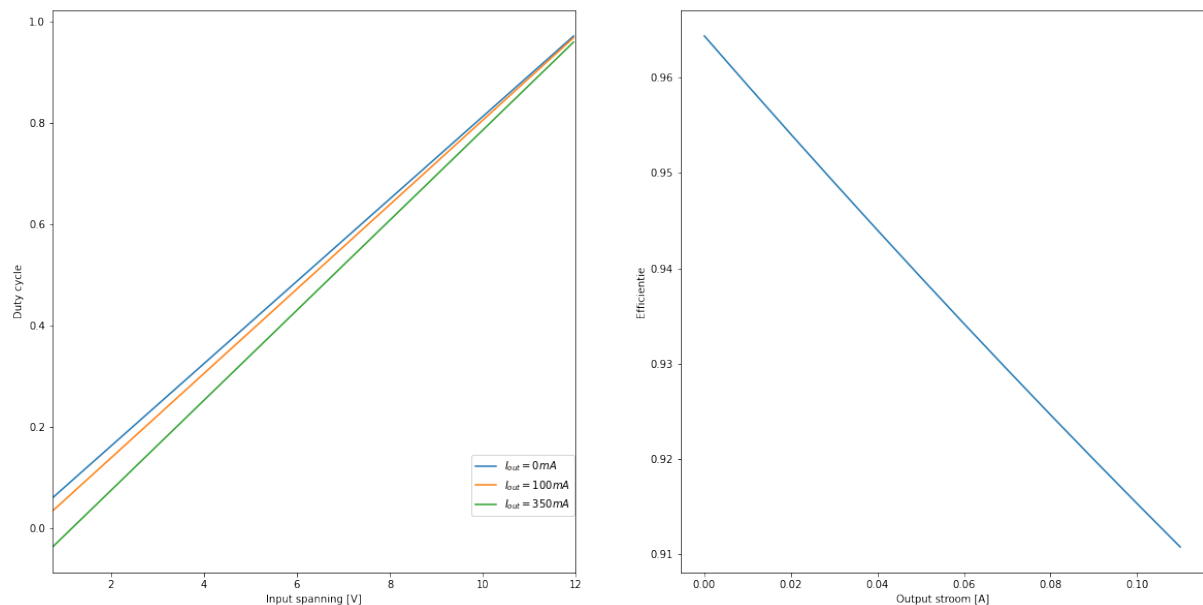


Fig. 6.8: (links) Duty-cycle als functie van de input spanning en (rechts) efficiëntie als functie van de output stroom voor de ontworpen Step-up converter.

```
0.0 12.3 12.33 12.405000000000001
0.1 11.07 11.136666666666667 11.303333333333335
0.3 8.61 8.78142857142857 9.209999999999999
0.5 6.15 6.51 7.41
0.7 3.6900000000000001 4.490000000000001 6.49
0.9 1.2299999999999998 4.23 11.73
```

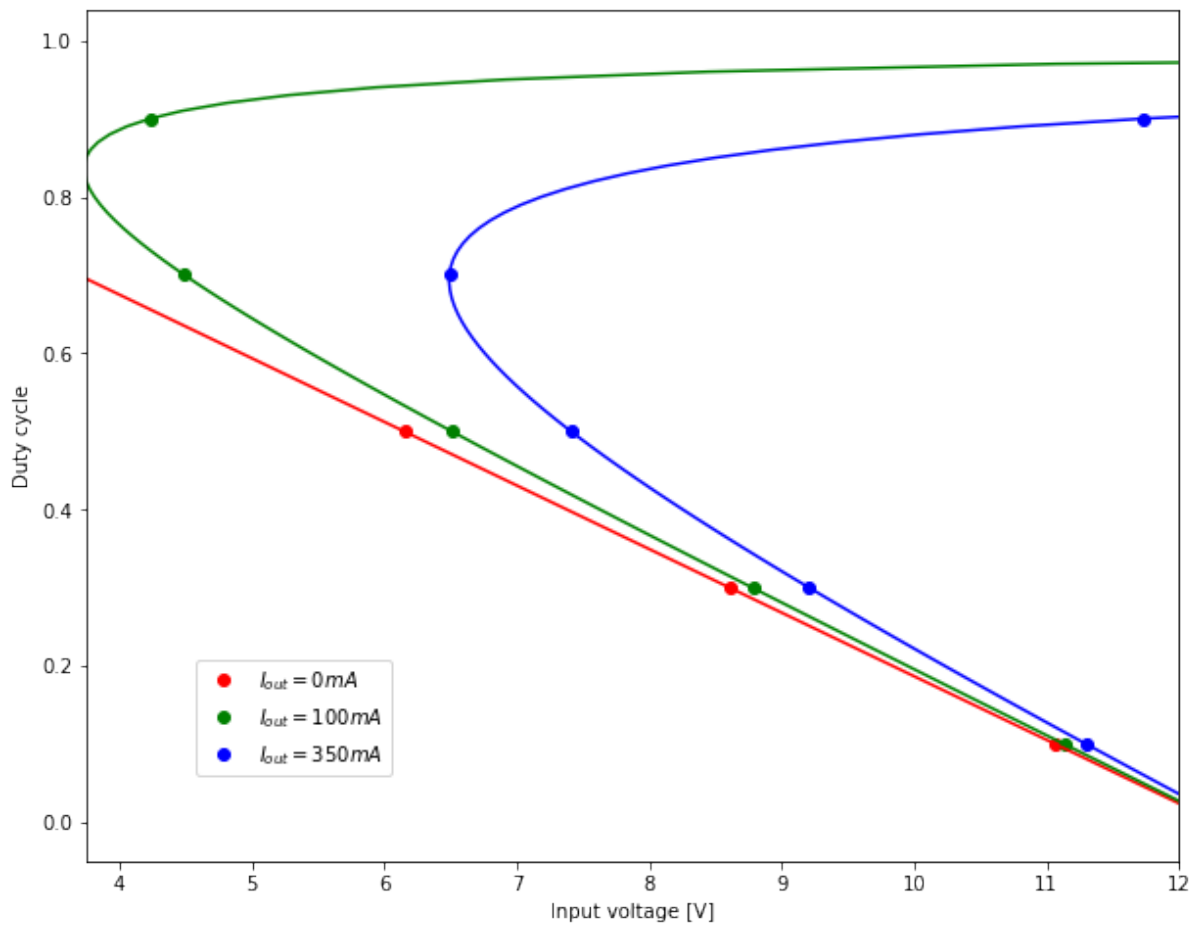


Fig. 6.9: Duty cycle als functie van de input spanning voor de ontworpen Step-up converter.

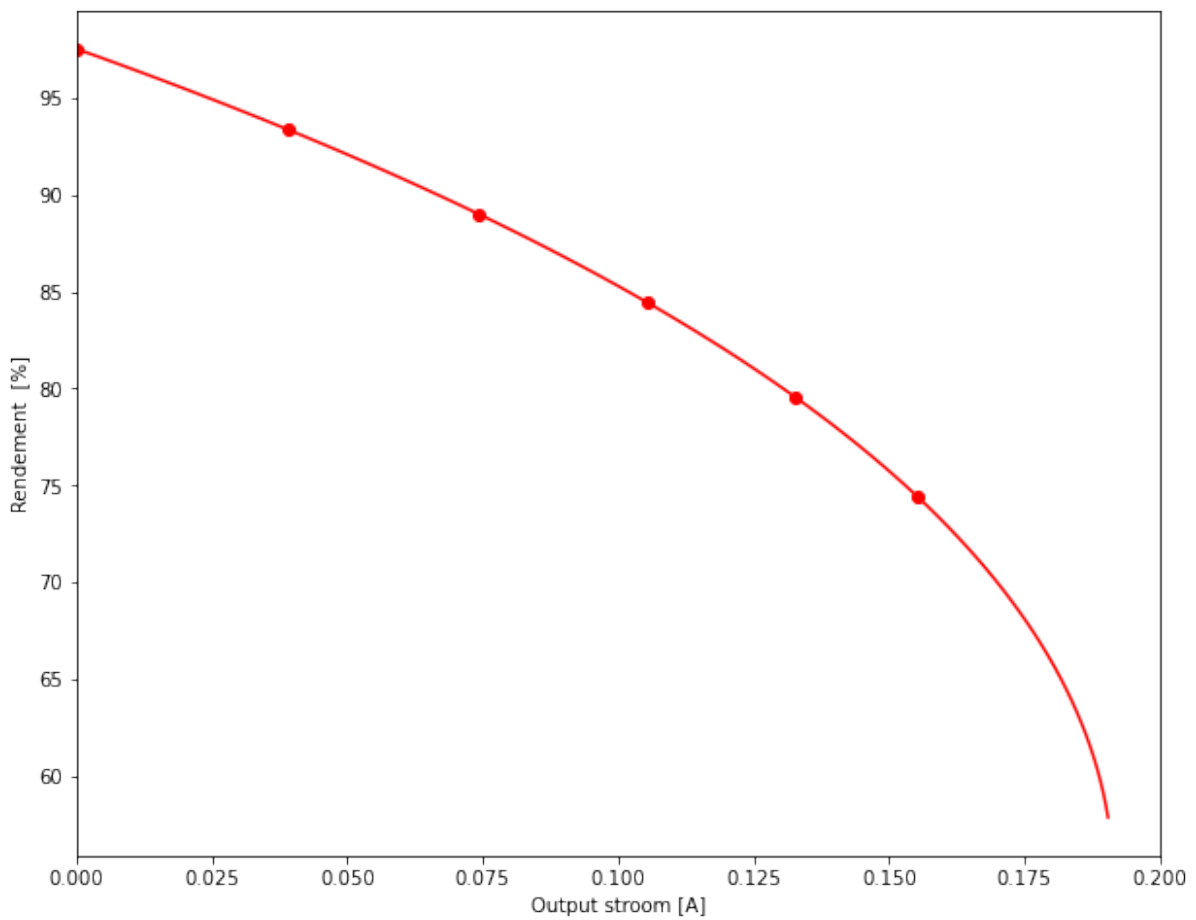


Fig. 6.10: Efficiëntie als functie van de output stroom voor de ontworpen Step-up converter

```
[0.5934959349593495,
0.6108333333333333,
0.6290598290598289,
0.6482456140350876,
0.6684684684684684,
0.6898148148148148]
```

```
[97.56097560975613,
93.4,
89.02564102564105,
84.42105263157899,
79.56756756756758,
74.44444444444446]
```

```
[0.0,
0.03891666666666667,
0.07418803418803421,
0.1055263157894737,
0.13261261261261265,
0.15509259259259262]
```

HOOFDSTUK 7

Inverter of Buck-Boost Converter

HOOFDSTUK 8

Flyback converter

Deel IV

References

HOOFDSTUK 9

Referenties

Bibliografie

- [1] Darlington Sidney. Semiconductor signal translating device. December 1953.
- [2] Jan Genoe. *Cursus Toegepaste Analoge Elektronica*. KULeuven, 2024.
- [3] X. Jiang. Fundamentals of Audio Class D Amplifier Design: A Review of Schemes and Architectures. *IEEE Solid-State Circuits Magazine*, 9(3):14–25, 2017. doi:[10.1109/MSSC.2017.2712368](https://doi.org/10.1109/MSSC.2017.2712368).