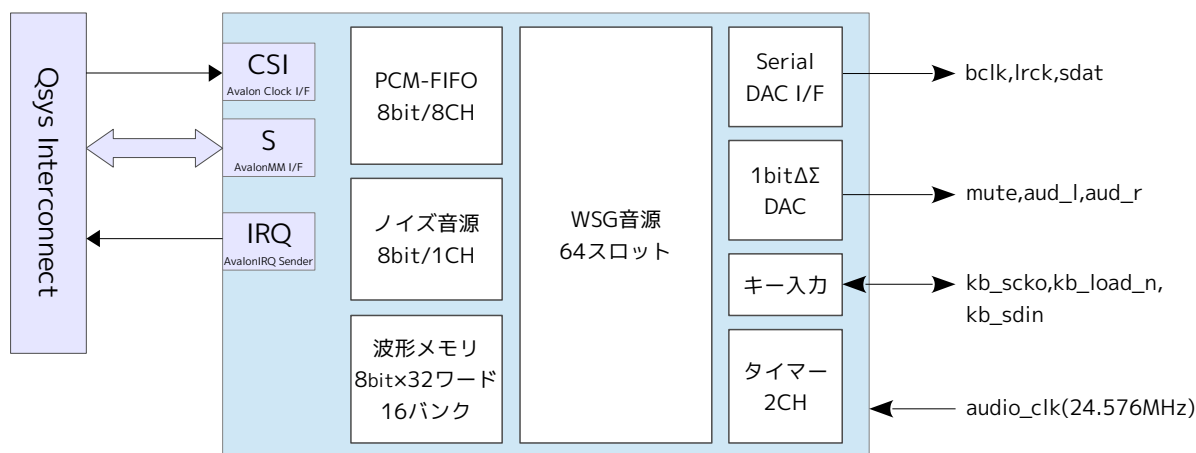


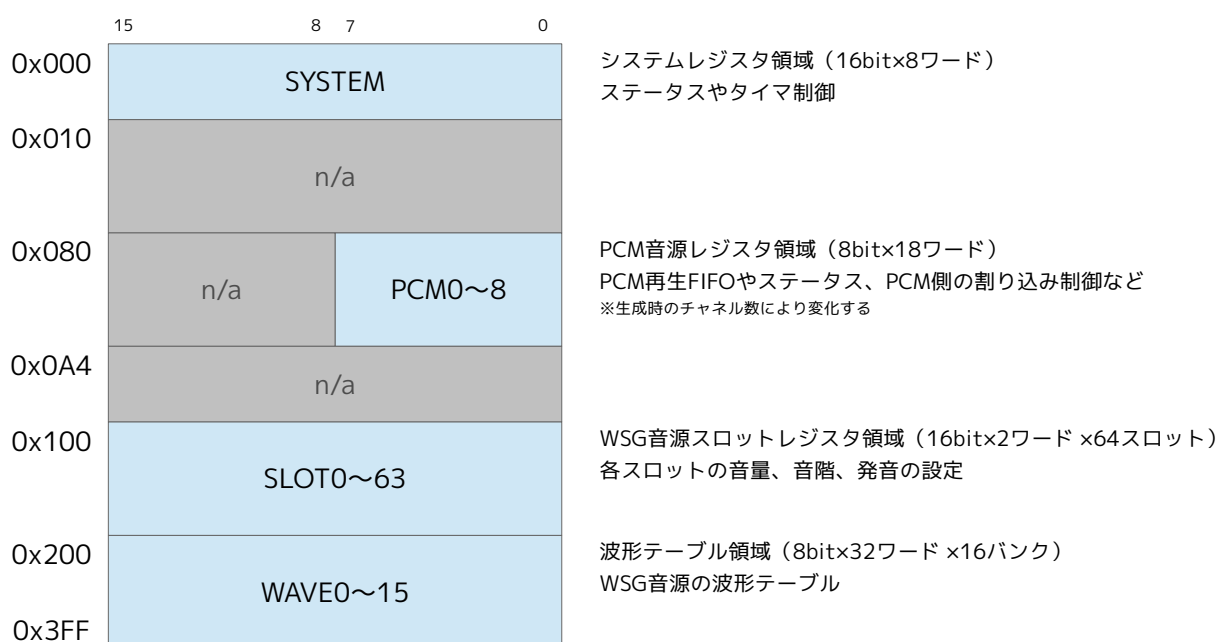
●全体ブロック図



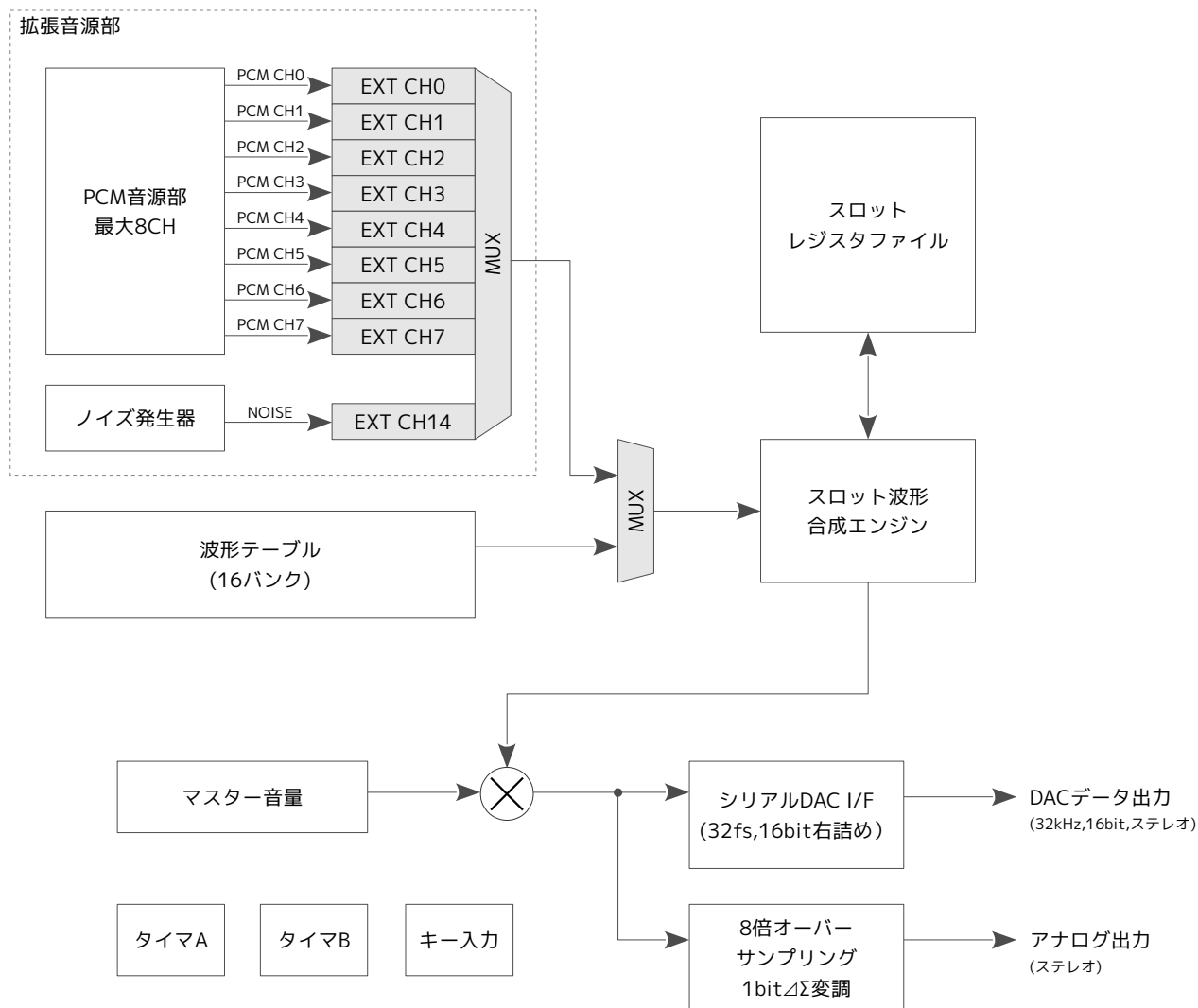
Loreley-WSG音源コア

- ・ 8bit×32ワード、16バンクの波形メモリ音源
- ・ 再生周波数は32kHz（生成時に変更可能）
- ・ ステレオ、64ポリフォニック、位相変調機能
- ・ シーケンサーとエンベロープ用に2つのタイマー
- ・ PCM再生用FIFO 最大8チャンネル（生成時に0～8チャンネルで変更可能）
- ・ ノイズ発生器1チャンネル搭載
- ・ 外部キー入力用ポート（最大32キー）
- ・ 880LE+5DSP+4M9k（PCM 2チャンネル生成時）

●メモリマップ



●音源のブロック図



PERIDOT WSG音源はLoreley-WSG音源にPCM音源およびノイズ生成器を拡張音源ブロックとして追加した構成。

PCMおよびノイズは、WSG音源からは波形テーブルのデータと同等に扱われる。そのため、これら拡張音源部の音源を発声させるためには、WSG音源側でスロットの割り当てが必要。

WSG音源はAvalon-MMによりアクセスされるレジスタブロックを除き、全て外部から供給されるオーディオクロック (audio_clk) で駆動される。

●システムレジスタ領域

	15	14		8	7	6	5	4	3	2	0					
0x000	KS	n/a						TBI	TBO	TBS	TAI	TAO	TAS	n/a	MUTE	ステータスレジスタ
0x002	TBR						TAR								タイマレジスタ	
0x004	SEQ														シーケンスカウントレジスタ	
0x006	n/a															
0x008	n/a	MVL													マスター音量レジスタ	
0x00A	n/a	MVR														
0x00C	INKEY														キー入力レジスタ	
0x00E																

・ステータスレジスタ

		15	14				8	7	6	5	4	3	2	0	
0x000	R	KRQ	n/a					TBI	TBO	TBS	TAI	TAO	TAS	n/a	MUTE
	W	KS							0			0			

KS/KRQ - キーシンクロレジスタ

WSGスロットへキーON/OFFの発行を指示する。fs単位でチェックされ、キーシンクロ処理が終了すると'0'にクリアされる。書き込みは'1'のみ可能。

'0': キーシンクロ待機 ※初期値

'1': キーシンクロ要求中

各スロットの発声・停止処理はキーシンクロを発行するまで保留される。

TBI - タイマB割り込みイネーブル

タイマBのインターバル割り込みを許可・禁止する。

'0': タイマBの割り込みを禁止 ※初期値

'1': タイマBの割り込みを許可

TBO - タイマBオーバーフローレジスタ

タイマBがオーバーフローしたことを示唆する割り込み要因レジスタ。書き込みは'0'のみ可能。

TBS - タイマB動作レジスタ

タイマBを動作・停止を行う。タイマを停止させると内部カウント値もクリアされる。

'0': タイマB停止 ※初期値

'1': タイマB動作

TAI - タイマA割り込みイネーブル

タイマAのインターバル割り込みを許可・禁止する。

'0': タイマAの割り込みを禁止 ※初期値

'1': タイマAの割り込みを許可

TAO - タイマAオーバーフローレジスタ

タイマAがオーバーフローしたことを示唆する割り込み要因レジスタ。シーケンスカウントレジスタが0の時にアサートされる。

'0'書き込みまたはシーケンスカウントレジスタへの書き込みでクリアされる。

TAS – タイマA動作レジスタ

タイマAを動作・停止を行う。タイマを停止させると内部カウンタ値もクリアされる。

'0' : タイマA停止 ※初期値

'1' : タイマA動作

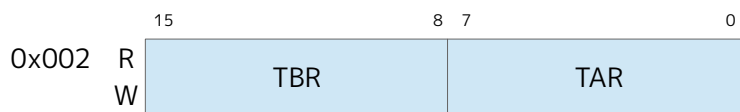
MUTE – ミュートレジスタ

ミュート信号のON/OFFを行う。

'0' : mute信号をネゲート

'1' : mute信号をアサート ※初期値

・ タイマレジスタ



TBR – タイマBインターバル時間設定レジスタ

タイマBのインターバル時間を0～255で設定する。

タイマBの内部カウンタ値は32fs毎に更新されるため、インターバル時間は生成時に設定されるサンプリング周波数により変わる。下記値はfs=32kHz時の値。

0 : 1ms間隔でインターバル ※初期値

1 : 2ms //

:

255 : 256ms //

タイマBの内部カウンタはTBSレジスタ='0'の時にゼロクリアされる。

TAR – タイマAインターバル時間設定レジスタ

タイマAのインターバル時間を0～255で設定する。

タイマAの内部カウンタ値はfs毎に更新されるため、インターバル時間は生成時に設定されるサンプリング周波数により変わる。下記値はfs=32kHz時の値。

0 : 31.25us間隔でインターバル ※初期値

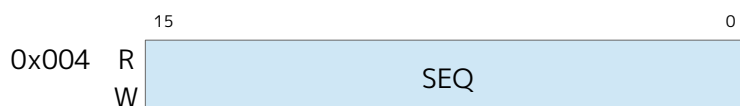
1 : 62.5us //

:

255 : 8000us //

タイマAの内部カウンタはTASレジスタ='0'の時にゼロクリアされる。

・ シーケンスカウントレジスタ



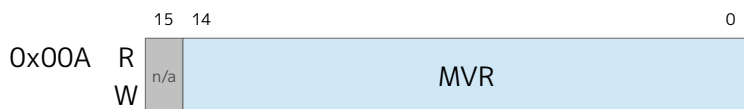
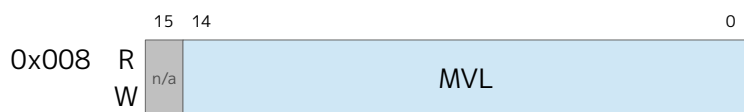
SEQ – シーケンスカウントレジスタ

タイマAの割り込み発生までのサイクル数を0～65535で指定する。

値が1以上であればタイマAのインターバルが発生する度にデクリメントされ、値が0の時にタイマAのインターバルが発生するとタイマAオーバーフローレジスタ(TAO)がアサートされる。

このレジスタへ書き込みを行うと、タイマAのオーバーフローレジスタ(TAO)がクリアされる。

・マスター音量レジスタ



MVL - 左マスター音量レジスタ

左の出力音量を0x0000～0x4000の範囲で設定する。音量はリニアスケール。

0x0000 : 最小値 ※初期値
:
0x4000 : 最大値

MVR - 右マスター音量レジスタ

右の出力音量を0x0000～0x4000の範囲で設定する。音量はリニアスケール。

0x0000 : 最小値 ※初期値
:
0x4000 : 最大値

・キー入力レジスタ



INKEY - キー入力レジスタ

外部キーの状態をスキャンした結果が格納される。書き込みは無効。

0x00Cは下位16bit、0x00Eは上位16bitが読み出される。

外部キースキャンはペリフェラルのリセットが解除されると自動で行われる。更新サイクルはfs/64で、fs=32kHzの場合は2msごとにアップデートされる。

●PCM音源レジスタ領域

	15	8	7	6	5	4	3	2	1	0	
0x080	n/a							SPEED			CH0速度レジスタ
0x082	n/a							STAT/FIFO			CH0ステータス/FIFOレジスタ
0x084	n/a							SPEED			CH1速度レジスタ
0x086	n/a							STAT/FIFO			CH1ステータス/FIFOレジスタ
:	:							:			
:	:							:			
0x09C	n/a							SPEED			CH7速度レジスタ
0x09E	n/a							STAT/FIFO			CH7ステータス/FIFOレジスタ
0x0A0	n/a							CH7 FE	CH6 FE	CH5 FE	CH4 FE
0x0A2	n/a							CH7 IRQ	CH6 IRQ	CH5 IRQ	CH4 IRQ
								CH3 FE	CH2 FE	CH1 FE	CH0 FE
								CH3 IRQ	CH2 IRQ	CH1 IRQ	CH0 IRQ
								PCM再生FIFOステータスレジスタ			
								PCM再生FIFO割り込みレジスタ			

・速度レジスタ

	15	8	7	0
+0 R	n/a			
W	SPEED			

SPEED - PCM再生速度レジスタ

PCMFIFOからPCMデータを読み出す速度を0~255で設定する。任意タイミングで変更可能。

0 : 等速 (256/256) ※初期値

1 : 1/256倍速

:

255 : 255/256倍速

再生速度は、生成時に指定した音源サンプリングレートが等速になる。

・ステータス/FIFOレジスタ

	15	8	7	1	0
+2 R	n/a				FE
W	n/a				PLAY
	PCMDATA				

PLAY - 再生ステータスレジスタ

PCMチャンネルの再生状態を示す。

'0' : 停止中 ※初期値

'1' : 再生中

FE - FIFOステータスレジスタ

PCMチャンネルの再生FIFOに空きがあるかどうかを示す。

'0' : 空きなし

'1' : FIFOに256ワード以上の空きあり ※初期値

PCMDATA - FIFO書き込みレジスタ

再生FIFOにPCMデータを書き込む。PCMデータは符号付き8bit。

		15		8	7	6	5	4	3	2	1	0			
0x0A0	R	n/a						CH7 FE	CH6 FE	CH5 FE	CH4 FE	CH3 FE	CH2 FE	CH1 FE	CH0 FE
	W							n/a							

存在しないチャネルの該当ビットは'0'が読み出される。

[illegible]

'1': 該当チャネルの割り込みを許可

PCM再生FIFOの割り込みはFIFOに空きが存在すると即座に割り込み要求が発行されるため、PCM停止中は割り込みを禁止しておくこと。

●WSG音源スロットレジスタ領域

	15	12	11	9	8	7	6	0	
0x100	VOL				PS	PAN			SLOT0音量レジスタ
0x102	BANK		OCT	STEP					SLOT0周波数レジスタ
0x104	VOL				PS	PAN			SLOT1音量レジスタ
0x106	BANK		OCT	STEP					SLOT1周波数レジスタ
:					:				
:					:				
0x1F8	VOL				PS	PAN			SLOT62音量レジスタ
0x1FA	BANK		OCT	STEP					SLOT62周波数レジスタ
0x1FC	VOL				PS	PAN			SLOT63音量レジスタ
0x1FE	BANK		OCT	STEP					SLOT63周波数レジスタ

・スロット音量レジスタ

	15	8	7	6	0
+0 R	VOL			PS	PAN
W					

VOL - スロット音量レジスタ

スロットの音量値を0～255で設定する。音量はリニアスケール。

0 : 音量0 (最小値)

1 : 音量1

:

255 : 音量255 (最大値)

再生速度は、生成時に指定した音源サンプリングレートが等速になる。

PS - スロット発音レジスタ

スロットの発音・停止を予約する。キーシンクロが発行された時に動作に反映される。

'0' : 停止

'1' : 発音

内部の波形読み出しアドレスは、スロットの発音が開始される ('0'→'1') タイミングで初期化される。キーシンクロの処理が終わる前にPSレジスタを書き換えた場合、書き換える前の動作はキャンセルされる。

PAN - パンポット設定/位相変調指定レジスタ

スロットのパンポットを1～127で設定する。位置はリニアスケール。

またこのレジスタに0を設定すると、次のスロットへの位相変調指定になる。

0 : 次のスロットへ位相変調をかける (オペレータモード)

1 : 左最大

:

64 : センター位置

:

127 : 右最大

位相変調指定 (オペレータモード) に設定した場合、該当スロットの波形データは発音されず、そのまま次のスロットの波形読み出しアドレスのオフセットに加算される。

変調は、波形データ値×VOLが位相オフセット量 ($-\pi \sim +\pi$ rad) として次のスロットに伝えられる。

・スロット周波数レジスタ



BANK - 波形テーブル指定レジスタ／拡張音源チャンネル指定レジスタ

このスロットで使用する波形テーブル番号を0～15で指定する。OCTレジスタおよびSTEPレジスタが0の場合は、拡張音源チャンネル番号の指定になる。PCM音源およびノイズ音源はここで指定する。

0000 : 波形テーブル0 (またはPCM音源チャンネル0)
 0001 : 波形テーブル1 (またはPCM音源チャンネル1)
 0010 : 波形テーブル2 (またはPCM音源チャンネル2)
 0011 : 波形テーブル3 (またはPCM音源チャンネル3)
 0100 : 波形テーブル4 (またはPCM音源チャンネル4)
 0101 : 波形テーブル5 (またはPCM音源チャンネル5)
 0110 : 波形テーブル6 (またはPCM音源チャンネル6)
 0111 : 波形テーブル7 (またはPCM音源チャンネル7)
 1000 : 波形テーブル8
 1001 : 波形テーブル9
 1010 : 波形テーブル10
 1011 : 波形テーブル11
 1100 : 波形テーブル12
 1101 : 波形テーブル13
 1110 : 波形テーブル14 (またはノイズ音源)
 1111 : 波形テーブル15

PCM音源の再生前には、このレジスタを使用して再生スロットを割り当てる必要がある。

OCT - オクターブ指定レジスタ

再生オクターブを0～7で指定する。

000 : オクターブ0 (STEP=0の場合は外部音源指定)
 001 : オクターブ1
 :
 111 : オクターブ7

STEP - ステップ指定レジスタ

再生音階を0～511で指定する。音階は生成時のサンプリングレートで変化する。このレジスタはバイト境界を跨いでいるため、ホストコントローラのバス幅が8bitの場合はスロット停止中のアクセスを推奨。

下記の値は $f_s=32\text{kHz}$ 時の代表値。

24 : C
 56 : C#
 89 : D
 125 : D#
 163 : E
 203 : F
 246 : F#
 291 : G
 339 : G#
 389 : A
 443 : A#
 499 : B

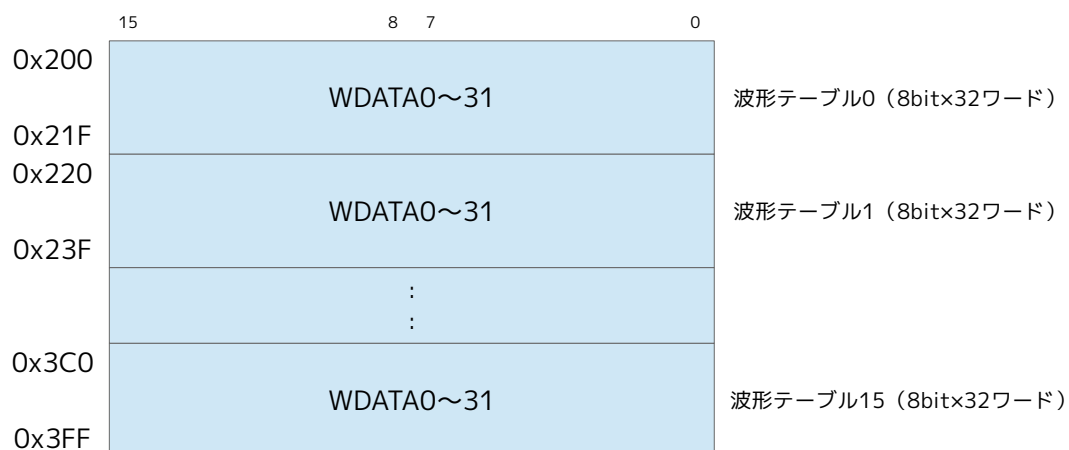
スロット再生周波数は次の式で表される。

$$F_{\text{slot}} = f_s / 32 \times ((512 + \text{STEP}) \times (2^{\text{OCT}}) / 32768) [\text{Hz}]$$

例) OCT = 4、STEP = 389 (O4A) の場合

$$32000 / 32 \times ((512 + 389) \times (2^4) / 32768) = 439.94\text{Hz}$$

●波形テーブル領域



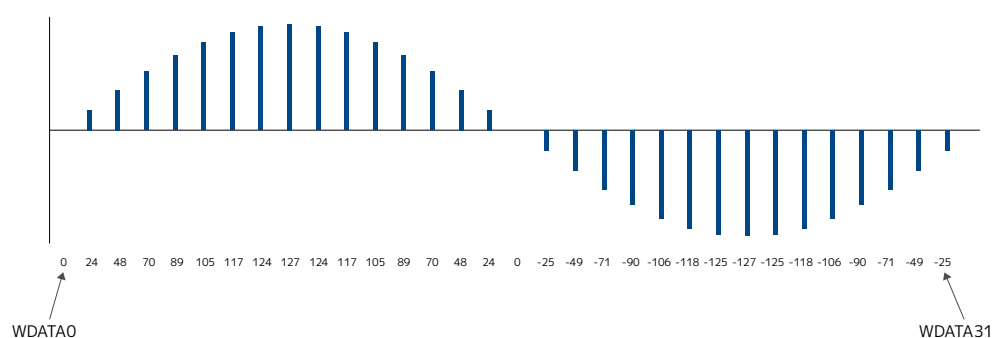
・波形テーブル

	15	8	7	0
+0	WDATA1		WDATA0	
+1	WDATA3		WDATA2	
	⋮			
+30	WDATA31		WDATA30	

WDATAN - 波形テーブルデータ

波形テーブルのサンプルデータを符号付き8bitで指定する。32サンプルで1周期の波形テーブルになる。

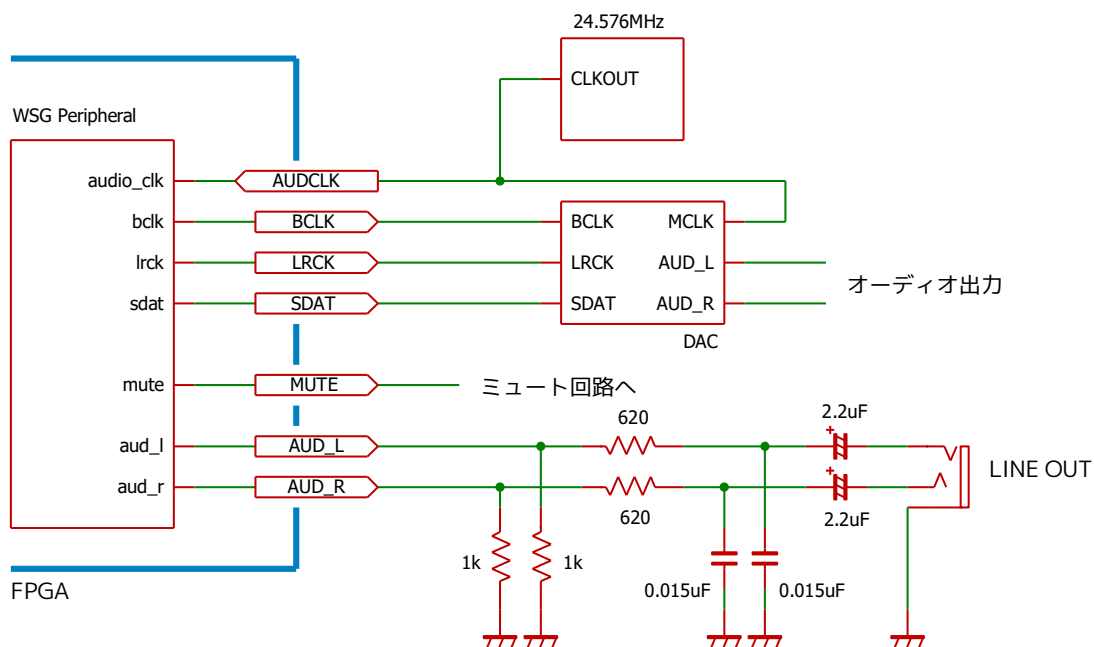
例) 正弦波の波形テーブル



波形テーブルのデータは1周期分となるため、再生時はWDATA31の次にWDATA0が読み出される。

●外部オーディオ信号接続

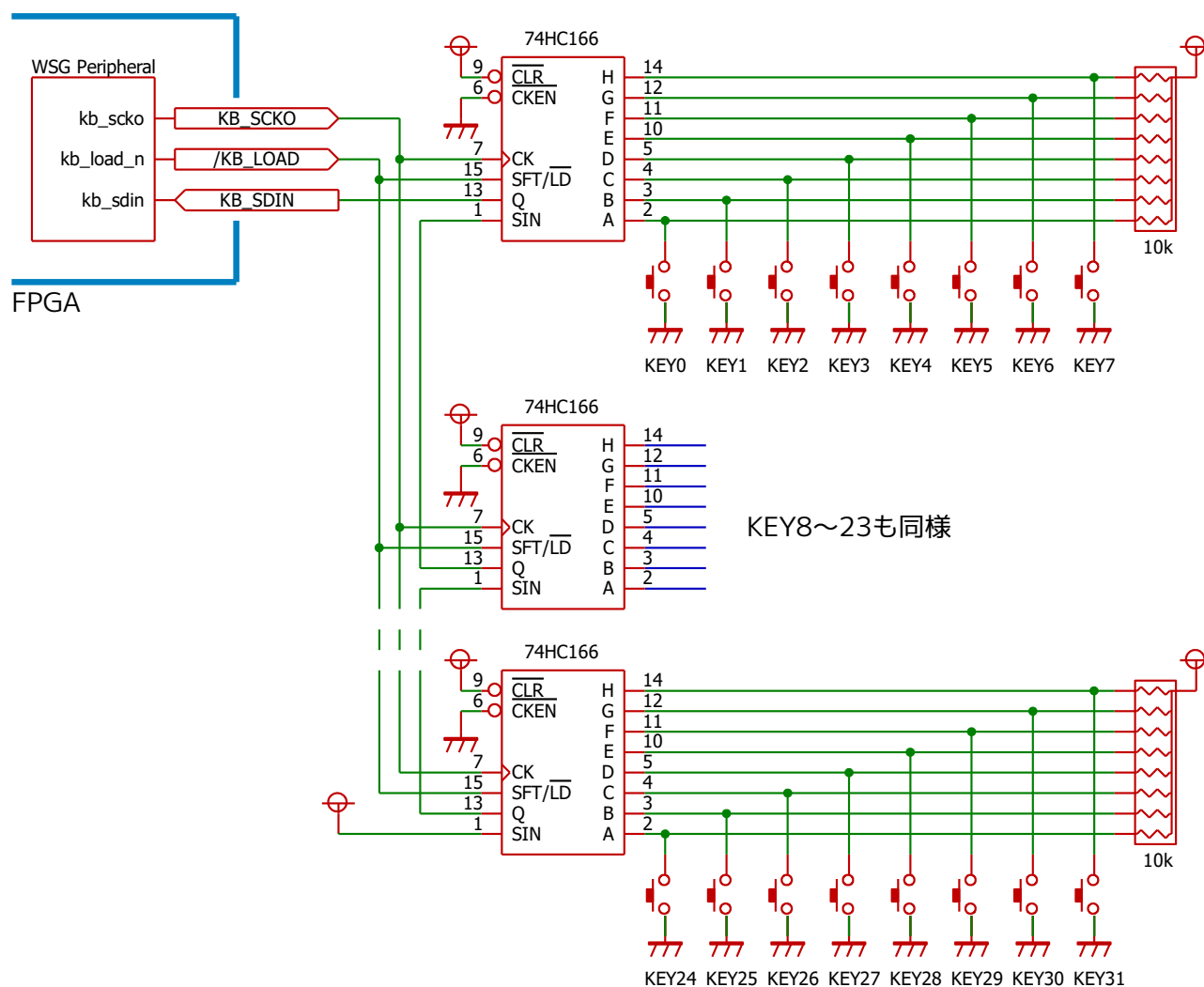
PERIDOT WSG音源からアナログ信号を出力するための外部回路例を下記に示す。



- ・ オーディオクロックを内部PLLで生成する場合、外部DAC用のMCLKはFPGAから出力する。
- ・ 外部DACは32fs、16bit右詰めフォーマットが受信できるものを選択する。またFPGAのVCCIOは外部DACを十分に駆動できる電圧で設定する。必要があればレベル変換を行う。
- ・ 1bit $\Delta\Sigma$ DACからの信号出力はVCCIOの電圧幅でスイングする。レベル調整を行う場合は別途ボリューム、アンプ等を付ける。
- ・ 電源投入時（コンフィグレーション時）やリセット時にポップノイズが発生するため、必要に応じて外部にミュート回路を付けること。

●外部キー信号接続

PERIDOT WSG音源へのキー入力を行う回路を下記に示す。



- ・ 74HC166のVCC電圧はFPGAのバンク電圧にあわせる。
- ・ KEY0～31がINKEYレジスタのbit0～31に対応する。
- ・ 74HC166を最大4つまで接続できる。最後のSINはVCCまたはGNDに接続する。使用しないキー入力もVCCまたはGNDに接続すること。

●ペリフェラルの初期化

PERIDOT WSG音源の初期化手順を下記に示す。

1. マスター音量レジスタを左右とも0に設定する。
2. タイマA・タイマBを停止、割り込みをマスクしてミュートレジスタをセットする。
3. 全てのPCMチャンネルの割り込みをマスクする。
4. 全てのスロットのPSレジスタを'0'にセットする。（発音停止を予約）
5. KSレジスタを'1'にセット後、'0'になるのを待つ。（全スロット停止）
6. 全てのPCMチャンネルの再生が終了するのを待つ。
7. 波形テーブルにデータを書き込む。

●スロットの発音

PERIDOT WSG音源のスロットの発音手順を示す。

1. KSレジスタが'0'になるのを待つ。（キーシンクロが終了するのを待つ）
2. スロットのVOL, PS, PAN, BANK, OCT, STEPLEジスタを更新する。
3. 全て発音スロットに対して2の処理を行う。
4. KSレジスタを'1'にセットする。（キーシンクロ発行）

●拡張PCM音源の発音

拡張PCM音源部の発音手順を示す。

1. KSレジスタが'0'になるのを待つ。（キーシンクロが終了するのを待つ）
2. PCM音源に割り当てるスロットについて下記のように設定する。
VOL=音量, PS=1, PAN=位置, BANK=PCMチャンネル(0~7), OCT=0, STEP=0
3. 必要があれば他のスロットに対して2の処理を行う。
4. KSレジスタを'1'にセットする。（キーシンクロ発行）
5. 該当PCMチャンネルのSPEEDレジスタを設定する。
6. 該当PCMチャンネルのFEレジスタが'1'であればPCMデータを書き込む。
7. 再生終了まで6の処理を繰り返す。

●変更履歴

2017/05/08

WSG Rev.2リリース / s.osafune

- ・レジスタアドレスデコードの不具合を修正
- ・マスターボリュームレジスタの変更
- ・タイマAにシーケンサカウンタ機能を追加
- ・外部キー入力機能を追加

2017/04/04

WSG Rev.1リリース / s.osafune