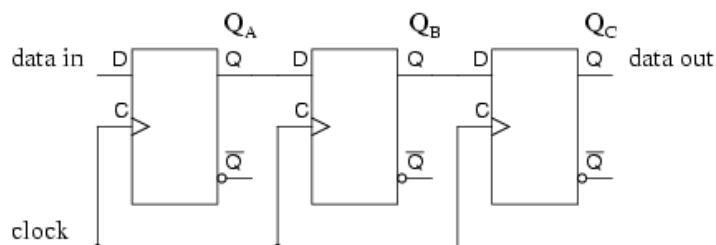
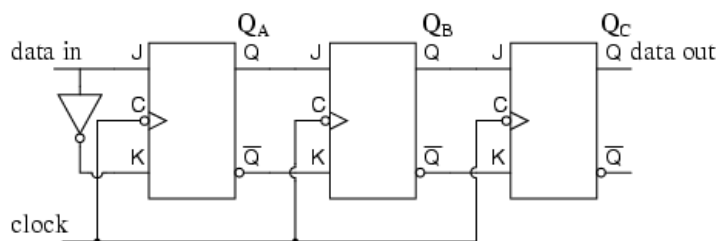


1. Shift register에 대해 조사하시오.

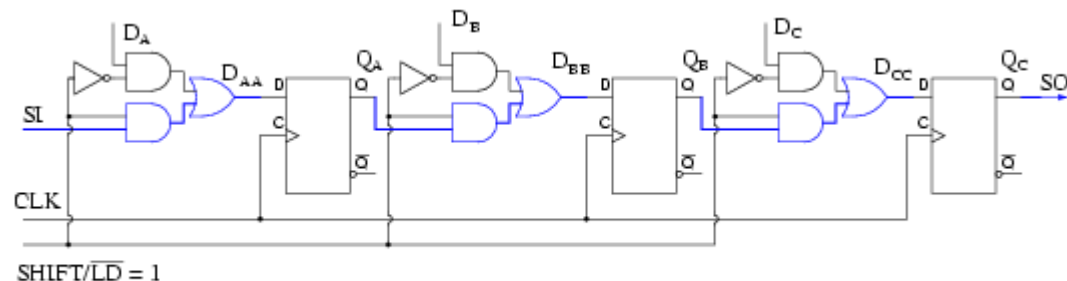
Shift Register는 한 Clock 주기가 끝날 때마다 저장되어 있던 데이터가 1bit씩 shift되어 이동하는 회로이다. Flip-Flop을 연결하여. 만들며 입, 출력 방식에 따라 크게 4종류로 나눈다. (직렬 입력, 직렬 출력 / 직렬 입력, 병렬 출력 / 병렬 입력, 직렬 출력 / 병렬 입력, 병렬 출력) [직렬 입력, 직렬 출력]은 입력 데이터를 지연시켜 출력하는 역할을 한다. [직렬 입력, 병렬 출력]과 [병렬 입력, 직렬 출력]은 이름 그대로 각각 직렬 입력 데이터를 병렬로 전환, 병렬 입력 데이터를 직렬로 전환하는 역할을 한다. [병렬 입력, 병렬 출력]은 앞의 3가지 회로의 기능을 모두 수행 가능한 보편적 형태의 회로이다. 다음은 Shift Register 4 종류의 회로도이다. (Serial: 직렬, Parallel: 병렬)



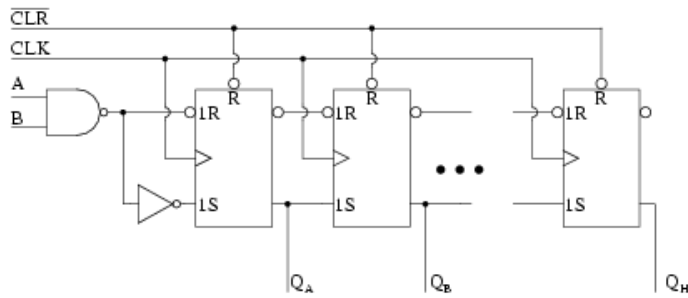
Serial-in, serial-out shift register using type "D" storage elements



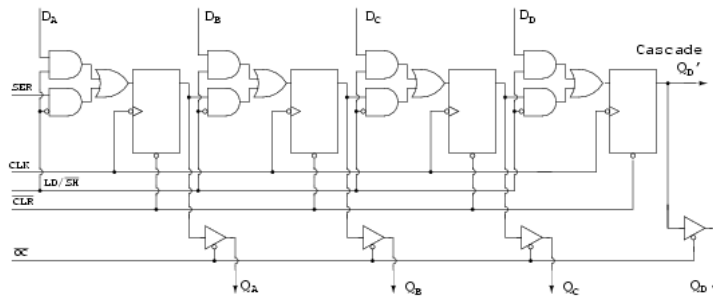
Serial-in, serial-out shift register using type "JK" storage elements



Parallel-in/ serial-out shift register showing shift path



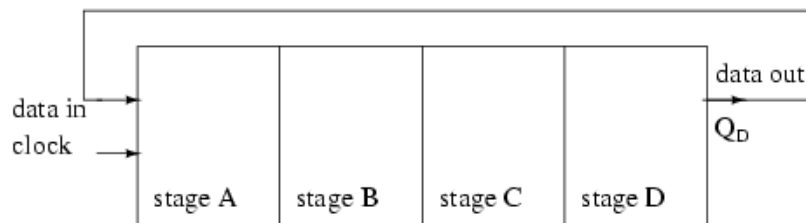
Serial-in/ Parallel out shift register details



74LS395 parallel-in/ parallel-out shift register with tri-state output

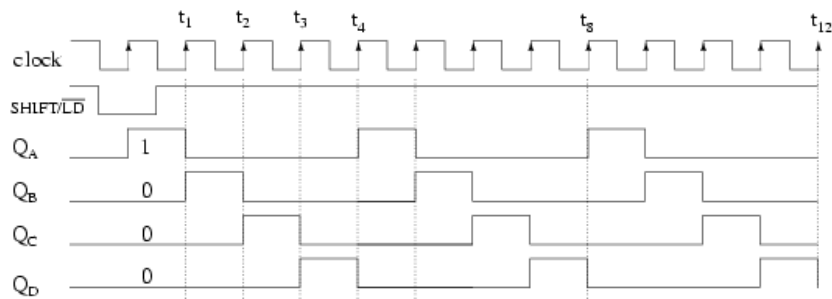
2. Ring Counter에 대해서 조사하시오.

Ring Counter의 개형은 다음과 같다.



Ring Counter, shift register output fed back to input

Shift Register의 출력은 다시 입력으로 들어간다. Shift Register 내의 데이터 패턴은 Clock 신호가 들어올 때까지 재계산된다. 위와 같은 경우, 4 Clock마다 데이터 패턴이 반복된다.



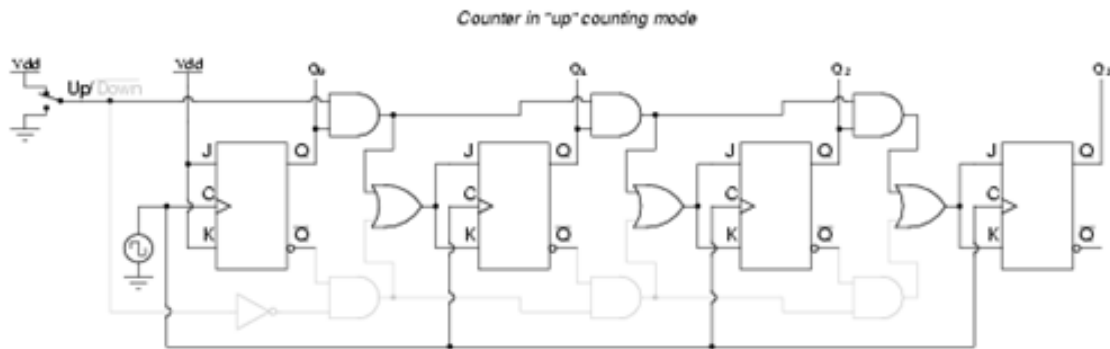
Load 1000 into 4-stage ring counter and shift

일반적으로 위와 같이 1000과 같은 값으로 reset하여 사용한다. Clock의 Pulse마다 이동하는 성질을 이용하여, 직렬 통신 회로의 기초가 되는 회로로 쓰인다.

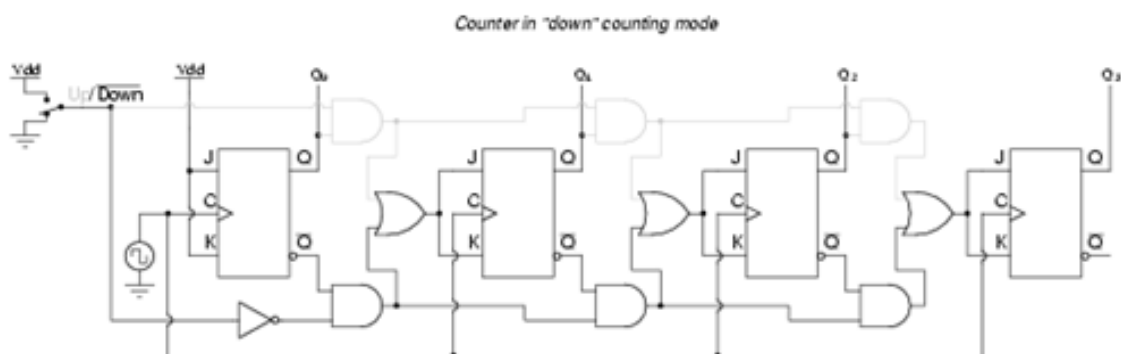
3. UP DOWN Counter에 대해서 조사하시오.

Up Down Counter는 Up 및 Down 동작에 대해 각각 적절한 비트 조건을 감지하는 AND gate의 이중 라인을 사용하여 Up 및 Down의 Count 모드 중 선택할 수 있는 Counter 회로를 구축한 다음에 OR gate를 사용하여 AND gate 출력을 각각 다음 Flip-Flop의 J, K 입력에 집어넣는다. (JK Flip-Flop 사용)

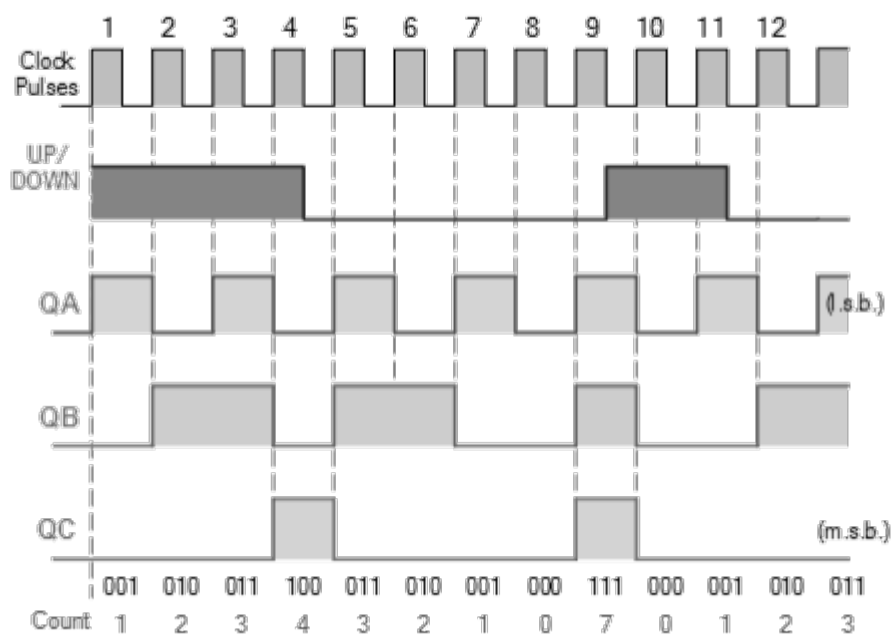
아래는 Up Counting mode일 때의 회로이고,



다음은 Down Counting mode일 때의 회로이다.

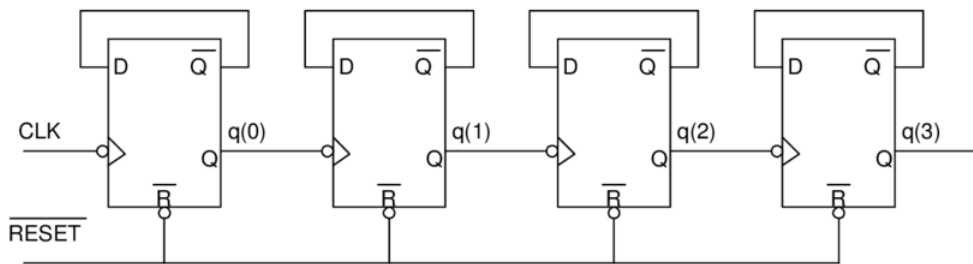


아래와 같이 보듯이 Up/Down 신호를 번갈아 바꿔가며 출력을 올리거나 내릴 수 있다.

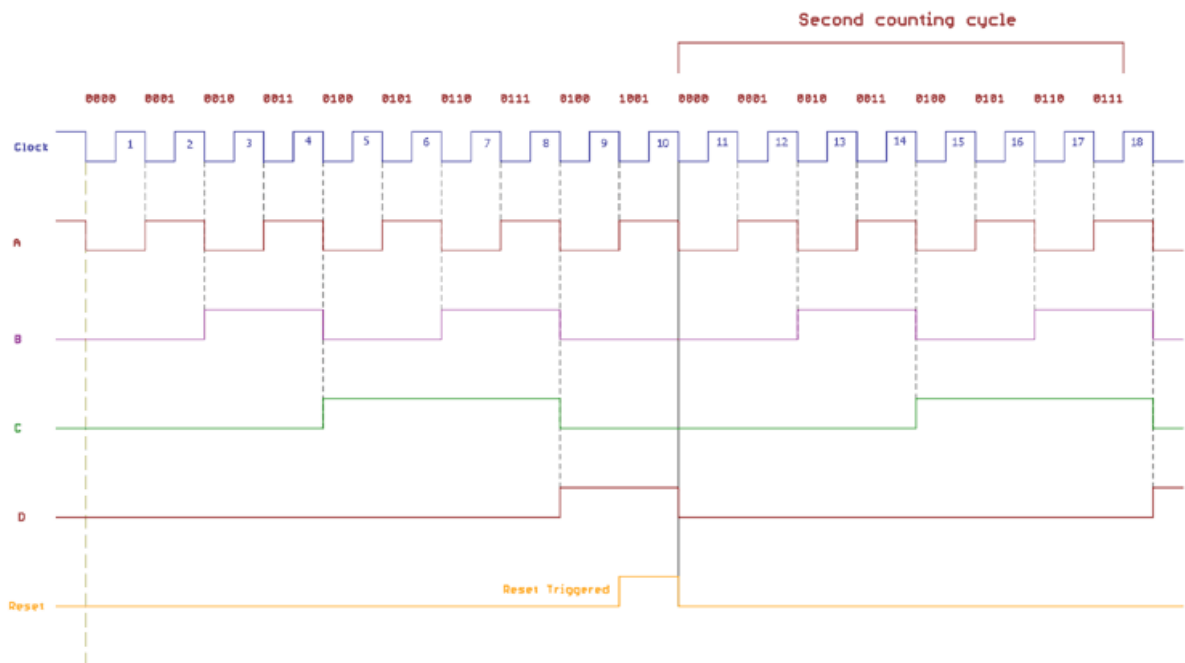


4. Ripple Counter에 대해서 조사하시오.

Ripple Counter는 첫번째 Flip-Flop만 외부 Clock에 의해 작동되는 비동기(asynchronous) 회로이다. (Asynchronous Counter) Clock Pulse가 Flip-Flop을 통해 Ripple을 발생시키기 때문에 Ripple Counter라고 불린다. 4개의 Flip-Flop을 사용하게 되면, Count의 범위는 0000 ~ 1111이다. (2^4-1) Count up일 때는 0000, 0001, 0010, ... 1111으로 증가하고 Count down일 때는 1111, 1110, ... 0000과 같이 진행된다.

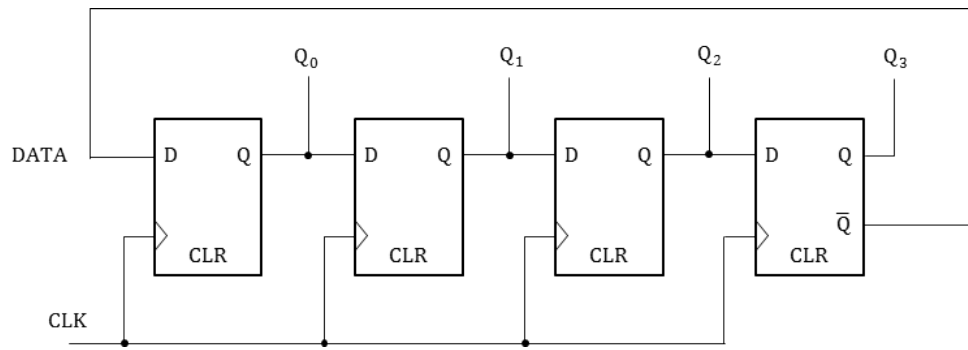


Ripple Counter의 회로는 위와 같으며,
아래는 클럭 신호의 동작과 4개의 출력 상태를 보여준다.



5. 기타 이론.

Ring Counter가 마지막 Flip-Flop의 출력이 첫번째 Flip-Flop의 입력에 연결되어 있는 반면에, Johnson Counter는 마지막 Flip-Flop의 출력 중 NOT 출력을 첫번째 Flip-Flop의 입력에 연결되어 있다. 다음은 Johnson Counter의 회로 개형이다.



진리표는 아래와 같다.

State	Q_0	Q_1	Q_2	Q_3
0	L	L	L	L
1	H	L	L	L
2	H	H	L	L
3	H	H	H	L
4	H	H	H	H
5	L	H	H	H
6	L	L	H	H
7	L	L	L	H
0	L	L	L	L