

2ή Εργαστηριακή Άσκηση

ΣΧΕΔΙΑΣΗ ΒΑΣΙΚΩΝ ΒΑΘΜΙΔΩΝ ΤΟΥ DATA PATH ΕΝΟΣ ΑΠΛΟΥ ΕΠΕΞΕΡΓΑΣΤΗ

11/03/2018

Ομάδα LAB31235515

ΧΡΗΣΤΟΣ ΖΗΣΚΑΣ 2014030191

ΑΝΤΩΝΗΣ ΑΝΤΩΝΑΚΑΚΗΣ 2014030160

Σκοπός εργαστηριακής άσκησης

Είναι η εντριβή με τη γλώσσα για τον ορισμό της αρχιτεκτονικής εντολών ως αντικείμενο μελέτης. Παράλληλα, ακολουθεί η σχεδίαση των βαθμίδων που συντελούν κομμάτια ενός απλού επεξεργαστή και αφορούν βαθμίδες για τις παρακάτω λειτουργίες:

- Ανάκληση εντολών
- Αποκωδικοποίηση εντολών
- Εκτέλεση εντολών
- Πρόσβαση μνήμης

Η υλοποίηση ολόκληρης της σχεδίασης διαθέτει το αρχείο καταχωρητών και την υπολογιστική μονάδα (ALU) σε συνδυασμό με επιπρόσθετα στοιχεία μνήμης καθώς και συνδυαστική λογική

Προεργασία

Παρουσιάζονται οι συσχετίσεις που αφορά την αρχιτεκτονική συνόλου εντολών ενός non-pipelined επεξεργαστή βασισμένου σε υποσύνολο αρχιτεκτονικής συνόλου εντολών CHARIS-4.

Η αρχιτεκτονική συνόλου εντολών αποτελείται:

- 32 καταχωρητές των 32 bits. Ο καταχωρητής R0 είναι πάντα μηδέν.
- 32 bit πλάτος εντολών με μμέγεθος και θέση πεδίων που περιγράφονται παρακάτω.
- Εντολές αριθμητικών και λογικών πράξεων: add, sub, and, not, or, shr, shl, sla, rol, ror, li, addi, andi, ori.
- Εντολές διακλάδωσης: b, beq, bneq.
- Εντολές μνήμης: lb, sb, lw, sw.

Οι παραπάνω εντολές έχουν δύο τύπους format:

6-bits	5-bits	5-bits	5-bits	5-bits	6-bits
Opcode	rs	rd	rt	not-used	func

6-bits	5-bits	5-bits	16-bits
Opcode	rs	rd	Immediate

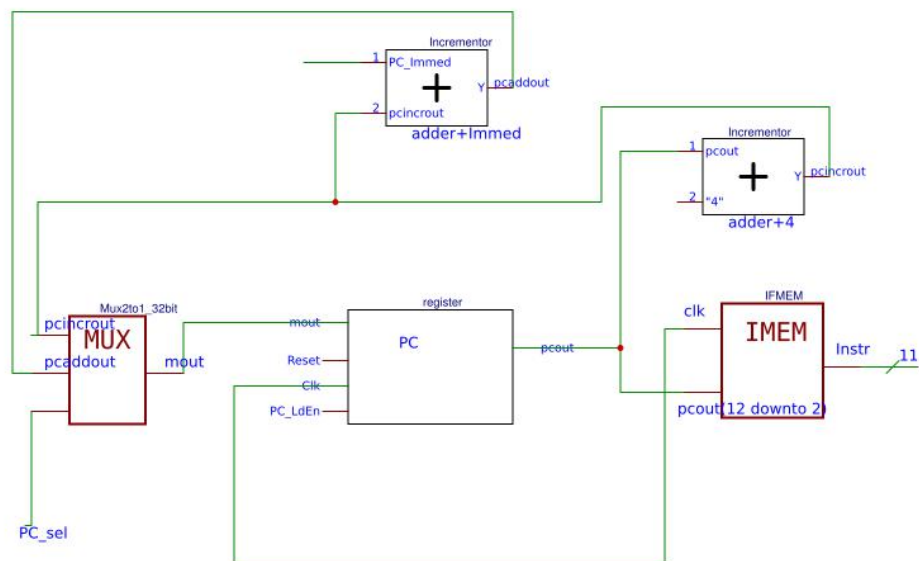
Παράλληλα , παρουσιάζονται σχηματικά διαγράμματα των βαθμίδων ξεχωριστά, για την απεικόνιση της λειτουργικότητας τους η οποία συνεισφέρει στη μερική υλοποίηση του datapath ενώ ολοκληρώνεται σε συνδυασμό με αντικείμενα συνδυαστικής λογικής.

Κωδικοποίηση των εντολών

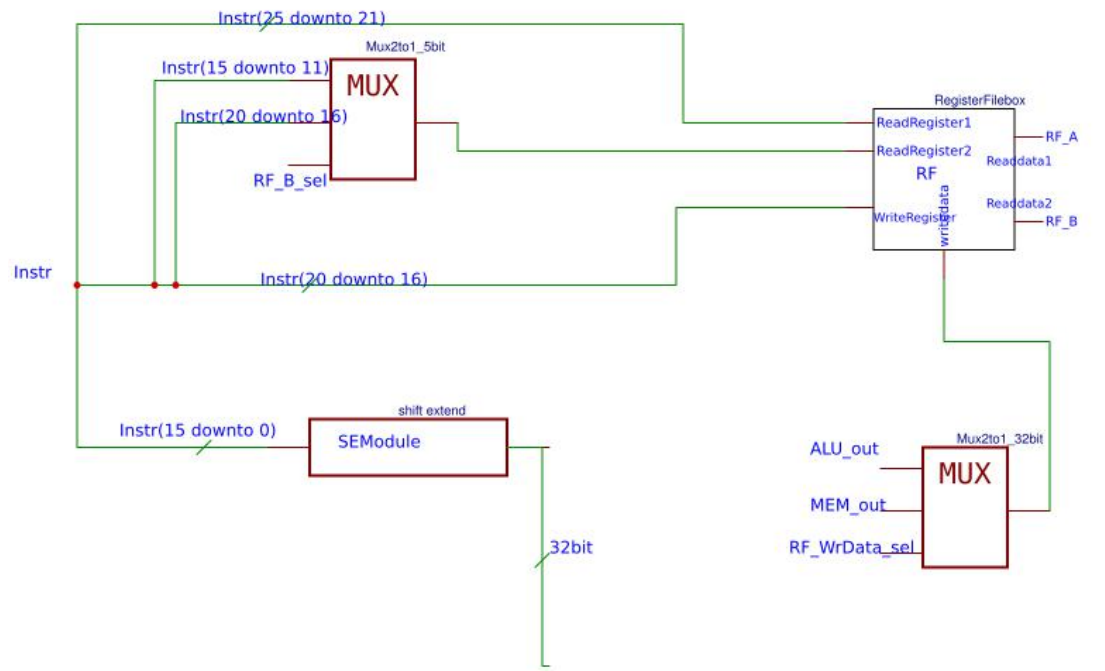
Opcode	FUNC	ΕΝΤΟΛΗ	ΠΡΑΞΗ
100000	110000	add	$RF[rd] \leftarrow RF[rs] + RF[rt]$
100000	110001	sub	$RF[rd] \leftarrow RF[rs] - RF[rt]$
100000	110010	nand	$RF[rd] \leftarrow RF[rs] \text{ NAND } RF[rt]$
100000	110100	not	$RF[rd] \leftarrow \neg RF[rs]$
100000	110011	or	$RF[rd] \leftarrow RF[rs] \mid RF[rt]$
100000	111000	sra	$RF[rd] \leftarrow RF[rs] \gg 1$
100000	111001	sll	$RF[rd] \leftarrow RF[rs] \ll 1$ (Logical, zero fill LSB)
100000	111010	srl	$RF[rd] \leftarrow RF[rs] \gg 1$ (Logical, zero fill MSB)
100000	111100	rol	$RF[rd] \leftarrow \text{Rotate left}(RF[rs])$
100000	111101	ror	$RF[rd] \leftarrow \text{Rotate right}(RF[rs])$
111000	-	li	$RF[rd] \leftarrow \text{SignExtend}(Imm)$
111001	-	lui	$RF[rd] \leftarrow Imm \ll 16$ (zero-fill)
110000	-	addi	$RF[rd] \leftarrow RF[rs] + \text{SignExtend}(Imm)$
110010	-	nandi	$RF[rd] \leftarrow RF[rs] \text{ NAND ZeroFill}(Imm)$

110011	-	ori	$RF[rd] \leftarrow RF[rs] \mid \text{ZeroFill}(Imm)$
111111	-	b	$PC \leftarrow PC + 4 + (\text{SignExtend}(Imm) \ll 2)$
000000	-	beq	if ($RF[rs] == RF[rd]$) $PC \leftarrow PC + 4 + (\text{SignExtend}(Imm) \ll 2)$ else $PC \leftarrow PC + 4$
000001	-	bne	if ($RF[rs] != RF[rd]$) $PC \leftarrow PC + 4 + (\text{SignExtend}(Imm) \ll 2)$ else $PC \leftarrow PC + 4$
000011	-	lb	$RF[rd] \leftarrow \text{ZeroFill}(31 \text{ downto } 8) \& \text{MEM}[RF[rs] + \text{SignExtend}(Imm)](7 \text{ downto } 0)$
000111	-	sb	$\text{MEM}[RF[rs] + \text{SignExtend}(Imm)] \leftarrow \text{ZeroFill}(31 \text{ downto } 8) \& RF[rd](7 \text{ downto } 0)$
001111	-	lw	$RF[rd] \leftarrow \text{MEM}[RF[rs] + \text{SignExtend}(Imm)]$
011111	-	sw	$\text{MEM}[RF[rs] + \text{SignExtend}(Imm)] \leftarrow RF[rd]$

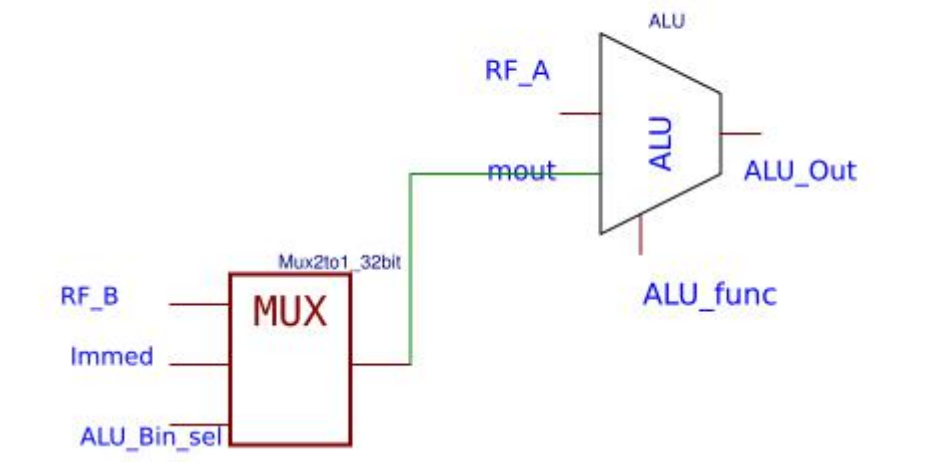
Βαθμίδα ανάκλησης εντολών (IF)



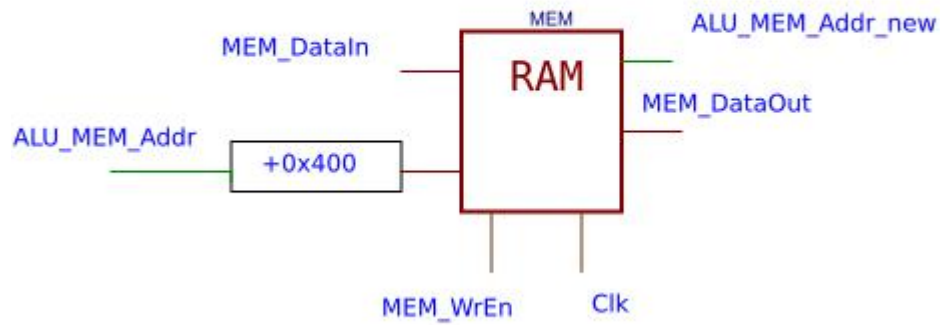
Βαθμίδα αποκωδικοποίησης εντολών (DECODE)



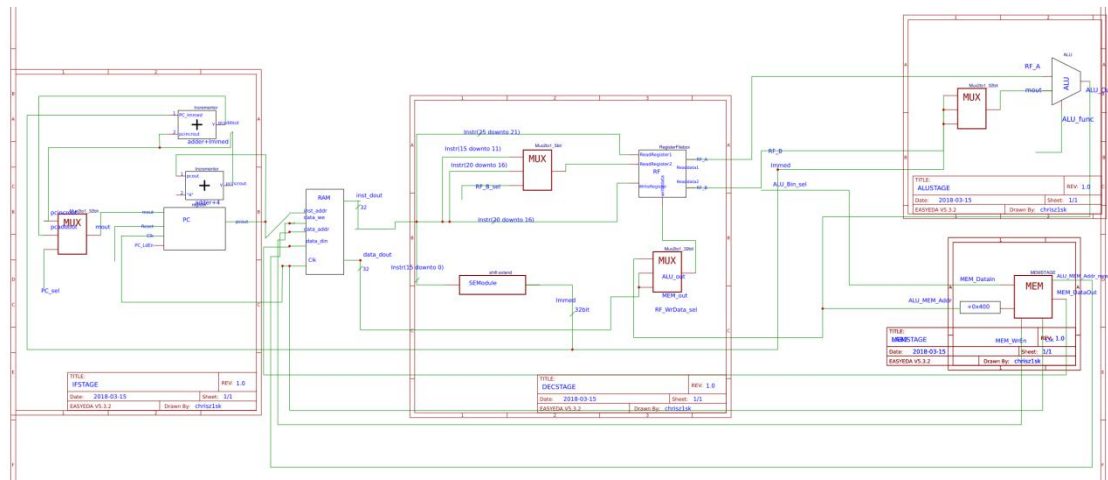
Βαθμίδα Εκτέλεσης Εντολών (ALU)



Βαθμίδα Πρόσβασης Μνήμη (MEM)



Συνολική Βαθμίδα (Datapath)



Περιγραφή

Το ζήτημα της αρχιτεκτονικής εντολών αφορά την κωδικοποίηση του CHARIS , παρατηρώντας την ομαδοποίηση τους για την όσο το δυνατόν ευκολότερη αποκωδικοποίηση τους για την παραγωγή των σημάτων ελέγχου του ολοκληρωμένου συστήματος.

Όσον αφορά τη βαθμίδα IF συνεισφέρει στην οργάνωση της μνήμης σύμφωνα με τις εντολές CHARIS ενώ παράλληλα διευθετεί τις εντολές branch. Αποτελείται από τον καταχωρητή program counter , αθροιστές και ένα πολυπλέκτη που στις εντολές branch καθοδηγεί την μνήμη σύμφωνα με την τιμή που αποδίδεται στο Immediate. Η τιμή του Immediate υφίσταται ολίσθηση σε αυτές τις εντολές για σωστή διαχείριση της μνήμης . Διαφορετικά η διεύθυνση της μνήμης αυξάνεται κατά μια θέση και η οποία ενημερώνει τον καταχωρητή(+4 bits = 1 θέση στη μνήμη).

Ακολούθως, η βαθμίδα DECODE διαχειρίζεται από ένα αρχείο καταχωρητών, πολυπλέκτες και μια μονάδα που μετατρέπει το immediate στη κατάλληλη κωδικοποίηση του για την περάτωση των εντολών της αρχιτεκτονικής. Ο πολυπλέκτης εισόδου δεδομένων αφορά εντολές είτε store και παίρνει δεδομένα από τη μνήμη και τα ενημερώνει για εγγραφή, είτε οποιοσδήποτε άλλες εντολές τις οποίες εισέρχονται από την έξοδο της ALU. Οι διευθύνσεις εγγραφείς εξαρτώνται από τις εκάστοτε εντολές που εκτελούνται και διαμορφώνονται από τα format των εντολών(ενεργοποιούνται/απενεργοποιούνται τα control των πολυπλεκτών) . Για R-type εντολές το control του πολυπλέκτη στην είσοδο του register file απενεργοποιείτε ώστε οι τιμές των καταχωρητών rs,rt να αλληλεπιδρούν και να αποθηκεύονται στον rd. Η κωδικοποίηση του immediate πραγματοποιείται σύμφωνα με την αρχιτεκτονική των εντολών.

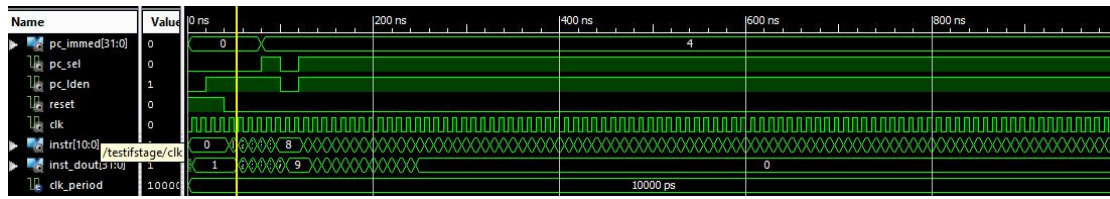
Επιπλέον , σύμφωνα με τη βαθμίδα ALU που διαθέτει την μονάδα υπολογισμών ALU καθώς και ένα πολυπλέκτη εξέρχονται τα αποτελέσματα που διευθετεί η ALU. Το control της ALU επηρεάζει τους υπολογισμούς (shift,logic,arithmetic) ενώ το control του πολυπλέκτη επηρεάζει την είσοδο και αφορά την εισροή του immediate στο αποτέλεσμα λόγω της εκάστοτε εντολή (προέρχεται από την μονάδα κωδικοποίηση του immediate)

Η σχεδίαση ολοκληρώνεται με την βαθμίδα MEM .Η πραγματική διεύθυνση που φτάνει στη μνήμη είναι το εξερχόμενο από την ALU προστιθέμενη 0x400- η βαθμίδα MEM το δέχεται ως διεύθυνση. Τα δεδομένα της μνήμης εισέρχονται από τη βαθμίδα MEM και κατευθύνονται στη μνήμη RAM . Εξυπηρετεί ουσιαστικά σαν ενδιάμεσο βήμα ώστε τα δεδομένα να οδηγούνται στη RAM

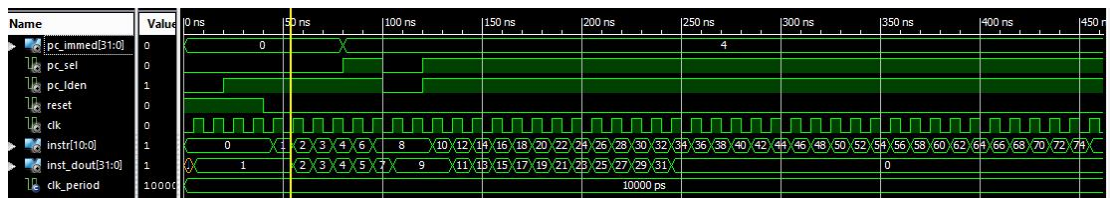
Κυματομορφές-Προσομοίωση

Παρουσιάζονται οι κυματομορφές των ποικίλων βαθμίδων

Βαθμίδα ανάκλησης εντολών (Μονάδα IF)

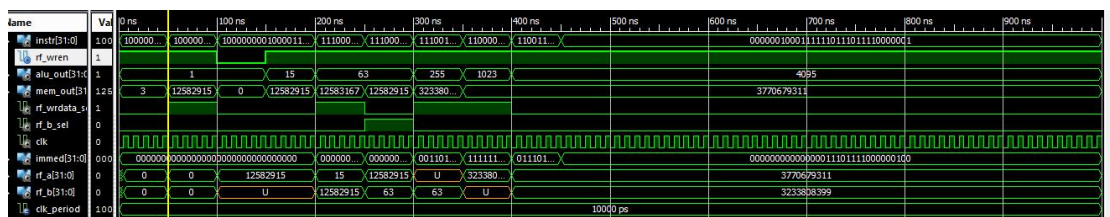


Η είσοδος που δέχεται η βαθμίδα IF επιδέχεται την λειτουργικότητα της σχεδίασης .Η μνήμη ξεκινάει από την μηδενική θέση και το σύστημα περιμένει να απενεργοποιηθεί το σήμα reset . Με reset & enable το σύστημα μένει αδρανές. Το reset “πέφτει” και η μνήμη διευθύνεται . Κάθε φορά που εκτελείται μια εντολή εκτός branch , η μνήμη παρατείνεται κατά μια θέση (+4 bits). Κατά την εκτέλεση εντολών branch η μνήμη αυξάνεται επιπρόσθετα σύμφωνα με την διεύθυνση του immediate .Απενεργοποιείται το enable και η βαθμίδα αδρανοποιείται.

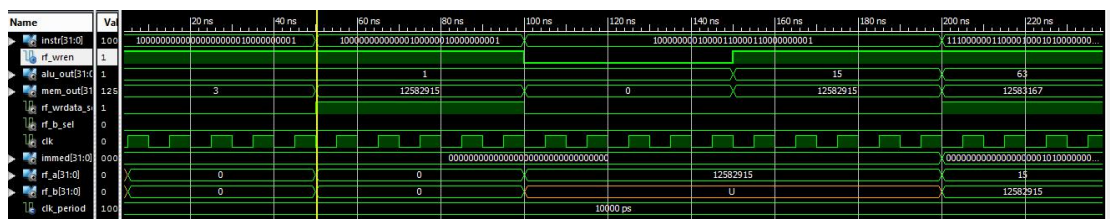


Ενεργοποιείται το enable και συνεχίζεται η λειτουργία του κυκλώματος θεωρώντας ότι δεχόμαστε εντολές branch και η τιμή της μνήμη μεγαλώνει κατά την τιμή του Immediate-ολισθοαίνοντας το κατά 2 θέσεις ώστε να αναφερόμαστε σε θέσεις μνήμης- αναφερόμενοι πάντα για word addressable μνήμη. Η κατάληξη λοιπόν της σχεδίασης φτάνει στο να διαβάσει ολόκληρο το αρχείο εισόδου χωρίς και με διακλάδωση στη μνήμη.

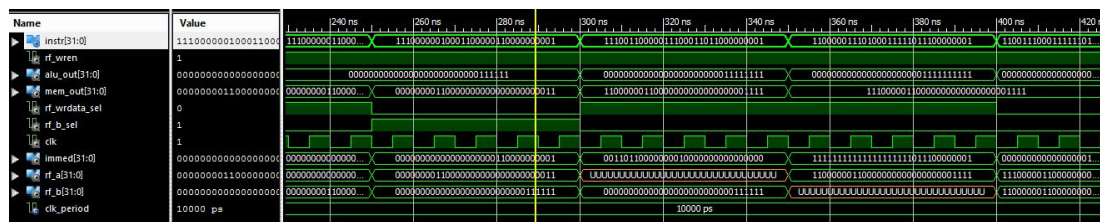
Βαθμίδα αποκωδικοποίησης εντολών (Μονάδα DEC)



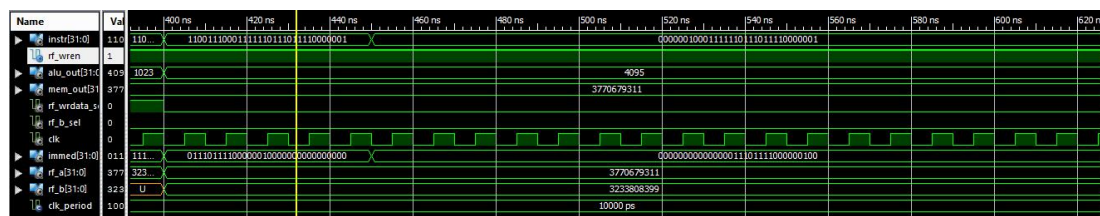
Αυτό το κομμάτι της σχεδίασης αποκωδικοποιεί την εντολή που εξάγεται από τη μνήμη. Χωρίζεται η εντολή σε κομμάτι ανάγνωσης & εγγραφής ,Orcode , Immediate και τα δεδομένα εισόδου τίθενται προς εγγραφή στο αρχείο καταχωρητών.



Οι αρχικές διευθύνσεις ανάγνωσης αφορούν το μηδενικό καταχωρητή στον οποίο είναι αδύνατο να υπάρξει εγγραφή. Ως παραγόμενο εμφανίζεται μηδενική έξοδος ενώ το Immediate εξαρτάται από τον τύπο των εντολών που υλοποιούνται (Rtype, Itype, Store, branch, Load). Για R-type το Immediate είναι μηδέν. Διαφοροποιείται μόνο η διεύθυνση εγγραφής οπότε στον καταχωρητή 2 εγγράφεται η τιμή που προέρχεται από την MEM. Εξαρτάται από τον έλεγχο του πολυπλέκτη της εισόδου δεδομένων. Για 0 το αποτέλεσμα προέρχεται από την ALU αλλιώς από την μνήμη. Ως συνέχεια γίνεται ανάγνωση στο καταχωρητή 2 και 1 ενώ γράφεται ο καταχωρητής 3. Απενεργοποιείται το enable οπότε δεν υπάρχει εγγραφή. Ενεργοποιείται και συνεχίζεται. Ως είσοδο ανάγνωσης μπαίνει η προηγούμενη διεύθυνση και επαληθεύεται η εγγραφή.

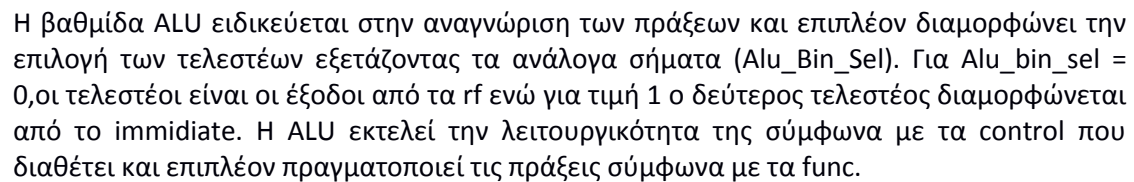


Συνεχίζεται το τεστ για εντολές τύπου I. Το immediate δέχεται sign extend ενώ η εγγραφή προέρχεται από την μνήμη. Οι εγγραφές συνεχίζουν και επαληθεύονται προσδευτικά ενώ παρουσιάζονται και οι μετατροπές του immediate σύμφωνα με το opcode που εμφανίζει η εντολή. Επαληθεύεται ο καταχωρητής 3 και γράφεται ο καταχωρητής 6 από την ALU. Το control του πολυπλέκτη εισόδου όταν είναι ενεργό βοηθάει στο να περνάει η διεύθυνση εγγραφής και ανάγνωσης#2. Αποθηκεύονται τιμές στους διάφορους καταχωρητές ενώ παράλληλα ελέγχονται και οι τιμές που λαμβάνει το immediate



Opcode	Instr-16bit	Immediate-32 bit
111000 (SignExtend)	0000110000000001	000000000000000000011000000001
111001 (Imm<<16(zero fill))	0011011000000001	00110110000000010000000000000000
110000 (SignExtend(Imm))	1111011100000001	11111111111111111111011100000001
110011 (ZeroFill(Imm))	0111011110000001	00000000000000000111011110000001
000000 SignExtend(Imm)<<2	0111011110000001	0000000000000000011101111000000100
100000	X	00000000000000000000000000000000

Βαθμίδα εκτέλεσης εντολών (Μονάδα ALU)

[illegible]

The timing diagram illustrates the execution of the instruction `MOV AL, 0101` on an 8086 microprocessor. The horizontal axis represents time in nanoseconds (ns), ranging from 400 ns to 900 ns. A vertical yellow line indicates the start of the instruction execution at 550 ns.

The diagram shows the following data:

- Value:** The value of the AL register, which is 0000000000000000 until 550 ns, then changes to 0000000000000011, and finally to 0000000000000100.
- Instruction:** The instruction stream, which is 0101 0000 0000 0000 0000 0000 0000 0000, starting at 550 ns.
- Data:** The data bus, which shows the instruction bytes 0010, 0011, 0100, and 1101, starting at 550 ns.

[illegible]

Και η διεύθυνση εξόδου να τεθεί ως εξαγόμενο. Για απενεργοποίηση-ενεργοποίηση του enable η μνήμη επαναλαμβάνει εγγραφή δεδομένων.

Συμπεράσματα/Προβλήματα

Η εργαστηριακή άσκηση καταλήγει σε σημαντικά αποτελέσματα καθώς συνεχίζεται η πρόοδος της υλοποίηση του επεξεργαστή με την ανάλυση σε βαθμίδες επεξεργασίας εντολών ενώ εξετάζεται η κατάταμσή και η διαχείριση της μνήμης για datapath ενός κύκλου