DOCUMENTAȚIE DE PROIECT DESPRE

IMPLEMENTAREA MICROCONTROLERULUI PICOBLAZE PE 8 BIŢI



STUDENT

PROFESOARĂ

AIERIZER SAMUEL

DIANA POP

Grupa

30212

DATA

20 05 2019

1. Specificație proiect	2
2. Schemă bloc3. Proiectare şi implementare	3
Afișor	5
Kcpsm	5
Program Memory	5
Program Flow Control	6
Counter	6
Program Counter Stack	6
Register Block	7
Control Unit	7
ALU	7
Bloc Logic	8
Load	8
And	8
Or	8
Xor	8
Bloc Arithmetic	8
Add	9
Subb	9
Şiftare Dreapta	9
Şiftare Stânga	9
Port Address Control	10
Clock Split	10
Zero Cary Flags	10
Interrupt Flag Store	10
5. Justificarea soluției alese	11
6. Utilizare și rezultate	12
Resurse folosite	12
Resurse necesare	12
Descrierea utilizării	12
Rezultate obținute	12
7. Posibilități de dezvoltare	15

1. Specificație proiect

Proiectul constă din implementarea microcontrolerului PicoBlaze pe 8-biți conform documentației sale. Proiectul implementează toate instrucțiunile de control al programului, de logică, de aritmetică, de șiftare și rotire și de input/output. Singurele instrucțiuni ce nu au fost implementate sunt cele legate de modulul de întrerupere.

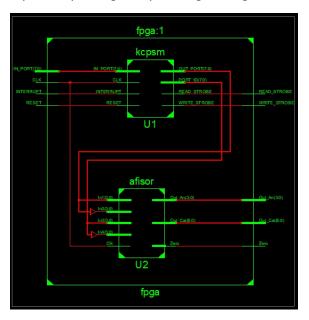
Instrucțiunile de control al programului sunt: Jump, Call şi Return. Acestea pot fi necondiționate sau condiționate de flag-ul de Carry sau de Zero. Instrucțiunile logice sunt: Load, And, Or şi Xor, acestea putând fi executate între conținutul unuia dintre cele 16 registre interne şi o constantă sau cu conținutul unui alt registru. Instrucțiunile aritmetice sunt: Add, Add cu Carry, Subb şi Subb cu Carry. Acestea pot fi executate în mod similar cu cele logice. Instrucțiunile de şiftare şi rotire sunt: şiftare cu 0, şiftare cu 1, şiftare cu cel mai semnificativ bit, şiftare cu cel mai nesemnificativ bit şi şiftare cu Carry. Acestea pot fi executate în ambele direcții. Instrucțiunile şi funcționarea lor specifică se găsește în documentație.

Microcontrolerul stă din 5 părți majore: memoria de instrucțiuni, blocul de registre, unitate aritmetică-logică, cel de control al programului și unitatea de comandă. Memoria de instrucțiunii are maxim 256 de instrucțiuni de mărime Word. Blocul de registre conține 16 registre de 8 biți. Unitatea aritmetică-logică este responsabilă pentru efectuarea instrucțiunilor logice, aritmetice și cele de șiftare și rotire. Unitatea de control al programului este responsabilă pentru schimbarea adreselor pe 8 biți conform instrucțiunilor de control sau a incrementării în cazul celorlalte instrucțiuni. Unitatea de comandă decodifică instrucțiunile și trimite semnale de comandă către celelalte componente.

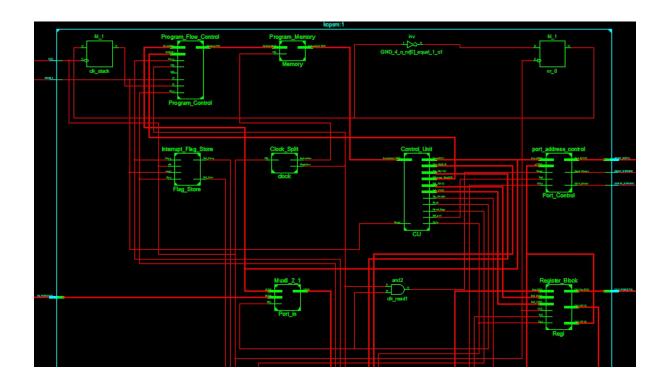
La pornire, microcontrolerul pornește cu adresa 0 și după un semnal de tact intră instrucțiunea de pe adresa 0 în unitatea de comandă. Folosim semnalul de tact intern a plăci FPGA. Fiecare instrucțiune este executată în două semnale de tact, astfel asigurând o funcțiune corespunzătoare documentației.

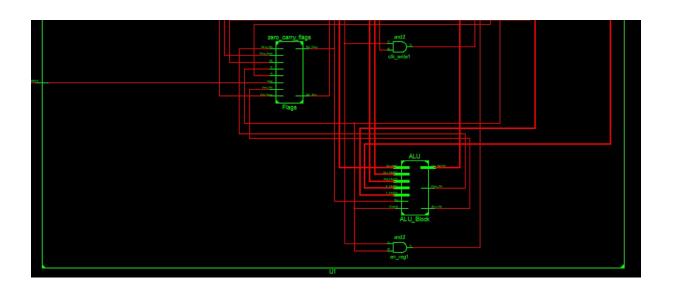
2. Schemă bloc

Schema bloc top-level constă din microcontrolerul PicoBlaze care este prescurtat drept kcpsm (Constant (k) Coded Programmable State Machine) și din blocul de afișare, care este responsabil pentru afișarea ieșirilor pe afișoarele pe 7 segmente.



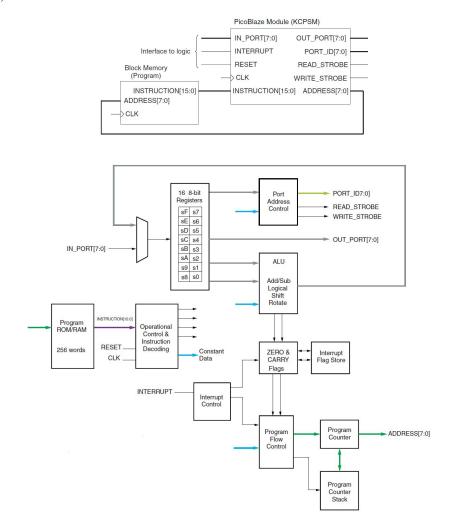
Schema bloc a microcontrolerului este următoarea:





3. Proiectare și implementare

Schema bloc a microcontrolerului este o implementare specializată a celei găsite în documentație.



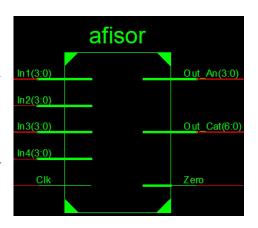
Implementarea mea este diferită prin implementarea controlului de program ca find o singură componentă în loc de 3. Această decizie a fost pentru a face mai ușoară utilizarea celor trei componente și reduce logica separată din top-level.

Schema a fost dată în proiect, astfel partea mea a fost doar proiectarea funcționalității acestor componente și sincronizarea lor conform modului de funcționare specificat.

4. Lista componentelor utilizate și Semnificația semnalelor

1. Afişor

Intrări: In1, In2, In3, In4 sunt intrări std_logic_vector(3 downto 0). Acestea vor fi difuzate pe afișorul pe 7 segmente. Clk este std_logic, este semnalul de tact pentru sincronizarea componentei.

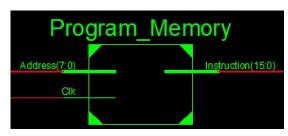


Ieșiri: Out_Cat este ieșirea std_logic_vector(6 downto 0) pentru cei 7 catozi. Out_An este ieșirea std_logic_vector(3 downto 0) pentru anodul comun.

2. Kcpsm

2.1. Program Memory

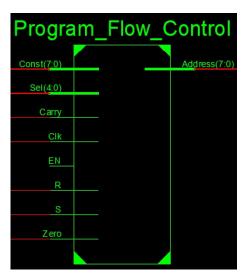
Intrări: Address este std_logic_vector(7 downto 0), ce arată adresa ce urmează. Clk este semnalul de sincronizare a componentei.



Ieșiri: Are o singură ieșire, aceasta este std logic vector(15 downto 0), ce este instrucțiunea ce urmează să fie executată.

2.2. Program Flow Control

Intrări: Intrarea Const std_logic_vector(7 downto 0) este constantă ce specifică adresa la care va rezulta instrucțiunea call sau jump. Semnalul Sel care este std_logic_vector(4 downto 0) specifică ce comandă se execută. Cel mai semnificativi 2 biți sunt pentru cele 4 feluri de găsire a adresei: incrementare, jump, call și return. Bitul mijlociu arată dacă instrucțiunea este condiționată, sau nu, restul arătând dacă este Z, NZ, C, NC. Carry și Zero intră din componenta Zero Carry Flags. Enable, Reset, S și Clock sunt necesare pentru sincronizarea și resetarea componentei.

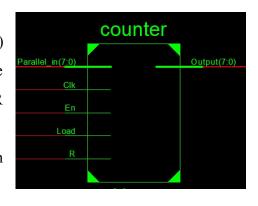


Ieșiri: Singura adresă este cea validă cu care va continua execuția instrucțiunilor.

2.2.1. Counter

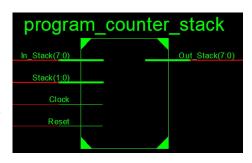
Intrări: Parralel_in este std_logic_vector(7 downto 0) pentru a putea executa comenzile mai complexe ale componentei de control a programului. Clk, En, Load şi R sunt folosite pentru sincronizarea componentei.

Ieșiri: Output va fi adresa instrucțiunii următoare și în caz de call, valoare incrementată a acesteia va fi pusă pe stivă



2.2.2. Program Counter Stack

Intrări: In_Stack este vector de std_logic și este valoarea ceva fi stocată pe stivă. Stack este și enable-ul componentei (Stack(1)) și arată și dacă se va face push sau pop (Stack(0)). Restul componentelor sunt pentru sincronizare.

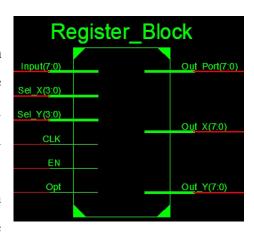


Ieșiri: Out_Stack este valoarea elementului scos de pe stivă ce va fi pus în numărător cu parallel load.

2.3. Register Block

Intrări: Intrarea Input este cea care se va scrie în registrul selectat de Sel_X. Sel_X şi Sel_Y specifică care dintre registre vor fi folosite. Opt arată dacă valoarea din registru va intra în ALU sau va fi scrisă pe Out_Port. Clk şi EN sunt folosite la sincronizare.

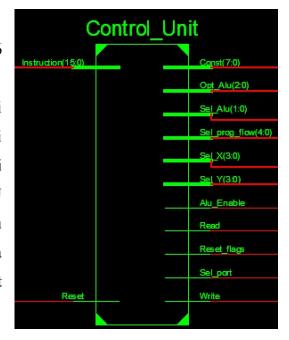
Ieşiri: Ieşirea Out_Port este semnal de ieşire din microcontroler. Ieşirile Out_X şi Out_Y sunt valori de pe registrele X şi Y selectate.



2.4. Control Unit

Intrări: Are ca intrare doar instrucțiunea pe 16 biți și semnalul de Reset.

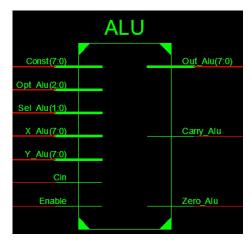
Ieșiri: Const este ieșirea de constantă, Sel_X și Sel_Y sunt selecții pentru blocul de registre. Sel_Alu și Opt_Alu specifică ce fel de instrucțiune se va executa și Alu_Enable este folosit la blocarea valorilor din ALU când aceasta nu este folosită. Sel_prog_flow este pentru controlul de program. Reset_flags este folosită la interrupt. Write, Read și Sel_port sunt pentru Port Address Control, ca Port_Id să afișeze corect informația.



2.5. ALU

Intrări: Const, X_Alu şi Y_Alu sunt valorile cu ce se vor executa instrucțiunile din ALU. Sel_Alu specifică dacă este folosită componenta logică, aritmetică, şiftare dreapta sau şiftare stânga. Opt_Alu specifică ce se va folosi din acestă componentă. Cin este Carry-ul precedent şi Enable pentru sincronizare.

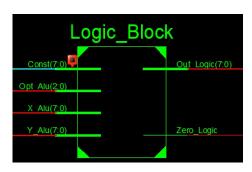
Ieşiri: Out_Alu este rezultatul operației executate. Carry Alu și Zero Alu sunt valori noi ale flag-urilor.



2.5.1. Bloc Logic

Intrări: Const, X_Alu şi Y_Alu sunt valorile cu ce se vor executa instrucțiunile din ALU. Opt_Alu specifică în acest caz dacă se va executa Load, And, Or sau Xor.

Ieșiri: Out_Logic este rezultatul operației executate. Zero_Logic este noua valoare a flagului.



2.5.1.1. Load

Intrări: In_Aux va fi valoarea ce va fi pusă pe ieșire.

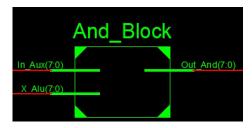
Ieșiri: Out_Load este valoarea ce se trimite la registru.



2.5.1.2. And

Intrări: In_Aux și X_Alu sunt valorile între care se va executa And pe biți.

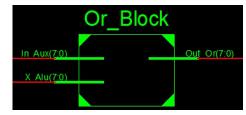
Ieșiri: Out_And este valoarea ce se trimite la registru.



2.5.1.3. Or

Intrări: In_Aux și X_Alu sunt valorile între care se va executa Or pe biți.

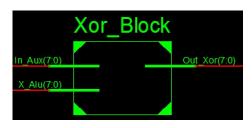
Ieșiri: Out_Or este valoarea ce se trimite la registru.



2.5.1.4. Xor

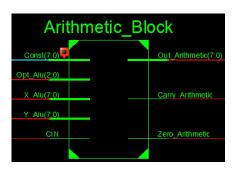
Intrări: In_Aux și X_Alu sunt valorile între care se va executa Xor pe biți.

Ieşiri: Out Xor este valoarea ce se trimite la registru.



2.5.2. Bloc Arithmetic

Intrări: Const, X_Alu și Y_Alu sunt valorile cu ce se vor executa instrucțiunile din blocul aritmetic. Opt_Alu



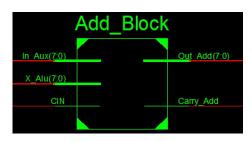
specifică dacă se va folosi Add, AddCy, Subb, SubbCy. Cin este Carry-ul precedent.

Ieșiri: Out_Arithmetic este rezultatul operației executate. Carry_Arithmetic și Zero Arithmetic devin noile valori ale flag-urilor.

2.5.2.1. Add

Intrări: In_Aux şi X_Alu sunt valorile ce vor fi însumate. Cin este Carry-ul precedent ce se folosește doar la însumarea cu Carry.

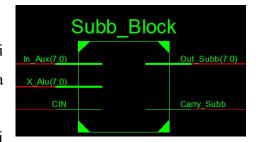
Ieşiri: Out_Add este rezultatul însumării şi Carry_Add este noul Carry.



2.5.2.2. Subb

Intrări: In_Aux şi X_Alu sunt valorile ce vor fi scăzute. Cin este Carry-ul precedent ce se folosește doar la scăderea cu Carry.

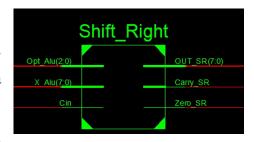
Ieşiri: Out_Subb este rezultatul însumării şi Carry_Subb este noul Carry.



2.5.3. Şiftare Dreapta

Intrări: X_Alu este valoarea pe care se execută instrucțiunea. Cin este Carry-ul precedent. Opt_Alu specifică ce fel de şiftare sau rotire se va executa.

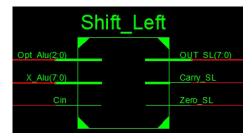
Ieșiri: Out_SR este rezultatul șiftării/rotirii și Carry SR și Zero SR devin noile valori de flag.



2.5.4. Şiftare Stânga

Intrări: X_Alu este valoarea pe care se execută instrucțiunea. Cin este Carry-ul precedent. Opt_Alu specifică ce fel de şiftare sau rotire se va executa.

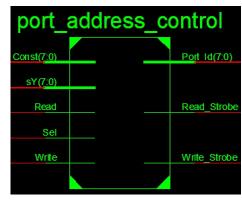
Ieşiri: Out_SL este rezultatul şiftării/rotirii şi Carry_SL şi Zero_SL devin noile valori de flag.



2.6. Port Address Control

Intrări: Const şi sY sunt valorile ce vor fi scrise pe Port_Id şi Sel este semnalul de select ce va determina care dintre cele două se scrie. Read şi Write sunt pentru activarea ieşirilor în moment potrivit.

Ieșiri: Port_Id este una dintre cele două intrări pe 8 biți. Read_Strobe este '1' pe durata al doilea clock când se

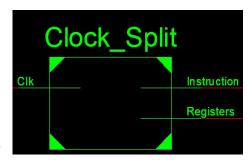


execută Input, iar Write_Strobe este '1' pe durata al doilea clock când se execută Output. Altfel aceste ieșiri sunt '0'.

2.7. Clock Split

Intrări: Parte foarte importantă pentru buna funcțiune a microcontrolerului. Intrarea Clk este semnalul de tact global ce urmează să fie "despărțit" în două.

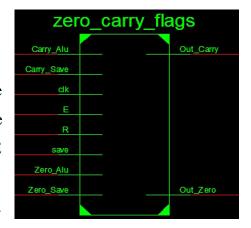
Ieşiri: Instruction este ieşirea ce va fi tact pentru memoria de instrucțiuni și Registers devine tact pentru blocul de registre.



2.8. Zero Cary Flags

Intrări: Carry_Alu şi Zero_Alu sunt valorile noi ce se vor scrie peste cele vechi cînd save este '0'. Altfel Zero_Save şi Carry_Save vor fi folosite. R este pentru resetare, Clk şi E sunt pentru sincronizare.

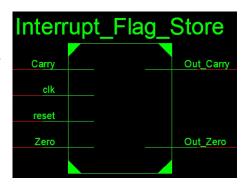
Ieşiri: Out_Carry și Out_Zero sunt noile valori de flag.



2.9. Interrupt Flag Store

Intrări: Carry și Zero sunt salvate la frontul crescător de clk. Reset este pentru resetare

Ieșiri: Out_Carry și Out_Zero sunt noile valori de flag salvate pentru interrupt.



5. Justificarea soluției alese

Am ales să implementez majoritatea componentelor într-un mod structural. Unde era posibil am încercat să implementez structural sau cu flux de date. Acest lucru se vede și la numărul de slice-uri utilizate la care am putut reduce implementare.

Din cauza lipsei unui partener la proiect nu am fost în stare să implementez instrucțiunile de interrupt și în anumite locuri (exemplu numărătorul din Program Flow Control) aș fi putut face structural. Dat find resursele limitate am încercat să implementez cât mai bine posibil acest microcontroler.

Am ales ca stiva să meargă pe un alt tact ca toate celelalte componente. Motivul este că la instrucțiunea de return se scotea valoarea din stivă în același moment când ar fi trebuit să fiu pus în numărător. Asta a dus la setarea numărătorului într-un mod neadecvat. Aducerea tactului de stivă la frontul descrescător precedent tactului de schimbare a valorii numărătorului a rezolvat problema. Astfel valoarea din stivă este scoasă mai repede și ea ajunge pe semnalul Parallel_in al numărătorului ca să intre în acesta corespunzător.

Decizia de a folosi doar un semnal de constantă și de a folosi enable-uri și semnale de tact diferite a condus la un număr redus de resurse utilizate. Numărul de semnale trimise la ALU, blocul de registre sau controlul de program sunt strictul necesar pentru a codifica fiecare instrucțiune posibilă.

La controlul de program am ales codificare pe 5 biţi, în ciuda faptului că s-ar fi putut codifica doar pe 4, astfel folosind un bit de semnal mai puţin. Însă asta ar fi presupus un efort mai mare din punctul de vedere a logici folosite pentru codificarea stărilor. Decizia de a folosi 5 biţi a dus la o logică mult simplificată, astfel a redus şi efortul depus şi a redus "consumul" codificării în acelaşi timp.

Din păcate nu am reuşit să rezolv fiecare warning ce îmi dă programul ISE Design Suit, însă pe parcursul proiectării şi depanării am încercat să reduc pe cât posibil numărul acestora. Alte alegeri pe care le-am făcut şi nu le-am menționat aici, au fost făcute luând în vedere costul şi complexitatea implementării.

6. Utilizare și rezultate

Resurse folosite

Documentația microcontrolerului PicoBlaze pe 8 biți:

http://users.utcluj.ro/~baruch/resources/PicoBlaze/xapp213.pdf

Resurse necesare

Pentru utilizarea acestui proiect este nevoie de un FPGA Nexys4. Alte modele pot funcționa, însă trebuie modificat fișierul fpga.ufc în mod corespunzător.

Descrierea utilizării

În primul rând se deschide fiţierul Program_Memory.vhdl din folderul /src. Se modifică memoria de instrucţiuni în modul dorit şi se salvează schimbările. Pentru a efectua aceste schimbări în mod corespunzător, utilizatorul are nevoie de documentaţie pentru a vedea forma corectă a instrucţiunilor.

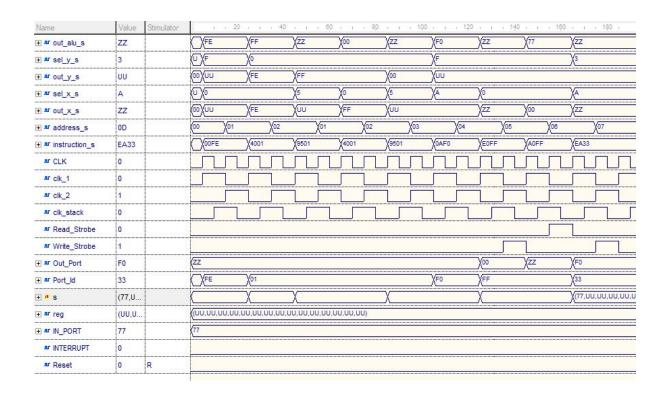
Utilizatorul are nevoie de programul ISE Design Suit sai Vivado și de o placă FPGA. Va trebui modificat fpga.ufc în cazul folosirii la FPGA diferit de Nexys4. Se va programa dispozitivul FPGA și se va folosi microcontrolerul.

Este posibilă și ducerea proiectului la o fabrică de printat circuite și implementarea microcontrolerului cu un set de instrucțiuni neschimbabile.

Rezultate obținute

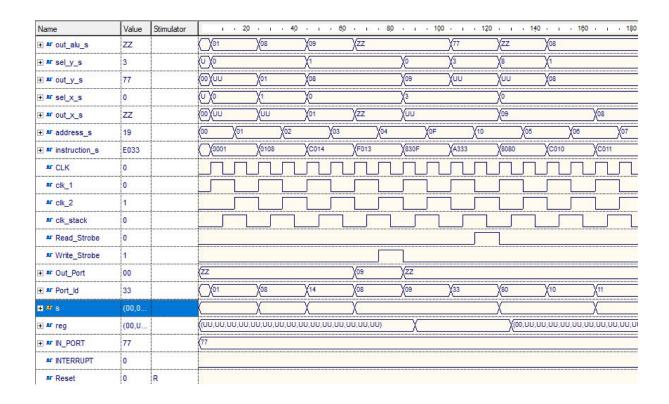
Simularea codului 1:

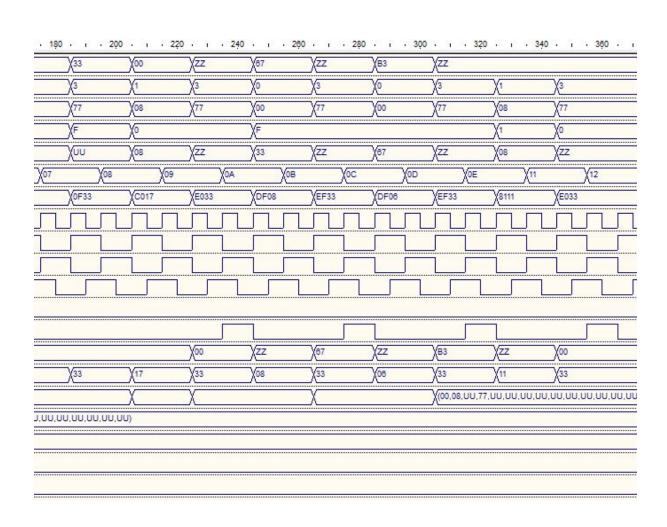
```
0 => "0000000011111110",
                                   -- 00
                                              Load s0, FE
                                                                  0001
1 => "01000000000000001",
                                                      50, 01
                                                                  40FE
                                   -- 01
                                              Add
2 => "10010101000000001",
                                   -- 02
                                              Jump NZ, 01
3 => "0000101011110000",
                                   -- 03
                                              Load
                                                      sA, FO
4 => "11100000111111111",
                                              Output so, FF
                                  -- 04
                                                                  EOFF
5 => "10100000111111111",
                                                      so, FF
                                      05
                                              Input
                                                                  AOFF
others => "1110101000110011");
                                              Output sA, 33
                                                                  EA33
```



Simularea codului 2:

```
0 => "00000000000000001",
                                                          50, 01
                                      -- 00
                                                  Load
                                                                       0001
1 => "0000000100001000",
                                      -- 01
                                                  Load
                                                          s1, 08
                                                                       0108
2 => "1100000000010100",
                                      -- 02
                                                  Add
                                                          50, 51
                                                                       C014
3 => "1111000000010011",
                                                  Output s0, s1
                                      -- 03
                                                                       E013
4 => "1000001100001111",
                                      -- 04
                                                  Call
                                                           OF
                                                                       830F
5 => "1100000000010000",
                                      -- 05
                                                  Load
                                                          50, 51
                                                                       C010
6 => "1100000000010001",
                                      -- 06
                                                  And
                                                          s0, s1
                                                                       C011
7 => "0000111100110011",
                                      -- 07
                                                          sF, 33
                                                  Load
                                                                       0F33
8 => "1100000000010111",
                                      -- 08
                                                  Subcy
                                                           s0, s1
                                                                       C017
9 => "1110000000110011",
                                      -- 09
                                                          50, 33
                                                                       E033
                                                  Output
10 => "11011111100001000",
                                      -- 10
                                                  Sra
                                                          SF
                                                                       DF08
11 => "1110111100110011",
                                                  Output sF, 33
                                      -- 11
                                                                       EF33
12 => "11011111100000110".
                                      -- 12
                                                  SIO
                                                           SF
                                                                       DF06
13 => "1110111100110011",
                                      -- 13
                                                  Output sF, 33
                                                                       EF33
14 => "1000000100010001",
                                      -- 14
                                                  Jump
                                                           11
                                                                       8111
15 => "1010001100110011",
                                      -- 15
                                                  Input
                                                           53, 33
                                                                       A333
16 => "1000000010000000",
                                      -- 16
                                                  Return
                                                                       8080
others => "1110000000110011");
                                                                       E033
                                                  Output so, 33
```





7. Posibilități de dezvoltare

Proiectul ar putea fi îmbunătățit în mai multe feluri. Implementarea componentelor comportamentale într-un mod structural este o modalitate foarte bună de a îmbunătăți funcționarea și costul microcontrolerului.

Implementarea instrucțiunilor de interrupt ar face mai utilizabilă acest dispozitiv și ar face ca proiectul să fiu complet din punctul de vedere al instrucțiunilor.

S-ar putea lucra la reducerea warning-urilor la sinteza proiectului în ISE Design Suit, ce ar duce la o funcționare mai bună.

Memoria ar putea fi mărită, astfel ar permite scrierea unor seturi de instrucțiuni mult mai complexe.

S-ar putea schimba structura microcontrolerului și s-ar putea transforma într-unul de 16 biți în loc de 8. Aceasta ar putea fi un proiect separat în sine.