

16-12-N0101-40

80kV 8kA HVDC용 DC 차단기 개발

Development of 80kV 8kA DC Circuit Breakers for
HVDC

한국전기연구원

국가과학기술연구회

제 출 문

국가과학기술연구회 이사장 귀하

본 보고서를 “80kV 8kA HVDC용 DC 차단기 개발”(개발기간 : 2015. 01. 01 – 2016. 12. 31) 과제의 최종보고서로 제출합니다.

2017 . 01.

주관연구기관명 : 한국전기연구원

주관연구책임자 : 이 우 영

연 구 원 : 송 기 동

〃 : 오연호

〃 : 박상훈

〃 : 윤영우

〃 : 장현재

보고서 초록

과제관리번호	16-12-N0101-40	해당단계 연구기간	2015. 1. 1 ~ 2016. 12. 31	단계 구분	(2단계) / (2단계)		
연구사업명	한국전기연구원 주요사업 (한국전기연구원 주요사업의 위탁연구사업 ← 위탁연구일 경우)						
연구과제명	대과제명	HVDC 원천기술 개발					
	세부과제명	80kV 8kA HVDC용 DC 차단기 개발					
연구책임자	이우영	해당단계 참여연구원수	총 : 12 명 내부 : 10 명 외부 : 2 명	해당단계 연구비	정부: 2,300,000 천원 기업: 천원 계: 2,300,000 천원		
연구기관명 및 소속부서명	한국전기연구원 HVDC 연구본부		참여기업명				
국제공동연구	상대국명 :		상대국연구기관명 :				
위탁연구	연구기관명 :		연구책임자 :				
요약(연구결과를 중심으로 개조식 500자이내)				보고서 면수	117		
1) 토플로지 설계 기술 - 토플로지별 차단 특성 분석 2) 대용량, 고압용 고속 DC 차단기 요소기술 개발 - DC 차단기용 대전류, 고압 고속 스위치의 설계 및 제작 - 대용량, 고압화 설계 - 제어 및 감시 시스템 설계 3) DC 차단기 성능평가 기술 개발 및 구성 - DC 차단모의 시험회로 검토 및 합성 성능시험회로 설계 - 고압레벨(<80kV)의 합성시험설비 구성 및 평가시험 4) 80kV 2kA/8kA (정격전류 / 차단전류) HVDC용 DC 차단기 개발 - 제어 및 감시 시스템 구현 - 대용량, 고압화 구현 - 80kV 2kA/8kA용 DC 차단기 구현 5) DC 차단기 성능평가 - 80kV급 DC 차단기 시험회로 검토 및 합성 성능 시험회로 설계 - 고압레벨(<80kV)의 DC 차단기 성능평가 합성시험설비 구성 및 평가시험							
색인어 (각 5개 이상)	한글	고압직류, 토플로지, 톰슨 코일, 고속 스위치, 하이브리드 직류 차단기					
	영어	HVDC, Topology, Thomson coil, Fast switch, Hybrid DC circuit breaker					

요 약 문

I. 제 목

80kV 8kA HVDC용 DC 차단기 개발

II. 연구개발의 목적 및 필요성

HVDC network이 대용량 발전원으로부터 전력 수요처까지 단일 연계로 연결되는 point-to-point 방식에서 메시 형태의 멀티터미널 방식으로 발전되어 나가게 됨으로써 선로 상의 사고지점을 계통으로부터 신속히 분리할 수 있는 기능이 계통의 운영에 있어 무엇보다 필요하게 되었고 전력망 운용의 안전성, 신뢰성, 그리고 효율성을 향상시키기 위한 필수적 방안으로 DC 차단기의 적용이 요구되고 있다. 종래의 CSC 방식에서 사용되었던 DC 차단기는 주로 접지 전위에서 회기전류 회로 구조를 변경하기 위한 용도였으며 차단시간도 수십 ms 정도로 기존의 교류 차단기와 비슷한 정도이기 때문에 AC 차단기와 같은 기계식 스위치 방식에 의존하는 DC 차단방식으로는 사고발생 후 차단시간이 수 ms 이하의 빠른 차단기능이 요구되는 VSC 방식에서 사고를 차단하기 어렵다. 따라서 새로운 방식의 고속 HVDC 직류 차단기 기술이 필요하지만 이에 대한 기술적 방안이 아직 미흡한 상황으로 선로 및 변환기 방식 등의 다양한 적용 조건에 대한 DC 차단기 설계기술의 확보가 요구되고 있다.

III. 연구개발의 내용 및 범위

본 연구에서는 80kV 2kA/8kA (정격전류 / 차단전류) HVDC용 DC 차단기를 개발하는 것으로서 80kV 8kA용 기계식 고속 스위치 설계 및 특성 시험, DC차단기용 전력반도체 스위치의 설계 및 제작 기술, DC 차단기 제어 시스템 설계 기술, 80kV 2kA/8kA 2ms 초고압급 고속 직류 차단기 설계 기술, L-C 공진회로를 이용한 실험실적 전류차단 성능 검증기술을 개발하도록 한다. 연구 내용 및 범위는 다음과 같다.

- 목표 : 80kV 2kA/8kA(정격전류/차단전류) DC 차단기 개발
 - 차단시간 : 2ms 이내
 - 차단전류 : 8kA
 - 정격전압 : 80kV
 - DC 차단기 시험방안 : 8kA, 80kV, 성능시험/평가여부
- 내용 및 범위
 - 1) 토폴로지 설계 기술
 - 토폴로지별 차단 특성 분석
 - 2) 대용량, 고압용 고속 DC 차단기 요소기술 개발
 - DC 차단기용 대전류, 고압 고속 스위치의 설계 및 제작
 - 대용량, 고압화 설계
 - 제어 및 감시 시스템 설계
 - 3) DC 차단기 성능평가 기술 개발 및 구성
 - DC 차단모의 시험회로 검토 및 합성 성능시험회로 설계
 - 고압레벨(<80kV)의 합성시험설비 구성 및 평가시험
 - 4) 80kV 2kA/8kA (정격전류 / 차단전류) HVDC용 DC 차단기 개발
 - 제어 및 감시 시스템 구현
 - 대용량, 고압화 구현
 - 80kV 2kA/8kA용 DC 차단기 구현
 - 5) DC 차단기 성능평가
 - 80kV급 DC 차단기 시험회로 검토 및 합성 성능 시험회로 설계
 - 고압레벨(<80kV)의 DC 차단기 성능평가 합성시험설비 구성 및 평가시험

IV. 연구개발결과

본 과제는 멀티터미널 HVDC 시스템에 사용될 수 있는 80kV급 2kA/8kA DC 차단기 개발을 최종 목표로 하며 당해 당계의 주요 연구결과물로서 80kV 2kA/8kA(정격전류/ 정격차단전류) DC 차단기가 개발되었다. 이를 위해 80kV 8kA용 기계식 고속 스위치 설계 및 특성

시험, DC차단기용 전력반도체 스위치의 설계 및 제작 기술, DC 차단기 제어 시스템 설계 기술, 80kV 2kA/8kA 2ms 초고암급 고속 직류 차단기 설계 기술, L-C 공진회로를 이용한 실험실적 전류차단 성능 검증기술 등이 확립되었다.

구체적으로 당해 단계의 1차년도에서는 토폴로지 설계 기술, 대용량, 고압용 고속 DC 차단기 요소기술 개발, DC 차단기 성능평가 기술 개발 및 구성이 목표이며 이를 위해 먼저 토폴로지별 차단특성을 분석하였다. 이러한 분석을 통해 DC 차단기용 대전류 고압 고속 스위치의 설계 및 제작 기술을 개발하고 본 연구 목표에 적합한 대용량 고압화 설계 기술을 개발하였다. 또한 제어 및 감시 시스템 설계 기술과 DC 차단성능 검증기술개발 및 합성시험방안 제시를 통해 기본적인 성능 검증을 위한 단계를 완료하였다. 2차년도에서는 본 연구의 최종 목표인 80kV 2kA/8kA (정격전류 / 차단전류) HVDC용 DC 차단기를 개발하고 DC 차단기 성능평가를 통해 본 연구에서 제시된 성능을 검증하였다. 이를 위해 제어 및 감시 시스템 구현 기술과 대용량 고압화 구현 기술을 개발하고 80kV 2kA/8kA용 DC 차단기를 구현하였다. 또한 DC 차단기 성능 평가를 위한 합성시험기술을 개발하고 평가시험을 수행하여 최종 목표를 달성하였다.

당해단계의 연구를 통해 국내 1건, 국외 5건의 특허를 출원하였으며 국내 대기업에 기술이전을 수행하였고 200kV급 DC차단기 솔루션 도출을 위한 공동 연구도 진행하였다.

V. 연구개발결과의 활용계획

- 1) 본 연구에서 개발된 기술을 국내 전력기기 제조업체에 이전하여 신차 단방식의 차단기 개발 및 적용에 활용할 수 있도록 하고 가격경쟁력 제고 및 국제시장에서의 수출경쟁력을 제고시킬 것임
- 2) 정부 주도 성장엔진 프로젝트를 추진하여 중전기 업체와의 연계를 통한 기술개발 사업을 확장할 것임

S U M M A R Y

I . Subject

Development of 80kV 8kA DC circuit breaker for HVDC

II . Objectives and Significance of the Study

As HVDC power network evolves from the point-to-point method using a single power line into the mesh type multi-terminal network, which connects electric power consumers from electric power supplies by means of the grid. So, the function which can separate the faulty line from the network, should be required in the operation of power network. Accordingly, DC circuit breaker is necessary to improve the safety, reliability, and efficiency of operation in the power network. In previous CSC type, conventional DC circuit breaker has been mainly used for changing the circuit structure of return current on the ground potential, and it takes tens of milliseconds to break fault current, in similar to that of AC circuit breaker. Thus, this circuit breaker is difficult to break DC fault in VSC type which requires the fast interruption in a few milliseconds after fault generation because it adopts same type of the mechanical switch to have been used in AC circuit breaker. So, the new type of technology is required for high speed HVDC circuit breaker, but the solution is currently insufficient in technology aspects. Therefore, it is necessary to establish and develop the design technology of DC circuit breaker for the various conditions of application, such as line and converter type, and so on.

III. Contents and Scope of the Study

In this research, 80kV 2kA/8kA(normal current/breaking current) DC circuit breaker was developed with the design and characteristic tests of mechanical fast switch, the design and manufatural technology of power semiconductor switch for DC circuit breaker, the design technology of control system of DC circuit breaker, the design technology of high voltage high-speed 80kV 2kA/8kA 2ms DC circuit breaker and the technology of performance evaluation on current interruption using L-C resonance circuit in lab.

- Purpose of research : Development of 80kV 2kA/8kA(normal current/breaking current) DC circuit breaker
 - Breaking time : less than 2ms
 - Breaking current : 8kA
 - Rated voltage : 80kV
 - Testing method of DC circuit breaker : 8kA, 80kV, Performance testing/evaluation
- Scope
 - 1) Development of design technology for the topology
 - Analysis of breaking characteristics of topology
 - 2) Development of component technology of high speed DC circuit breaker for large capacity and high voltage
 - Design and manufacture of large current, high voltage and high speed fast switch for DC circuit breaker
 - Design for large capacity and high voltage
 - Design of supervisory system
 - 3) Development of the technology of performance evaluation and composition of for DC circuit breaker
 - Review of test circuit for DC interruption and design of synthetic performance test circuit
 - Composition and evaluation test of synthetic test facility for high voltage level(<80kV)
 - 4) Development of 80kV 2kA/8kA(normal current/breaking current) DC circuit breaker for HVDC

- Implementation of supervisory system
 - Implementation for large capacity and high voltage
 - Implementation of 80kV 2kA/8kA DC circuit breaker
- 5) Performance evaluation of DC circuit breaker
- Review of test circuit for 80kV class DC circuit breaker and design of synthetic performance test circuit
 - Composition and evaluation test of synthetic test facility for performance evaluation of high voltage level(<80kV) DC circuit breaker

IV. Results of the R&D

The project finally aims to develop 80kV class 2kA/8kA DC circuit breaker which can be used in the multi-terminal HVDC power system. As the results of this stage in the project, 80kV 2kA/8kA(normal current/breaking current) DC circuit breaker was developed, and the various technology was established such as for the design and characteristic tests of mechanical fast switch, the design and manufacture of power semiconductor switch for DC circuit breaker, the design of supervisory system of DC circuit breaker, the design of high voltage high-speed 80kV 2kA/8kA 2ms DC circuit breaker and the performance evaluation on current interruption using L-C resonance circuit in lab, and so on.

For this work, in the first year, the project have focused on the design technology of topology, the development of component technology of large capacity high voltage high speed DC circuit breaker and the development of performance evaluation and composition of DC circuit breaker. At first, for this aim, the breaking characteristics was analyzed according to the type of topology. After the analysis, the design and manufactural technology was developed on large current, high voltage, and high speed fast switch of DC circuit breaker and the design technology was developed which is proper to achieving the final aim of this research. In addition, the stage to verify basic performance was completed through the development of the design technology of supervisory system, the evaluation technology for DC breaking performance and synthetic test method. In the second year, 80kV 2kA/8kA(normal current/breaking current) DC circuit breaker was developed which was the final aim of this research, and the suggested performance was confirmed through the performance evaluation of DC circuit breaker. For this work, the implementation technology was developed for supervisory system and for large capacity and high voltage, subsequently, 80kV 2kA/8kA DC circuit breaker was finally developed. Also, the technology of synthetic test was developed for the performance evaluation of DC circuit breaker and the final aim could be achieved by performing the evaluation test.

Through this research, the 6 patents was totally applied, the relevant technology was transferred to domestic major company, and a collaborative research project was done in order to find the solution for 200kV class circuit breaker.

V. Application plan for the R&D results

- 1) Technology transfers to the domestic manufacturers relevant to switching equipments to be applied for the development of new type DC circuit breaker and to increase the competitive power of domestic switching equipments in the world market.
- 2) The projects and the business of R&D will be enlarged by close contact to domestic industrials through the government-leading projects.

C O N T E N T S

Chapter 1 Summary of R&D project	16
Section 1 Aims and necessity of R&D project	16
Section 2 Issues and solutions of the corresponding technology	17
Section 3 Scopes and objects of R&D	19
Chapter 2 Present state of development of the technology	20
Section 1 Trend of technology and research at home and abroad	20
1. Present state of technology at abroad	20
2. Present state of technology at home	21
3. Technology level of project team	21
Section 2 Present state of intellectual property rights and avoidance strategy	23
Chapter 3 Contents and results of R&D project	27
Section 1 Introduction	27
Section 2 Principles and main topology of DC circuit breaker	29
1. Countercurrent injection type	29
2. Power semiconductor switch type	31
Section 3 Breaking characteristics of Vacuum Interrupter	34
1. Dielectric characteristics of Vacuum Interrupter	34
2. Breaking(extinguishing) characteristics of VI	35
3. Composition and breaking characteristics of fast switch	37
Section 4 Hybrid switch for making and disconnecting	49
1. Composition and dielectric characteristics of Gas switch	49
2. Composition of Hybrid switch	61
Section 5 Moving Gap Switch	64
1. Composition and dynamic characteristics of Moving Gap Switch	64
2. Simulation, design and manufacture of Moving Gap Switch	65
3. Characteristic tests of Moving Gap Switch	70
Section 6 Design and breaking performance of DC circuit breaker	79
1. Comparison of performance tests for DC circuit breaker	79
2. Analysis of breaking characteristics	84

Section 7 Analysis of interruption phenomena in DC network	107
Section 8 Conclusions	114
Chapter 4 Achievement of R&D purposes and contribution to others	115
Chapter 5 Application plans of R&D results	116
Chapter 6 Bibliography	117

목 차

제 1 장 연구개발과제의 개요	16
제 1 절 연구 개발의 목적 및 필요성	16
제 2 절 해당 기술의 문제점 및 대책	17
제 3 절 연구개발 범위 및 목표	19
제 2 장 국내외 기술개발 현황	20
제 1 절 국내외 기술 및 연구동향	20
1. 국외 기술현황	20
2. 국내 기술현황	21
3. 과제 연구팀의 기술수준	21
제 2 절 지적재산권 현황 및 회피 전략	23
제 3 장 연구개발수행 내용 및 결과	27
제 1 절 개요	27
제 2 절 DC 차단기 원리 및 주요 Topology	29
1. 역전류 주입방식	29
2. 전력반도체 스위치 차단방식	31
제 3 절 진공차단부(Vacuum Interrupter)의 차단특성	34
1. 진공(Vacuum)차단부의 절연특성	34
2. VI의 차단(소호)특성	35
3. Fast switch의 구성 및 차단특성	37
제 4 절 투입/분리용 Hybrid 스위치	49
1. Gas switch의 구성 및 절연특성	49
2. Hybrid switch의 구성	61
제 5 절 Moving Gap Switch	64
1. Moving Gap Switch의 구성 및 동작 특성	64
2. Moving Gap Switch의 해석, 설계, 제작	65
3. Moving Gap Switch 특성시험	70
제 6 절 DC 차단기의 설계 및 차단성능	79
1. DC 차단기의 성능시험 회로 비교	79
2. 차단특성 분석	84
제 7 절 DC계통에서의 차단현상 분석	107

제 8 절 결론	114
제 4 장 목표달성을 및 관련분야에의 기여도	115
제 5 장 연구개발결과의 활용계획	116
제 6 장 참고문헌	117

제 1 장 연구개발과제의 개요

제 1 절 연구 개발의 목적 및 필요성

HVDC 전력망이 대용량 발전원으로부터 전력 수요처까지 단일 연계로 연결되는 point-to-point 방식에서 메쉬 형태의 멀티터미널 방식으로 발전되어 나가게 됨으로써 선로 상의 사고지점을 계통으로부터 신속히 분리할 수 있는 기능이 계통의 운영에 있어 무엇보다 필요하게 되었고 전력망 운용의 안전성, 신뢰성, 그리고 효율성을 향상시키기 위한 필수적 방안으로 DC 차단기의 적용이 요구된다. 종래의 CSC 방식에서 사용되었던 DC 차단기는 주로 접지전위에서 회기전류 회로 구조를 변경하기 위한 용도였으며 차단시간도 수십 ms 정도로 기존의 교류 차단기와 비슷한 정도이기 때문에 AC 차단기와 같은 기계식 스위치 방식에 의존하는 DC 차단방식으로는 사고발생 후 차단시간이 수 ms 이하의 빠른 차단기능이 요구되는 VSC 방식에서 사고를 차단하기 어렵다. 따라서 새로운 방식의 고속 HVDC 직류 차단기 기술이 필요하지만 이에 대한 기술적 방안이 아직 미흡한 상황으로 선로 및 변환기 방식 등의 다양한 적용 조건에 대한 DC 차단기 설계기술의 확보가 요구된다.

제 2 절 해당 기술의 문제점 및 대책

HVDC용 DC 차단기는 현재까지 상품화 된 사례가 없으며 기 형성된 시장에 진입하는 기술이 아니라 머지않아 형성될 것으로 기대되는 미래 지향적 기술의 성격을 가진다. 또한 유럽을 시작으로 중국, 인도 등 세계적 DC 계통적용의 활성화에 따라 관련 시장이 급속히 신장될 수 있을 것으로 예상하고 있으나 특허를 통한 지적재산권 또는 논문을 통해서만 그 형태가 공개될 뿐 HVDC용 DC 차단기 설계 기술은 현재까지 각 제작사들의 고유한 기술로 공개되거나 제시되지 않고 있다. 따라서 이러한 예비시장을 선점하기 위한 기술적 노력이 세계적 선진 기업들 간에 이루어지고 있는 상태에서 DC 차단기와 관련한 기술은 독자적 개발과정을 통해 확보해 갈 수 밖에 없다. 그리고 최근 HVDC 전력망이 point-to-point 형태에서 멀티터미널 형태로 점차 이동하게 됨과 동시에 그 용량 또한 증가하면서 DC 차단기는 특히 초고압급에서 전력망 운용에 필수적 요소로 관심을 받고 있으며 이에 따라 HVDC 용 DC 차단기 관련된 특허 확보가 해외 선진사 대비 경쟁력 확보의 효과적 방안이 될 것으로 예상된다. 따라서 이제까지는 DC 차단기 자체에만 국한된 시각에서 벗어나 컨버터 스테이션의 방식 및 적용 전력망의 운용방식과도 연계하여 최적의 DC 차단기 특성을 결정하고 개발하는 것이 요구된다. 전압형 HVDC 차단기 분야에서의 기술을 종합해 보면, ABB, Siemens, Alstom에서 시장을 과점하고 있으나, 전류의 차단시간, 기술적 완성도, 통전시의 손실저감이 핵심 기술로 파악되며, 이 기술 부문에서 선점을 한다면 기존 기술을 추월할 수 있다고 판단되고 있다.

본 연구는 이미 1단계를 진행하여 배전급에서 하이브리드(hybrid) 방식에 대한 설계기술을 확립하였으며 전류(commutation) 회로의 상호 연계성과 차단, 그리고 절연관련 특성들을 분석하였다. 또한 33kV 배전급 HVDC용 DC 차단기를 대상으로 하여 하이브리드 전류(commutation) 방식의 DC 차단기 설계 기술을 확립하였고 현재 여건상 효과적으로 다룰 수 있는 전압과 전류의 크기를 대상으로 한 33kV 1kA/8kA의 차단기 설계 기술을 확립하였다. 따라서 현 단계에서의 추진된 핵심 기술은 현재까지 개발된 배전급 DC 차단기 기술을 기반으로 하여 이를 최종 목표인 80kV까지 고압화시키는 데 중점을 둔다. 배전급에서와는 달리 초고압급에서는 사고 전류 차단 후 인가되는 전압이 급격하게 올라가며 정격에 대한 DC 차단기의 용량이 상승하기 때문에 초고압 DC의 성공적인 차단을 위해서는 하이브리드 DC 차단기의 고압화에 따른 대용량 구조 설계 기술 및 설계 기술이 필요하며 이는 차단부 제어기술과 토폴로지(Topology) 및 고속 스위치(Fast switch)의 구조와 특성 보완을 포함하며 고압화 시 예상되는 문제점들을 극복하기 위한 기술이다.

먼저 DC차단기의 토폴로지와 관련하여서는 기 수행되고 있는 토폴로지 이외에도 지속적인 연구를 통해 다양한 방식의 토폴로지 확보가 요구되는데 이는 세계시장에서의 기술적 우위확보와 독자적 기술영역 점거를 위해 필수적인 것이다. 대표적 DC 차단방식의 토폴로지로는 전력 반도체 스위치를 적용한 전류차단 방식과 역전

류 주입에 의한 인위적 전류 영점생성 방식으로 ABB나 Siemens와 같은 세계적 선진 기술업체에서도 차단방식별 독자적 토플로지 확보를 위해 경쟁적 연구를 수행하고 있다.

다음으로는 고압화에 확보되어야 할 핵심적 기술로서 기계식 고속 스위치에 관계된 것으로 제안된 토플로지를 실제 구현하는 데의 성패는 이 기술에 달려 있다고 해도 과언이 아닐 정도로 중요한 기술 분야이다. 배전급 전압영역에서는 VI(Vacuum Interrupter)가 기계식 고속 스위치의 차단부를 담당하는데 그 역할을 원만히 수행할 수 있으나 전압 영역이 송전급으로 상승되면 진공의 절연내력 특성상 단일 VI만으로 기계식 스위치의 역할을 감당할 수 없기 때문에 새로운 형태의 기계식 고속 스위치가 필요하게 된다. 고전압화 될수록 기계식 스위치의 전극간 거리는 더 긴 거리를 확보해야 하며, 더욱 빠르고 전극 간 전압회복 능력이 우수한 스위치를 요구하게 되는데 이러한 특성을 만족시킬 수 있는 기계식 고속 스위치의 구현 기술은 아주 도전적 기술로 남아 있다. 이 기술에 대해서는 아직까지 구체적인 구조가 제시되거나 발표된 적은 없는 상태이지만 동작 속도와 전극 간 절연회복 특성에 대한 여러 특성의 기계식 고속 스위치를 직렬로 연결하는 방식이 대표적으로 제시되고 있다.

또한 해결되어야 할 대상으로 언급되었던 DC 차단기 실험 검증을 위한 DC 차단기 성능 평가기술 확보에 대해서는 기존의 간이합성 설비를 최대로 활용하여 이를 DC 차단 성능 평가에 적합하게 수정 보완하는 기술적 방안을 모색하는 방법을 제시한다. 또한 이 성능 평가에 요구되는 설비에 대해서도 연차적으로 확대되는 대상 DC 차단기의 정격에 부합될 수 있도록 하는 방안 및 설비 보완도 추진하는 방법을 대안으로 제시한다.

제 3 절 연구개발 범위 및 목표

당해 단계 연구 목표는 80kV 2kA/8kA (정격전류 / 차단전류) HVDC용 DC 차단기를 개발하는 것으로서 80kV 8kA용 기계식 고속 스위치 설계 및 특성 시험, DC차단기 용 전력반도체 스위치의 설계 및 제작 기술, DC 차단기 제어 시스템 설계 기술, 80kV 2kA/8kA 2ms 초고압급 고속 직류 차단기 설계 기술, L-C 공진회로를 이용한 실험실적 전류차단 성능 검증기술을 개발하도록 한다.

1차년도에서는 토폴로지 설계 기술, 대용량, 고압용 고속 DC 차단기 요소기술 개발, DC 차단기 성능평가 기술 개발 및 구성이 목표이며 이를 위해 먼저 토폴로지별 차단특성을 분석하도록 한다. 이러한 분석을 통해 DC 차단기용 대전류 고압 고속 스위치의 설계 및 제작 기술을 개발하고 본 연구 목표에 적합한 대용량 고압화 설계 기술을 개발하도록 한다. 또한 제어 및 감시 시스템 설계 기술과 DC 차단성능 검증기술개발 및 합성시험방안 제시를 통해 기본적인 성능 검증을 위한 단계를 완료한다.

2차년도에서는 본 연구의 최종 목표인 80kV 2kA/8kA (정격전류 / 차단전류) HVDC용 DC 차단기를 개발하고 DC 차단기 성능평가를 통해 본 연구에서 제시된 성능을 검증하도록 한다. 이를 위해 제어 및 감시 시스템 구현 기술과 대용량 고압화 구현 기술을 개발하고 80kV 2kA/8kA용 DC 차단기를 구현하도록 한다. 또한 DC 차단기 성능 평가를 위한 합성시험기술을 개발하고 평가시험을 수행하여 최종 목표를 달성하도록 한다.

제 2 장 국내외 기술개발 현황

제 1 절 국내외 기술 및 연구동향

1. 국외 기술현황

ABB는 2011년 9월에 벨기에 볼로냐에서 처음 하이브리드 HVDC 차단기 개발 중임을 발표하였고 이어 2012년 11월에 세계 최초로 100년간의 전기계의 숙원을 풀었다는 문구로 HVDC 차단기 개발을 공식발표하였다. 이 차단기는 전압형 컨버터 방식에 적합한 형태로, 정상 통전상태의 전력손실(on-state loss)을 줄이고 차단시간을 빠르게 하도록 하기 위해 제안되었다. 사용된 반도체 스위치는 자체 개발 및 생산한 press-pack type IGBT를 이용하였으며 용량이 작아 손실을 충분히 줄였다. 본 차단기의 목표용량은 320kV 9kA이며 차단시간은 2ms 이내를 목표로 하였으나 공식 발표 시에는 5ms 이내 차단 성공이라고 발표하였다. 이 방식은 회로와 동작 방식이 간단하다는 장점이 있지만 반도체 소자로 IGBT를 이용하여 비용이 비싸다는 단점이 존재하여 전문가들 사이에 실효성에 대한 우려가 있다.

ALSTOM은 2013년 3월 DC 차단기 개발의 중간단계에서 입회시험을 성공적으로 수행했다는 공식 발표가 있었다. 공식 발표에서는 차단시간을 2.5ms 이내에 성공했다는 내용 외에 구체적인 스펙에 대한 언급은 없었으며 다만 목표 용량은 170kV 7.5KA임을 밝혔다. Alstom Grid는 프랑스의 전력회사인 RTE와 함께 신재생에너지 집적을 위한 TWENTIES 계획에 적용하기 위해 직류차단기를 개발 중이다.

SIEMENS와 공동연구를 다수 수행한 독일의 R. Marquardt 교수는 최근 싸이리스터(thyristor)를 이용한 DC 차단기에 대한 연구 결과에 대해 논문 제출 및 특허 출원 중에 있어 SIEMENS도 DC 차단기에 대한 연구를 진행 중임을 예상할 수 있다. 특히 SIEMENS는 정상운전 상태에서 커페시터(Cc)에 충전된 에너지로 역전류를 만들어 줌으로 해당 기계식 스위치에 전류영점이 생성되게 하여 전류를 차단하는 방식과, ABB type과 유사한 구성에서 Main DC breaker 대신에 커페시터 뱅크를 사용하는 방식을 최근 잇따라 발표하였다.

이상에서 보듯이 해외 선진 업체들은 이미 오래 전부터 DC 차단기에 대한 연구를 진행하고 있었으며 최근 들어 나타난 광범위하고도 활발한 연구개발 동향과 함께 동작시간과 통전손실을 최소화 시켜가는 방향으로 기술적 동향을 추진하고 있다. 지금까지 DC 차단기에 대한 연구가 전무했던 국내 상황에 비춰볼 때 해외 선진 업체들의 수준은 단기간에 극복하기 어려울 정도의 기술을 가지고 있다고 볼 수 있다. 따라서 본 사업에서도 이러한 목표에 부합될 수 있는 토폴로지 및 요소기술들이 개발되어야 하며 아직까지 상용화나 실용화된 DC 차단기가 구체적으로 제시되지 않은 상황에서 비교 우위를 점할 수 있는 토폴로지 구현은 HVDC용 DC 차단기 분야에서 초미의 관심사가 되고 있다.

2. 국내 기술현황

국내의 경우 아직까지 HVDC용 DC차단기 관련 분야의 기술개발이 이루어지고 있지 않고 있으며 최근 들어 사전조사 및 연구를 수행 중(주)효성)이거나 DC 차단기 개발 계획을 수립(LS산전)하는 정도의 수준에 그치고 있다. 다만 철도차량용 저압 직류차단기에 대한 연구가 일부 업체에서만 진행되어 왔고 KSTAR에 들어가기 위해 대전류를 차단하는 반도체 스위치에 대한 연구도 일부 있었다. 그러나 이러한 차단기들은 초고압분야에 적용하기가 불가능하며 새로운 방식이 필요하다. 이에 따라 HVDC DC 차단기는 국내 최초의 기술로 세계적인 HVDC 전력망의 적용확대와 이에 따른 선진기술 업체들의 연구개발 활성화로 국내 기술개발 추진이 요구되는 시점이며 제주-해남간 HVDC 계통에서 시범 운영은 주요 설비가 대부분 수입으로 HVDC CB의 국산화 개발은 시급한 실정이다. 현재 국내 실정은 HVDC 네트워크 기술에 많은 관심이 집중되고 있고, DC차단기의 전력망 확대적용은 당연한 경향으로 예상되며, 시장규모는 세계적으로 발전 가능성이 증대되고 있는 추세이다.

3. 과제 연구팀의 기술수준

HVDC용 DC 차단기 설계 기술 중 차단부 설계 기술은 본 연구팀이 145kV 40kA GCB 설계 및 평가 기술 개발을 통해 보유하고 있으며 전류(Commutation) 회로 설계 기술의 경우 LC 공진회로를 이용한 합성설비의 설계 및 운용을 통해 관련 기술을 습득 및 보유하고 있다. 또한 DC 아크 해석 기술과 에너지 흡수 회로 설계 기술은 다년간 GCB 아크해석 및 GCB 설계 기술과 초고압 GIS에 대한 절연/통전 기술 개발 연구를 진행하여 관련 기술을 보유하고 있으며 시험 대비 약 30%의 오차를 가지고 있다. 차단성능 평가 및 시험방안 기술에 대해서는 간이합성설비의 설계/구축 및 수많은 성능평가 시험을 통해 상당한 수준으로 기술 보유가 이루어져 있는 상태이다. 그러나 DC 차단기에 대한 관련 경험이 전무하여 해석틀, 해석 방법론, 설계기법 등에 대한 체계가 잡혀있지 않고 있으며 선진업체의 경우에서조차 아직 신뢰할만한 방법이 제시되고 있지 않다.

그러나 아래 그림과 같이 각 분야별 기술에 대해서 본 연구팀의 기 보유기술과 장점들이 효과적으로 연계되면 DC 차단기에 필요한 주요 기술들을 확보해 갈 수 있을 것으로 판단되며 본 과제를 종료한 후 HVDC용 DC 차단기 설계 기술은 세계 최고 수준에 견주어 손색이 없을 것으로 예상한다.

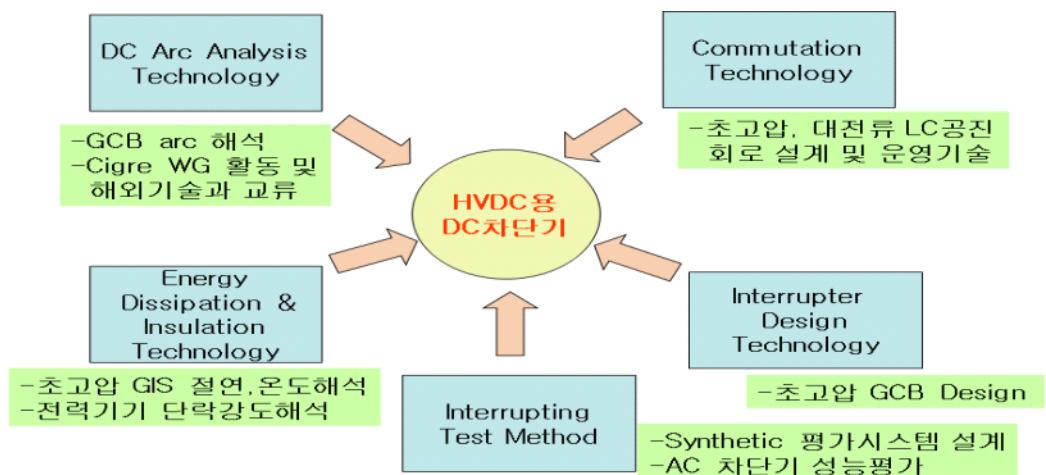


그림 2.1.1 주요기술 분야 및 본 연구팀의 보유기술 관계

제 2 절 지적재산권 현황 및 회피 전략

HVDC 차단기의 주요 출원인 별 특허 현황은 아래 그림과 같이 ABB가 40건, Siemens가 7건, AREVA T&D가 6건, ALSTOM이 6건이다(WIPS On 검색엔진 사용).

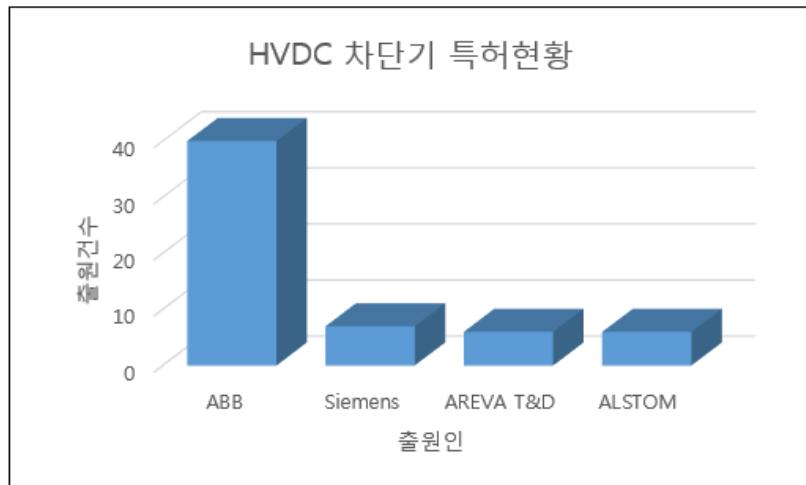


그림 2.2.1 HVDC 차단기 주요 출원인 현황

1993년 이후의 연도별 출원 추이를 보면, 93년 이후로 소규모로 출원되기를 지속하다가 2000년대 후반부터 급속한 상승세를 보이며, 2014년 현재는 미공개 지적 재산권을 제외하고 약 33건 이상의 특허가 존재하고 있다.



그림 2.2.3 HVDC 차단기 연도별 특허 동향

출원 대상 국가 비중과 출원연도를 각각 살펴보면, 중국(72건), 유럽(43건), 일본(34건), 미국(29건), 한국(7건)의 순으로 이루어져 있으나 아래의 각 국가별 출원 연도를 비교해보면 2000년 이전에 존재하는 HVDC 차단기 특허의 경우, 본 과제의 목표인 전압형 HVDC 차단기가 아닌 주로 접지전위에서 회기전류로 회로구조를 변경하기 위한 용도로 사용된 DC 차단기 특허이다.

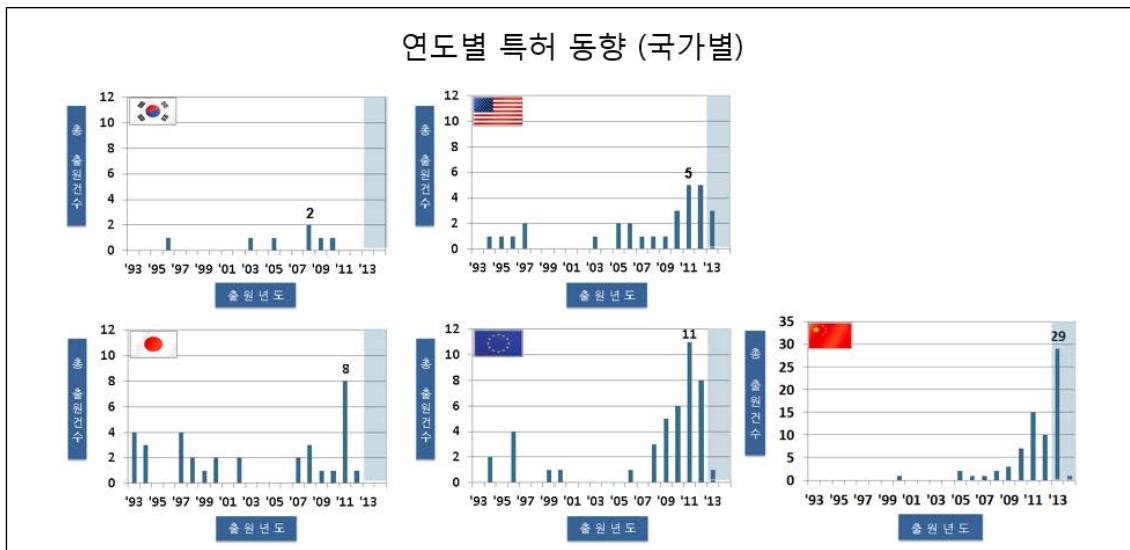


그림 2.2.4 HVDC 차단기

따라서 최근 2000년 이후의 특허 추이 분석을 하면 각 국가별 출원 비중은 중국(71건), 유럽(35건), 미국(24건), 일본(18건), 한국(6건)이며 주로 중국과 유럽을 대상으로 특허를 출원한다는 것을 알 수 있다.

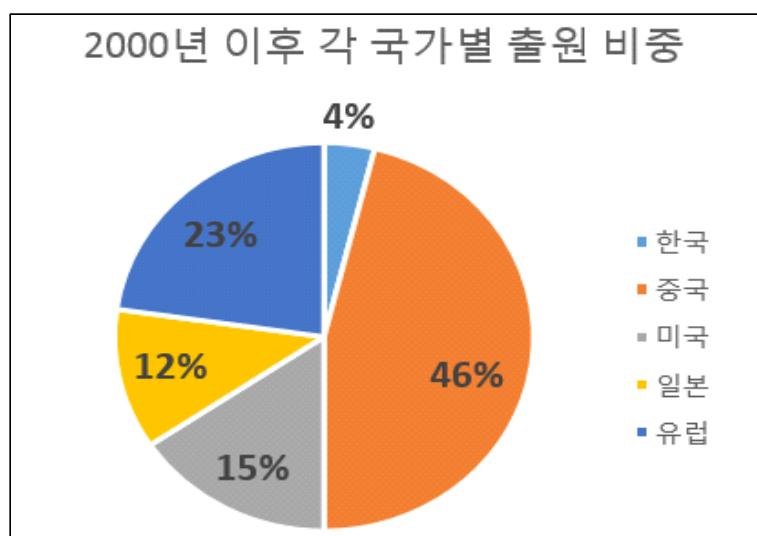


그림 2.2.5 HVDC 차단기 2000년 이후 각 국가별 출원 비중

DC 차단기의 차단기술을 분류하면 기계식 스위치를 이용한 차단기(Mechanical HVDC CB), 전력용 반도체 스위치를 이용한 차단기(Semiconductor Based HVDC CB), 기계식 스위치와 전력용 반도체 스위치를 혼용한 차단기(Hybrid Type HVDC CB)로 나눌 수 있다. 주요 상위 출원인(TOP20)의 세부 기술별 집중도를 보면 1위를 차지한 ABB TECH는 전압형 HVDC DC 차단기 기술분야 전반에서 활발한 특허활동을 나타내며, 특히 Hybrid Type HVDC CB에 집중을 하고 있는 것으로 보이고 있다.

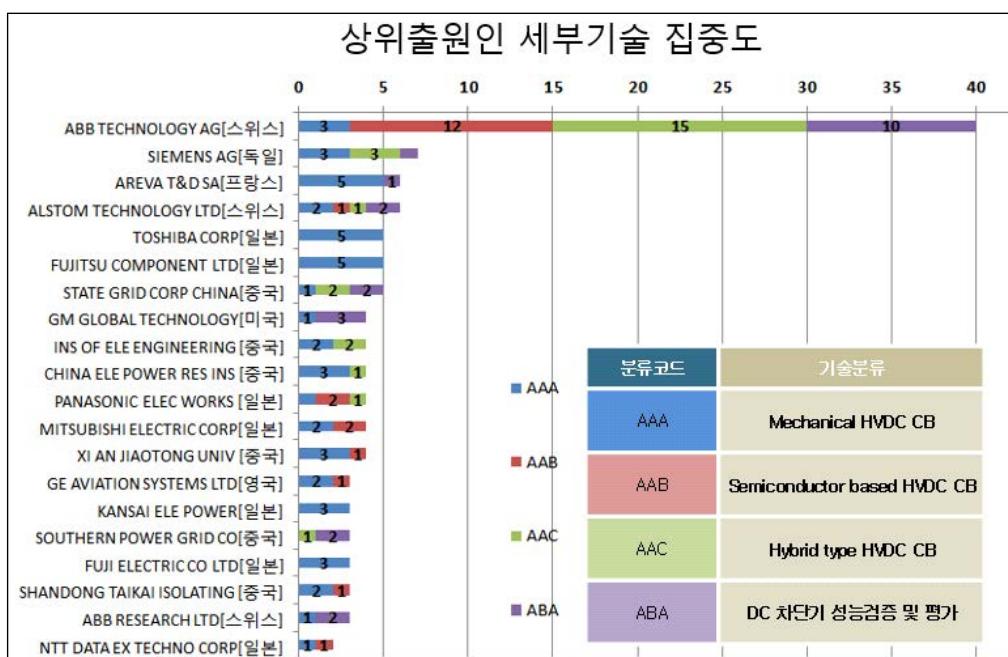


그림 2.2.6 HVDC 차단기 상위 출원인별 세부기술 집중도 현황

회피전략을 세우기 위해서 각 기술의 연도별 동향을 분석하였으며, 분석결과는 아래와 같다.

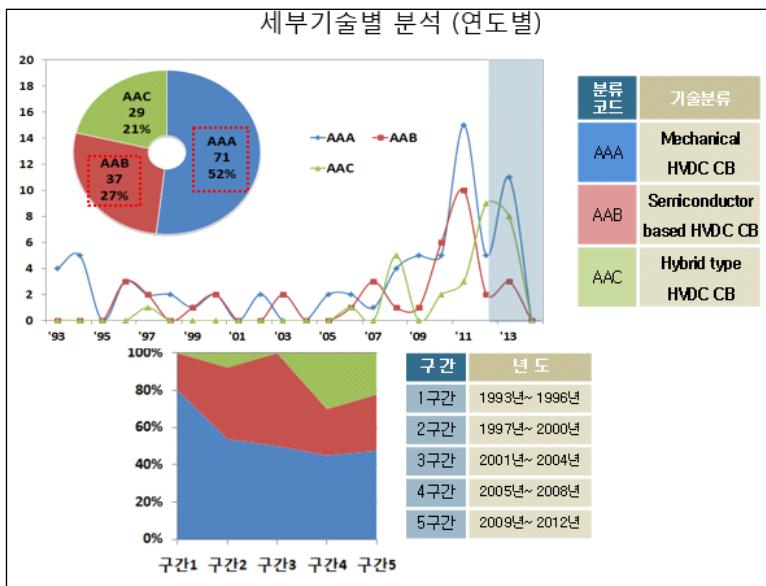


그림 2.2.7 HVDC 차단기 세부기술 연도별 분석

세부기술 중 Mechanical HVDC CB의 점유율이 가장 높게 나타나지만, 분석구간 초기 80%에서 4구간 45%까지 감소하였으며 Semiconductor based HVDC CB의 점유율은 3구간의 50%에서 최근에 30%의 점유율을 나타내어 하락하였다. 이에 반해 Hybrid type HVDC CB는 2000년 중반 이후 본격적으로 개발되어 가장 낮은 점유율을 나타내지만, 향후 점유율을 확대해 나갈 것으로 판단되는 기술 분야이다. 기존에 점유율이 높은 Mechanical HVDC CB의 경우 고장 발생으로부터 차단까지 수십 ms 가 소요되는 차단기로 본 과제의 목적인 고속차단(수ms이내)을 위한 형태가 아니다. 또한 Semiconductor based HVDC CB는 통전시의 손실과 상대적으로 높은 비용, 단순한 Topology를 특징으로 하기 때문에 지적재산권을 회피하기가 어려운 단점이 있다. 따라서 향후 점유율이 확대될 것에 대한 기대, 합리적인 비용 및 통전 손실 등을 모두 고려하였을 때, Hybrid type HVDC CB가 지적재산권을 회피와 확보에 가장 적합한 분야라고 판단된다.

제 3 장 연구개발수행 내용 및 결과

제 1 절 개요

본 보고서는 HVDC(High Voltage Direct Current)용 DC 차단기에 관한 연구내용을 기술한 것이다. 전 세계적으로 태양광이나 풍력에 의한 신재생 에너지의 이용에 대한 관심과 필요성이 확대되면서 기존의 전력전송 방식인 AC 방식으로는 제한적이거나 효율성이 낮아지게 되는 영역에서는 DC 전송방식이 대안으로 제시되게 되었다. DC 전송방식은 AC 방식과 함께 전기사용의 초기부터 서로 경쟁적으로 논의되기 시작했지만 전압조정과 전류 차단의 어려움이 대표적 장애가 되어 이 부분에 경쟁적 우위를 가진 AC 방식이 지금까지 채택되어져 사용되고 있다. 하지만 장거리 전송과 신재생 에너지 이용의 중요성이 대두되면서 DC전송에 대한 필요성이 요구되어지게 되었다. 여기에는 초기의 장애적 요소가 되었던 기술적 부분이 전력용 반도체 소자와 전력 변환분야의 기술 발전이 이루어지면서 상당 부분 해소되어 극히 제한적 용도로 적용되어 오고 있던 DC 송전이 더욱 폭넓게 이용되어지게 되었고, 지구 온난화 문제로 인해 기존의 화석 연료를 기반으로 하는 전기 에너지 생산을 신재생 에너지로 대체해야하는 요구도 커지게 되었다.

앞으로의 전기 에너지 전송에는 AC와 DC 전송방식이 서로 혼합되는 hybrid 방식으로 구성되어 질 것이라는 것이 지배적 예상이며 전기분야의 기술도 이러한 흐름에 부합되는 방향으로 나가게 될 것으로 예상된다. 그러기 위해서 DC 전송에는 현재까지는 주로 대용량 장거리 전력 전송의 목적으로 전력 변환소와 변환소 간의 일대일 연결 구조인 point-to-point 형태로서 전력변환 방식은 전류변환방식(CSC: Current Source Converter)으로 이루어져 오고 있었지만 앞으로는 전압변환방식(VSC: Voltage Source Converter)으로 multi-terminal DC grid의 적용이 활성화 되어 진정한 DC grid와 기존의 AC grid가 혼합되는 최적의 전력망이 이루어져야 할 것이다. 일대일 링크 구조를 가진 전류형 변환방식에는 선로사고 시 전력변환소에서 전류를 차단하게 되는 방식이기 때문에 선로사고에 대비한 DC 차단기의 필요성이 없었지만 multi-terminal로 구성된 형태에서는 다수의 전력 변환소가 grid에 연결되어 있기 때문에 한 직류 선로 상에 사고가 발생되면 grid에 연결된 모든 전력변환소가 전력을 차단해야하며 이는 광범위한 blackout을 가져오고 또한 grid의 기능복귀에도 많은 시간이 소요되게 된다. 따라서 multi-terminal grid에서는 사고 발생 시 해당선로의 선택적 분리가 가능한 DC 차단기의 적용이 필수적이라 볼 수 있다. 하지만 아직까지는 전 세계적으로 DC 차단기의 기술이 field 적용단계에 있지 못하고 선진 기술사들에서 기술개발에 치열한 경쟁을 벌이고 있는 가운데 있다. 본 연구는 이러한 기술적 의미를 가지고 있는 DC 차단기의 기술을 선제적으로 확보하고 국내 관련기술 중전기기 업체의 세계시장 경쟁력을 가질 수 있게 하여 국가 산업발전과 국익창출에 기여할 수 있는

기술 개발을 수행하였고 주요 기술 분야의 세부적 내용은 다음의 각 장들에 기술 하였다.

제 2 절 DC 차단기 원리 및 주요 Topology

본 장에서는 직류 전류의 차단에 적용되는 기본 원리를 토대로 DC 차단기의 차단방식을 그림 3.2.1과 같이 나타내고 각 방식들에 대한 대표적 구성 예를 살펴본다.

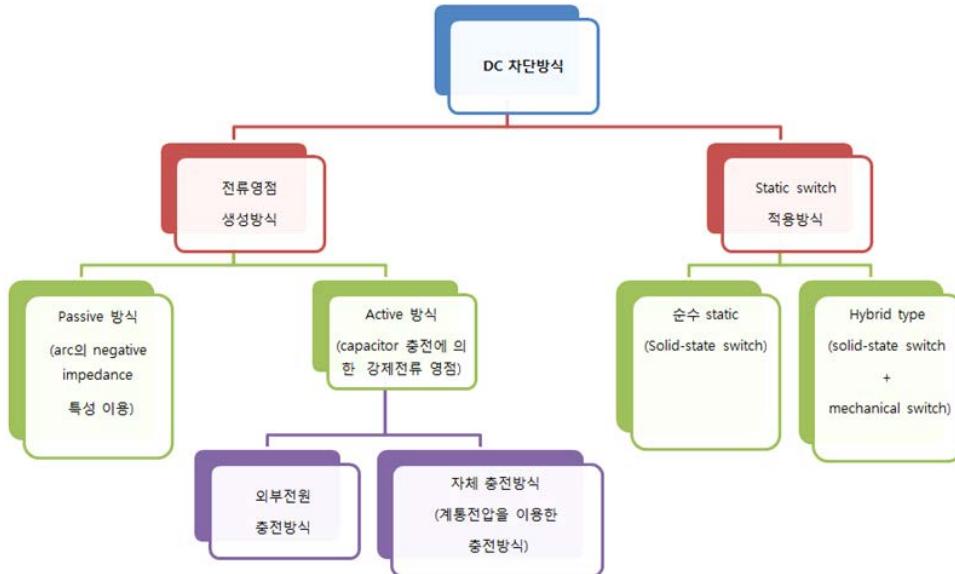


그림 3.2.1 DC 차단방식의 분류

차단 방식의 분류에 있어 크게는 역전류 주입을 통한 전류 영점 생성방식과 전력용 반도체를 이용하여 전류를 차단하는 방식으로 구분된다. 그리고 전류 영점 생성방식에는 아크의 특성을 이용한 passive 방식과 커패시터 충전에 의한 active 방식으로 나누어지고 active 방식은 또다시 별도의 외부 전원을 이용하여 커패시터를 충전하는 방식과 자체적으로 DC 차단기가 설치된 선로 전압을 이용하는 방식으로 구분된다. 한편 전력용 반도체를 스위치로 이용하는 방식에는 순수하게 전력용 반도체로만으로 구성하는 순수 전력 반도체형 DC 차단기와 기계식 스위치와 조합하여 구성되는 hybrid형 DC 차단기로 구분된다. 지금까지 발표된 대부분의 DC 차단기 구성은 위 분류에 포함되어지며 이러한 차단 원리를 바탕으로 개선된 특성을 가지게 연구되고 있다.

1. 역전류 주입방식

가. Siemens 방식

본 방식의 기본 개념은 역전류 전원용 커패시터 CPG에 계통전압으로 충전되게 하고 이를 이용하여 극성 반전회로 및 역전류 주입회로를 이용하여 두 개의 fast switch에 서로 반대되는 방향의 전류를 흘려줌으로 전류 방향이 어느 쪽이든 간에 해당되는

fast switch를 통해 사고 전류가 차단될 수 있도록 하는 구조이다. 즉 역전류 전원용 커패시터의 전압이 극성 반전이 이루어지는 과정에서 역전류 주입 회로에 설치된 서지 어레스터의 클램핑 전압을 초과하게 되면 양측 방향으로 분배되어 전류가 흐르게 된다. 이때 각 방향의 회로 임피던스에 의한 전류 분배가 중요한 요소가 되는데 임피던스의 불균형으로 커패시터 방전 전류가 한 측으로 쏠리게 되면 두 fast switch에서 한 측은 전류 영점을 이루지 못하게 되는 경우가 생기게 되며 이는 차단이 성공하지 못하게 되는 결과를 초래하게 됨으로 전류 분배가 잘 이루어 질 수 있는 구조가 되도록 주의해야 한다.

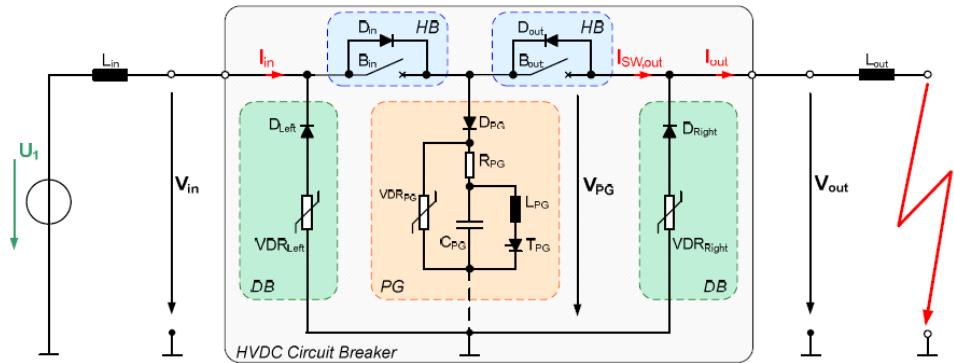


그림 3.2.2 Siemens 방식

나. 고압부 수동소자 방식(KERI 방식)

본 방식은 앞서 기술된 Siemens 방식에 비해 주 선로의 fast switch를 두 개에서 한 개로 줄여 구성하였고, 차단전류의 방향에 따라 방전 캡을 선정하여 동작시킴으로 회로 임피던스에 의해 발생 될 수 있는 주입 역전류의 분배 문제가 발생되지 않게 하였다. 그리고 싸이리스터 대신 진공 방전 캡을 사용함으로 게이트 드라이버 회로에 간 편성을 추구할 수 있는 방안을 제시하였다. 대신 커패시터가 양 방향 전류 차단을 위해 각각 설치되어야 하는 필요가 있게 되었다. 따라서 전체 차단기 구성에서 크게 fast switch와 커패시터 설치 관점에서 이중화하는 데에 어떤 방식이 간단하고 경제성이 있을까 하는 점이 비교되어야 하며 이는 실제 차단기 구성과 제작적인 측면에서 선택되어 질 수 있는 문제가 될 것으로 보여진다.

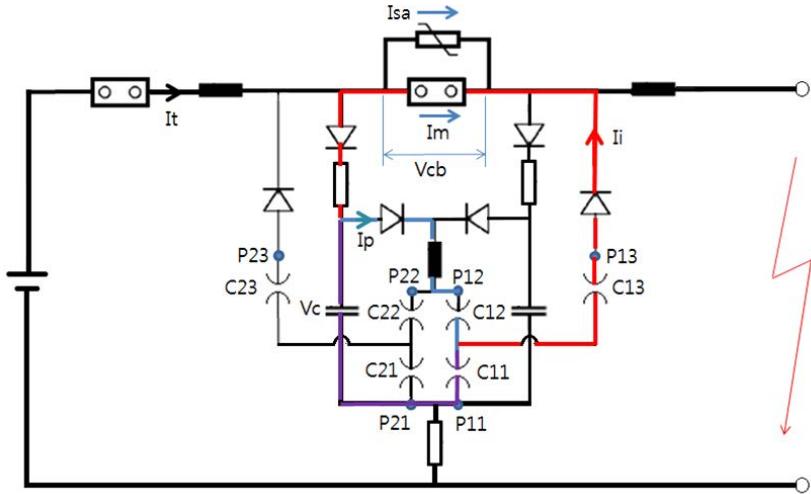


그림 3.2.3 고압부 수동소자 방식

2. 전력반도체 스위치 차단방식

전력 반도체 스위치를 사용하는 hybrid방식에도 여러 가지 방식으로 구성되어 질 수 있으며 대표적인 것으로는 turn-off 기능을 가진 IGBT와 같은 스위치 차단 방식과 싸이리스터를 이용하는 방식으로 대별될 수 있다.

가. ABB 방식

2012년경 HVDC용 DC 차단기로 최초 제시된 topology로서 많은 관심과 DC 차단 분야에 큰 기여를 하게 된 방식이다. 기본적인 구성은 그림 3.2.4와 같이 ultra fast disconnecter와 load commutation switch가 직렬로 연결되어 구성되는 주 통전로를 가지면서 이와 병렬로 IGBT 스위치들로 구성된 main breaker를 가진 형태로서 사고 전류 발생 시에 main breaker를 turn-on시키고 주 선로의 load commutation switch를 turn-off 시킴으로 사고전류가 main breaker 측으로 commutation 되어 진다. 이후 ultra fast disconnecter를 개극시킴으로 주 통전로를 분리시키고 이어 main breaker로 사고전류를 차단하는 방식이다. 이 방식은 사고전류 차단을 아주 간단한 IGBT 스위치로 수행하고 인가되는 과도전압은 fast switch로 보호하게 함으로 순전한 전력 반도체형 차단기의 단점으로 인식되어 온 정상상태의 전력손실을 최소화 시킬 수 있는 방안을 제시한 것이다. 그리고 fast switch 역할을 수행하게 되는 기계식 스위치도 아크가 발생되지 않는 상태에서 개극하게 되는 disconnecter로 구성 시킴으로 기계식 스위치의 부담도 경감시킬 수 있는 장점이 있다. 하지만 main breaker가 순전한 전력 반도체형 차단기로 구성되어야 한다는 측면에서는 경제적 부담을 가지는 구조라 볼 수 있다.

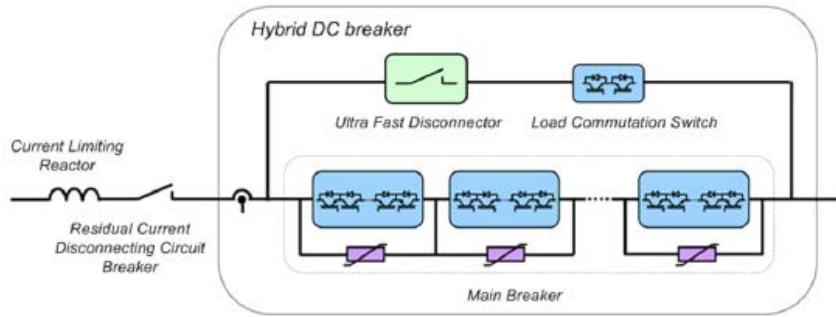


그림 3.2.4 ABB DC 차단방식

나. Alstom 방식

그림 3.2.5와 같은 차단방식은 주 통전로의 차단전류를 이와 병렬로 연결된 전류(commutation)회로로 bypass시키는 방식에서 싸이리스터를 사용하였고 이 전류 회로가 순차적으로 3 단을 거치게 함으로 전류 차단 후 DC 차단기에 인가되는 과도전압의 dv/dt 를 완화시키는 역할을 수행함으로 보다 작은 커패시터로 주 통전로의 기계적 스위치가 차단 후 과도전압을 견딜 수 있도록 구성하였다.

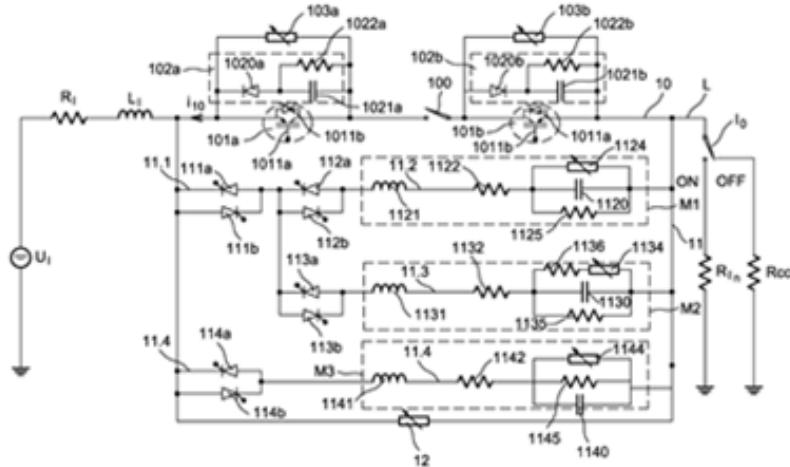


그림 3.2.5 Alstom DC 차단방식

다. 기계식 스위치에 의한 다단계 전류방식(KERI 방식)

본 방식은 Alstom의 기본 개념을 바탕으로 싸이리스터 대신에 진공 캡을 사용하게 함으로 커패시터 C1에서 C3까지 순차적으로 통전시키는 회로를 구성하게하고 최종으로 C3의 전압 상승으로 서지 어레스터가 동작하게 만드는 구조를 가지게 된다. 초고압으로 갈수록 복잡해지게 되는 싸이리스터 스택을 진공 캡으로 대치하는 것은 전체 구조 및 게이트 시스템의 간편성을 확보할 수 있게 됨을 뜻하는 것으로 이러한 형태의 topology에서 유효한 대안이 될 수 있을 것으로 생각된다.

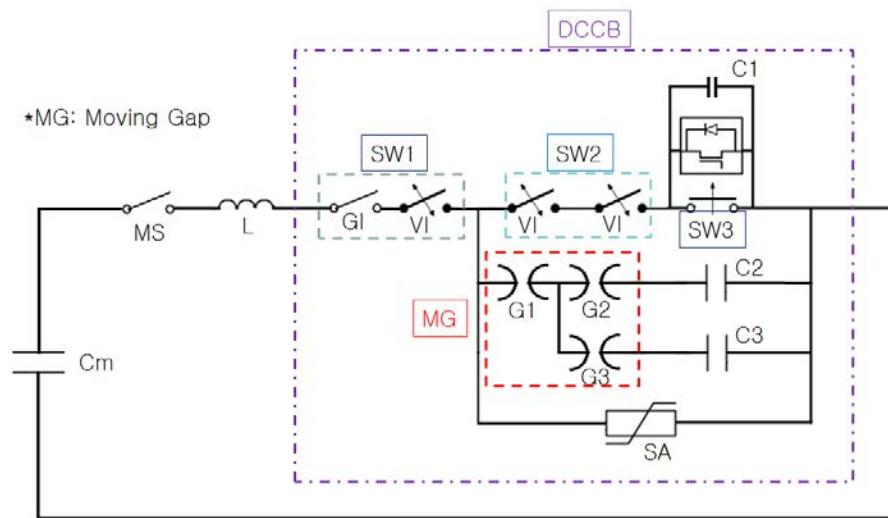


그림 3.2.6 진공 갭을 이용한 DC 차단방식

제 3 절 진공차단부(Vacuum Interrupter)의 차단특성

1. 진공(Vacuum)차단부의 절연 특성

가. 진공도에 따른 절연내력변화

진공은 물질이 전혀 존재하지 않는 공간을 의미하지만, 실제로는 10^{-3} torr 이하의 저압이면 진공이라고 이야기한다. 진공을 공학적인 컨셉의 차단 매질로 적용시킨 것은 1920년대 California Institute of Technology가 처음이었다. 그 후 43년이 지난 1963년 General Electric에서 상업적인 Vacuum Interrupter(VI)를 최초로 발표한 후 현재까지 Vacuum은 우수한 차단매질로 사용되고 있다.

진공도는 진공의 정도 즉, 저압상태의 공기의 압력을 의미하는데, 진공도에 따라 절연내력의 값이 달라진다.

하기의 그림은 진공도에 따른 절연내력을 나타낸 것으로, 대기압 760 torr에서 10^{-8} torr 까지 접점간격이 5mm일 때와 10mm일 때 절연내력을 나타낸 그래프이다. 그래프를 통해서 확인 할 수 있는 것은 대기압에서 10^{-2} torr 까지는 진공상태가 대기압 상태 보다 절연내력이 좋지 않다는 것과 접점의 거리와 상관없이 진공도가 10^{-2} torr 이하가 되면 절연내력의 값이 18kV/mm 정도에서 포화가 된다는 것이다. 따라서 진공을 차단매질로 사용하기 위해서는 진공도가 10^{-2} torr 이하가 될 수 있도록 유지하는 것이 중요하다.

● 압력에 따른 진공도 측정기술

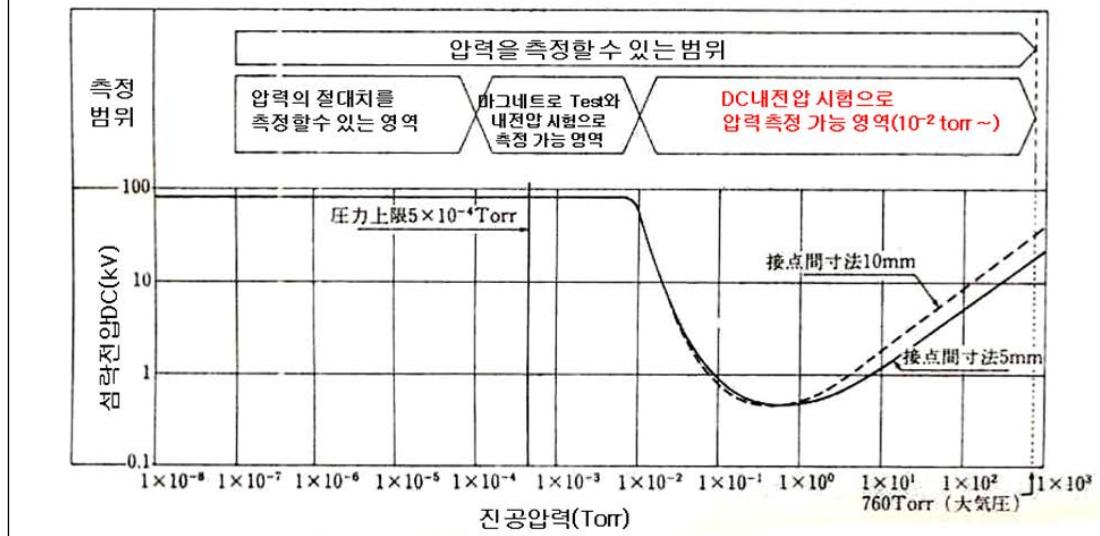


그림 3.3.1 진공 압력에 따른 절연내력(※전기 설비 진단·갱신 기술 조사 전문위원회, 전기 설비 진단·갱신기술에 관한 조사보고, 일본전기학회기술보 2부 제 376호, P. 40,

1991년 07월 05일)

나. VI의 소개

VI는 여타의 차단기에 비하여 신뢰성, 수명, 유지보수 측면에서 강점이 있으며, 차단부가 Compact하여 차단기 전체의 부피가 작다. VI의 정격전압은 최근 170kV까지 발표되어 고압차단분야에서 대두되고 있는 온난화 가스저감 문제의 해결책으로 제시되고 있다.

VI내부의 진공도는 10^{-7} torr 이하이다. 고장전류가 발생되면 접점(Contact)이 분리되고 Arc가 접점사이에서 발생하며 Vapor가 생성된다. Vapor의 일부는 Arc에 의해 외부로 빠져나가는데, 이 Vapor들은 Shield에 응집하게 된다. 고장전류가 전류영점에 도달하게 되면 Vapor의 생성은 중단되고, ARC가 소멸하며, 절연내력이 상승하게 된다.

VI에서는 접점의 재료와 전극재료가 중요한데, 접점은 절연성능과 차단성능 이외에 내용착성, 기계적강도, 통전성능이 우수하여야 된다. 또한 전류재단에 의해서 써지가 발생하기 때문에 재단전류가 작아야 한다. 이를 요구조건을 모두 만족시키는 접점재료는 아직 없으며, 사용조건에 따라서 순금속, 합금(소결합금)등이 사용되고 있다.

2. VI의 차단(소호)특성

차단기에서 차단은 소호(消弧)를 의미한다. 즉, 회로내에 발생된 고장전류를 차단하기 위해 접점이 개리하면, 접점사이에 아크로 고장전류가 통전하게 되는데 이를 끊는 것이 소호 즉 차단이다.

아래는 진공에서 고장전류를 차단하는 동안 발생하는 차단현상 및 아크현상에 대한 그림이다. 각 현상은 차단부의 설계, 접점의 배치 및 재질, 전극의 재료에 의해 결정이 된다.

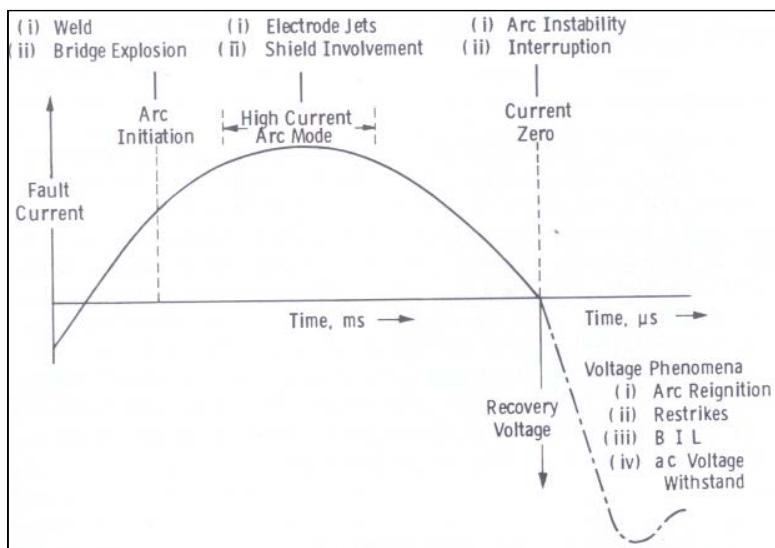


그림 3.3.2 시간별 VI 차단과정(※Circuit Interruption, Thomas E.B. , P463)

차단과정은 아크의 발생, 대전류 아크모드, 전류영점, 절연회복구간으로 나뉠 수 있다.

고장전류가 통전중에 접점이 분리가 되면, 접점표면중 가장 늦게 떨어지는 구간에서 Molten metal bridge 즉, 접점표면이 녹아 전류가 통전될 수 있는 다리가 형성되고 Arc가 접중되게 된다. 전류가 계속 증가하여 10kA가 됨에 따라 다리에 접중적으로 형성되었던 Arc는 다리를 파열시키고 음극점(Cathode spot)이 음극(Cathode) 표면에 확산된다. 이를 확산모드라 한다.

음극점의 전류는 음극재료에 따라 다르며, 동(銅)전극의 경우 음극점 1개당 100~200A이다. 약 10kA이하의 아크전류에서는 아크전압이 20~30V정도이며, 아크전압의 과형이 거의 일정하게 안정되어 있고, 아크상태도 균일하다.

전류가 점점 증가함에 따라 접중모드로 이행되게 되는데, 접중모드에서는 양극점(Anode spot)이 발생하며, 양극이 급격히 용융된다. 그 결과 접중아크주(Constricted arc column)가 구성이 되며, 접점표면이 용융되어 금속증기들이 방출된다. 전류가 영점에 다가가게 되면 다시 확산모드로 변하게 되며 전류영점에 다다라서는 아크의 불안정으로 인해 본래의 전류영점 이전에 전류가 차단되는 전류재단(Current chopping) 현상이 발생한다.

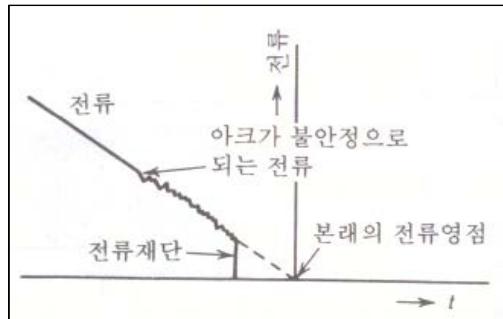


그림 3.3.3 전류영점 인근에서의 VI 특성(※고전압 · 대전류공학, P127)

전류영점이후 만약, 전극 간 많은 양의 금속증기가 잔류하고, 양극점이 급속히 냉각되지 않는다면 다시 아크가 발생하여 차단에 실패하게 된다.

진공은 다른 소호매질에 비해 전류영점직후 급속하게 절연회복이 되는 특성이 있다. 진공의 이러한 성질은 진공이 가지는 다음의 세 가지 이유에 의해서 결정된다. 첫째, Spot에서 방출되는 이온의 속도($\sim 10^6 \text{ cm/s}$)가 매우 빨라 극간의 플라즈마 밀도를 수 us만에 감소시킴. 둘째, Spot의 크기가 극히 작기 때문에, 전류 영점이후 수 us 만에 냉각되어 금속증기가 전극사이로 배출되지 않음. 셋째, 아크 통전중에 접점재료로부터 발생되는 매우 작은 입자들이 음극점의 표면으로부터 tangential한 방향으로 전극사이를 벗어나기 때문이다.

위와 같은 세 가지 특성에 의해서 진공은 절연회복속도가 매우 빠르다. 아래의 그림은 SF6와 진공이 gap 6.35mm, 차단전류 1.6kA에서 전류영점 후 절연회복속도의 차

이를 나타낸 것으로 진공의 경우 수 us만에 40kV의 절연회복전압을 가지지만, SF6는 수 ms가 되어야 한다는 것을 알 수 있다.

따라서 2ms 만에 8kA의 고장전류를 차단하고, 전류영점후에 인가되는 약 120kV의 TIV(Transient Interrupt Voltage)를 견디는 HVDC 차단기에서 전류 영점 후 급속한 절연회복 속도를 가지는 진공은 필수적인 차단매질이라고 할 수 있다. 이에 본 연구에서는 상기의 특성을 가지는 VI를 차단부로 사용하여 Fast Switch를 구성하였으며, 아래에 그 상세한 내용에 대해 소개한다.

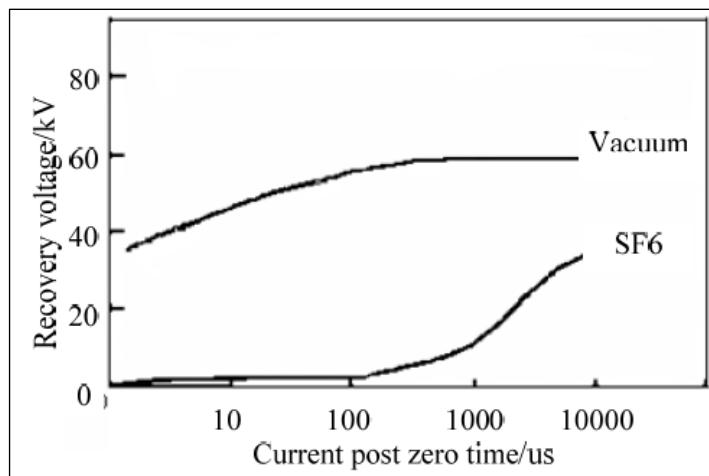


그림 3.3.4 전류영점 직후 진공과 SF6의 절연회복전압(※ Guowei Ge, Minfu Liao, Xiongyind Duan, Jiyan Zou “HVDC Hybrid Circuit Breaker Based on SF6 Interrupter and Vacuum Interrupter in Series”, ICEPE, October 2013)

3. Fast Switch의 구성 및 차단특성

가. Fast Switch의 구성

송전급(80kV) HVDC 차단기는 배전급 차단기와 마찬가지로 2ms내에 8kA의 전류를 차단해야하나, 정격전압이 30kV에서 80kV로 높아짐에 따라 고장전류 후 발생하는 TIV 역시 약 120kV로 높아졌다. 송전급 Fast Switch는 증가된 TIV에 의한 사고 및 Fast Switch의 오작동을 예방하기 위하여 배전급 Fast Switch를 기반으로 절연내력 확보와 차단용량 증가를 위한 변경설계가 진행되어 제작되었으며, 아래의 그림을 참고로 상세한 구성내용을 설명한다.

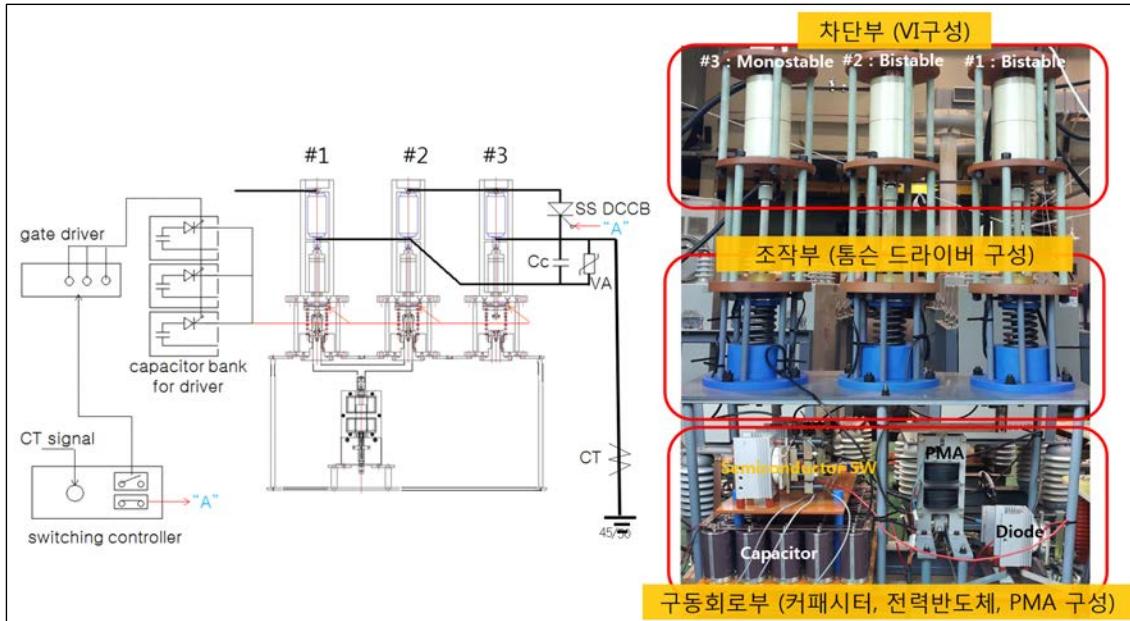


그림 3.3.5 HVDC 차단 시스템 전체 구조도 및 Fast Switch의 구성

상기의 그림은 DC차단기 시스템 전체 구조도 및 송전급 Fast Switch의 모습을 나타낸 그림이다. 송전급 Fast Switch의 그림에서 보듯이, 송전급 Fast Switch는 크게 차단부, 조작부, 구동회로부로 나눌 수 있다. 차단부는 3개의 VI로 구성되어 있으며, 사진의 오른쪽부터 #1, #2, #3이라고 했을 때, #1과 #2는 고장전류 발생에 의해 Open 된 후 지령에 따라 Close로 복귀하는 형태의 Bistable Switch이고, #3은 Open 된 후 조작부에 설치되어 있는 스프링력에 의해 자동으로 복귀하는 형태의 Monostable Switch이다. HVDC 전체 시스템 구조도를 통해 알 수 있듯이 각 Fast Switch는 #1과 #2가 직렬 연결되고, #3은 그에 병렬로 연결된다. #1과 #2는 추후 고장전류 차단 후 인가되는 TIV를 병렬로 분담하는 역할을 하며, #3은 정상상태에서는 Close 상태를 유지하면 통전손실을 줄이다가 고장이 발생하면 고장전류를 전력반도체 스위치로 통전 시키는 역할을 한다.

#1, #2, #3의 Open 동작은 조작부에 있는 톰슨 드라이버를 통해 조작력을 얻게 된다. 톰슨 드라이버는 톰슨코일과 반발판으로 구성되며, 톰슨코일에 인가되는 펄스형 DC 전류에 의해서 반발판에 와전류가 생기고 그로인해 로렌츠 힘이 발생되어 반발판에 반발력이 생기게 된다. 이 반발력을 통해 차단부의 가동접점은 움직이게 되고, 접점은 벌어지게 된다. 반발판의 재질은 알루미늄이며, 톰슨코일의 턴 수는 총 20Turns이다.

#1, #2, #3의 Close 동작은 조작부의 스프링에 의해 조작력을 얻게 된다. 당초 Open 시 톰슨 드라이버의 조작력을 일부 스프링에 저장하였다가 Close시 그 스프링력을 다시 사용하는 것으로, #1과 #2는 스프링 압축상태를 유지하기 위해 가동로드의 끝에 특별히 고안한 기계적인 구조가 설계 제작되어 있으며, #3는 언급한 기계적인 구조가 부재해있다.

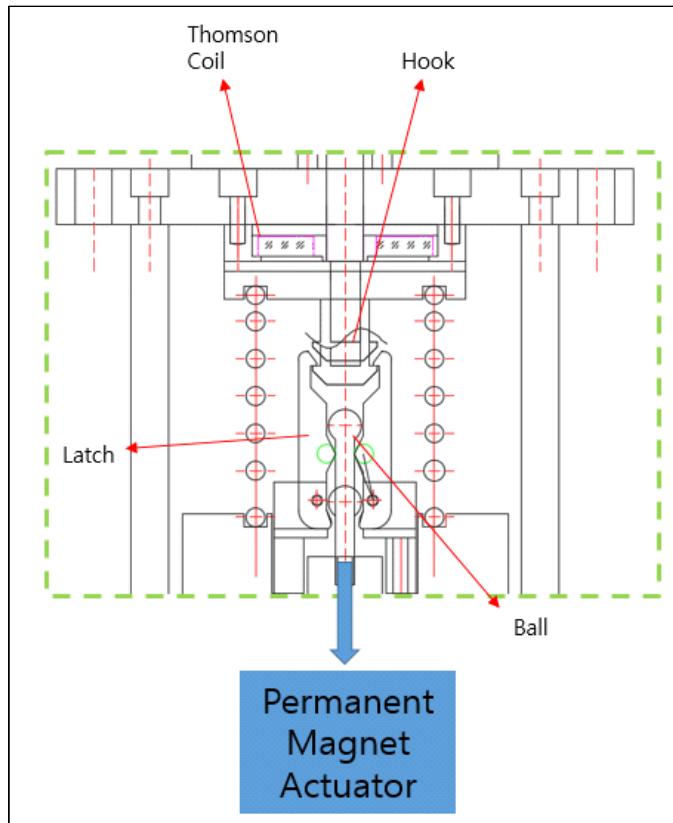


그림 3.3.6 Fast Switch의 기계적 구조

상기의 그림은 조작부에 위치해 있는 기계적인 구조의 도면으로, #1과 #2의 Bistable 동작이 가능하게 후크, 래치, Ball, PMA로 구성되어 있다. 후크와 래치는 Fast Switch의 Open 시 압축된 스프링이 Close 지령이 있을 때 까지 저장된 스프링력을 유지할 수 있도록 Open 시 후크와 래치가 서로 맞물려 그 상태를 유지 할 수 있도록 설계 되어있다. 추후 Close 지령에 의해 하부에 위치한 Ball이 상기의 그림과 같이 상부로 올라오며, 초록색 원으로 표시되어 있는 래치의 Trigger Point를 타격하게 된다. 그 타격력에 의해 래치는 벌어지게 되고, 후크와 래치는 분리된다. 후크와 래치가 분리됨과 동시에 스프링에 저장되어 있던 스프링력은 가동부를 Close 위치로 가져가기 위해 동작하며, Fast Switch는 Close 상태가 된다. PMA는 상기에 언급한 Ball을 제어하기 위해 Ball과 직결로 연결되어 있다. 송전급 Fast Switch에 사용된 스프링의 스프링 상수는 1.534kg/mm로 상세한 사양은 별첨에 첨부한다.

구동회로부는 상기의 그림과 같이 톰슨 코일에 전류를 인가하기 위해 커페시터 뱅크, 전력반도체와 Close 지령시 Ball을 움직이기 위한 PMA로 구성되어 있다. 하기의 그림은 구동회로부의 회로도를 나타낸 것으로, 커페시터 뱅크는 10mF, 450V 정격의 커페시터를 #1, #2, #3 각 10개씩 병렬로 연결하여 100mF, 450V 커페시터 뱅크로 구성하였으며, 총 30개의 커페시터를 이용했다. 각 커페시터에 충전된 에너지를 방출하기 위해서 전력반도체 스위치 SCR(TCU4_340H)를 직렬로 연결하였으며, 동작 후 커

패시터 뱅크에 역으로 충전된 에너지로부터 톰슨코일 및 시스템을 보호하기 위하여, SCR과 역 병렬로 Diode를 연결하여 구성하였다.

상기와 같이 송전급 Fast Switch의 구성은 배전급 Fast Switch와 동일하며, 본 구성의 원리 및 자세한 사항은 본 과제의 2015년도 연차보고서의 3절을 참고한다.

송전급 Fast Switch에서 달라진 점에 대해서는 하기의 그림을 통해 설명하도록 한다.

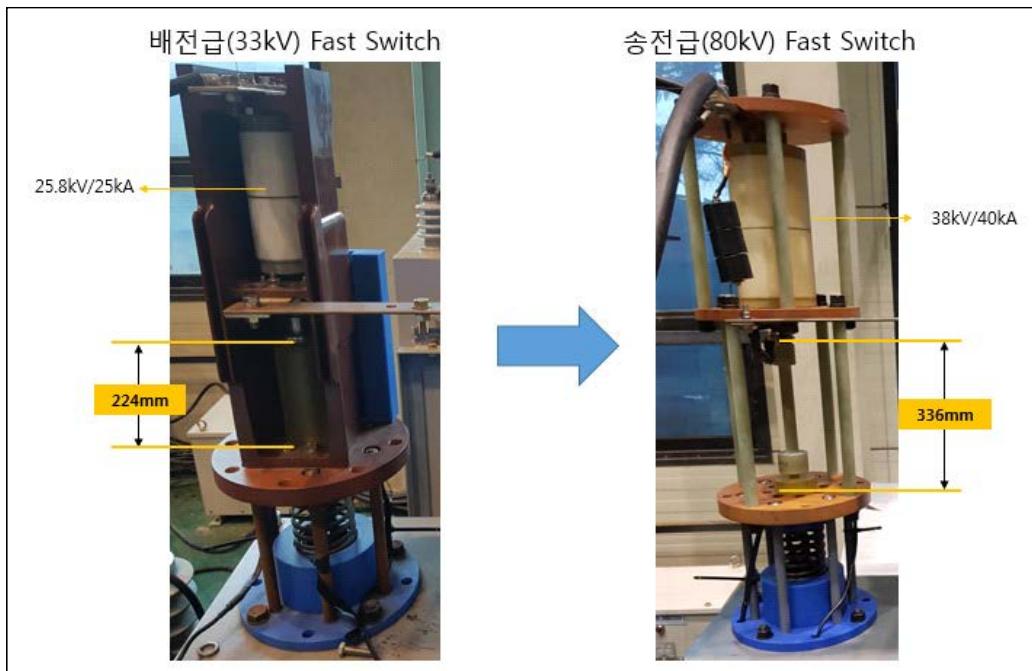


그림 3.3.7 배전급 Fast Switch와 송전급 Fast Switch의 차이점

송전급 Fast Switch와 배전급 Fast Switch의 가장 큰 차이점은 차단부 VI의 변경 및 절연내력 확보를 위한 변형 설계이다. 상기의 그림에서 보듯이 송전급 Fast Switch는 120kV의 TIV를 감당하기 위하여 배전급 차단기의 VI(25.8kV)를 38kV급 VI로 변경하였다. 38kV급 VI의 차단전류는 40kA 스트로크는 20mm로, 사진에서 보듯이 VI를 조립하기 위하여 가장 위의 상판과 중판을 지지해주는 지지가대의 길이를 증가시켜 VI의 고정 및 인입·인출선의 조립을 용이하게 하였다.

또한, 조작부와 차단부의 절연내력을 확보하기 위하여 FRP재질로 제작된 가동로드의 길이를 224mm에서 336mm로 증가하였으며, 가동로드의 길이 증가에 따른 가동부의 무게 증가를 최소화하기 위해 로드의 형태는 중간 부분이 얇도록 설계 되었다. 가동로드와 Stopper에 의해 차단부의 접점거리가 결정되어지는데, 송전급 Fast Switch의 경우 최대 15mm가 될 수 있도록 설계 하였다.

나. Fast Switch의 동작 및 차단특성

상기에 언급하였듯이 송전급 Fast Switch와 배전급 Fast Switch의 가장 큰 변화는 차단부에 해당하는 VI의 변경이다. VI의 변경으로 인하여 Fast Switch는 가동부의 무게가 증가되었으며, 그로 인해 속도가 감소하게 된다. Fast Switch 속도를 알아보기 위해 접점이 떨어지는 시간(t_1) 및 가동로드와 Stopper가 부딪히는 시간(t_2)을 측정하여, Fast Switch의 속도를 계산하였다. 계산된 속도는 충전전압과 비례하여 증가하게 되며, 송전급 HVDC 차단기에서 요구하는 속도를 맞추기 위하여 전압은 350V로 충전하였다. 하기는 200, 250, 350V순서로 각각 전압별로 t_1 , t_2 및 톰슨코일 전류를 측정한 시간을 나타낸 그림이다.

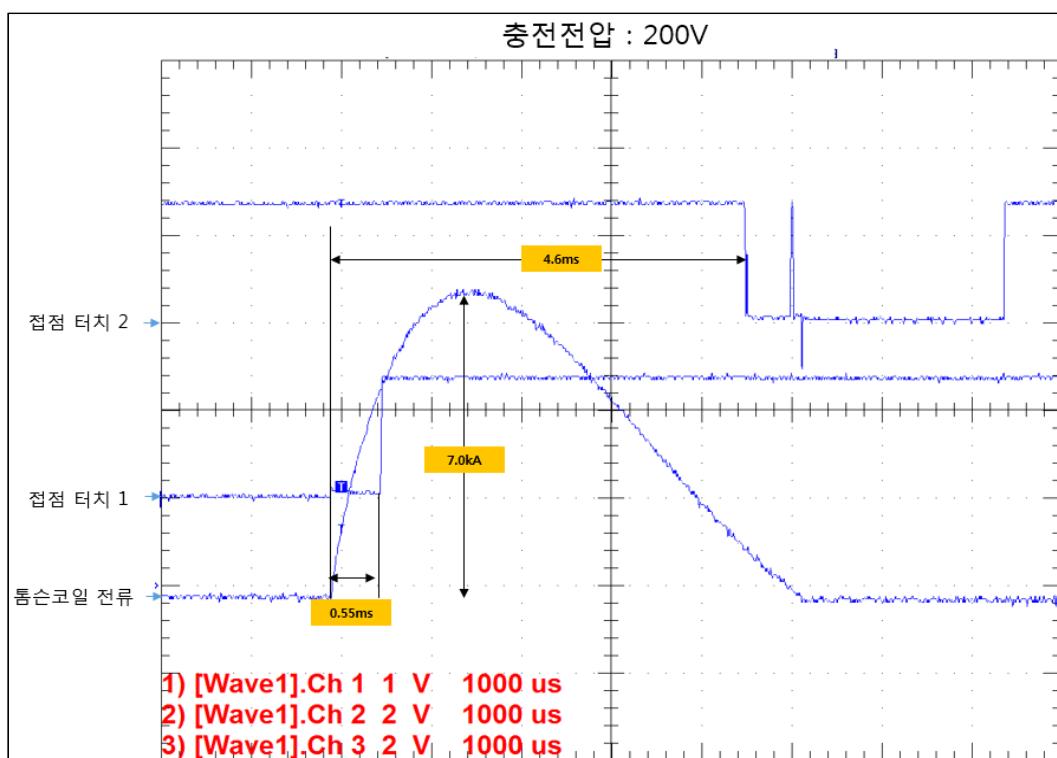


그림 3.3.8 충전전압(200V)에 따른 Fast Switch의 동작 파형

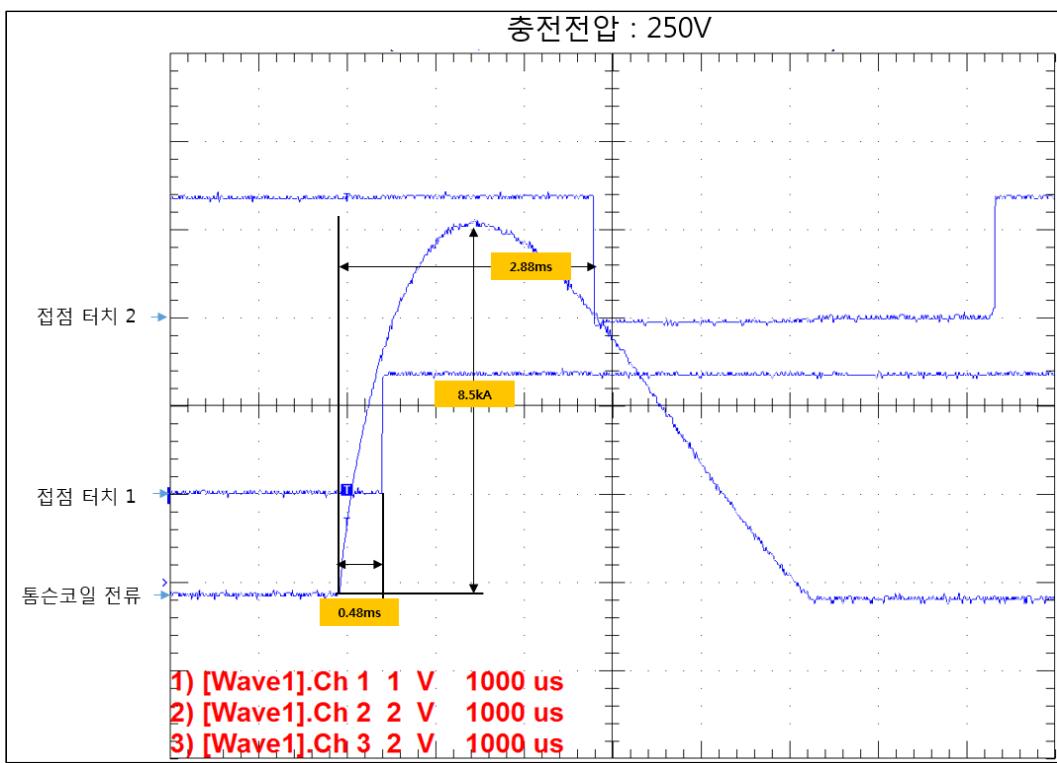


그림 3.3.9 충전전압(250V)에 따른 Fast Switch의 동작 과정

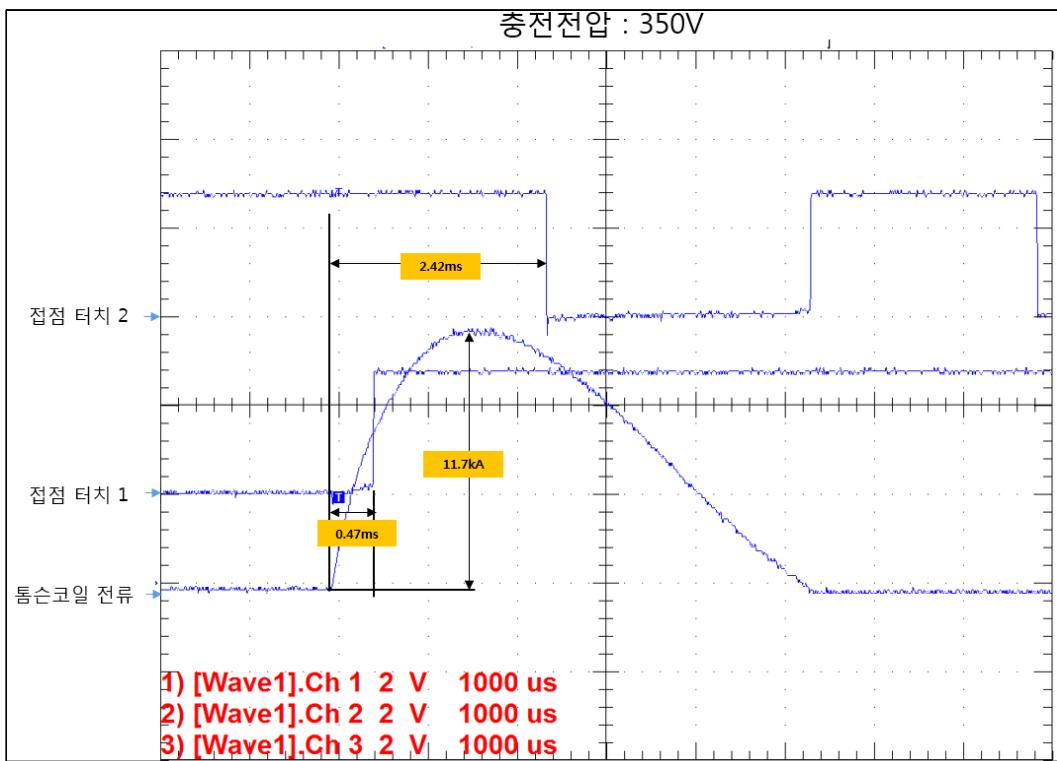


그림 3.3.10 충전전압(350V)에 따른 Fast Switch의 동작 과정

하기의 표는 상기의 그림을 정리한 표로 전압의 증가에 따른 최대전류, t1, t2의 값 을 볼 수 있다. 충전전압의 증가로 최대전류가 증가하고, t1과 t2가 줄어듬을 확인 할 수 있다. 다만, t1의 값은 전압의 변화에 민감히 반응하지 않고, 약 0.47~0.5ms사이에 서 결정됨을 알 수 있다. 이는 t1의 값이 전압의 증가에만 종속하지 않고, 물체 고유의 관성모멘트 및 마찰력에 의해 결정되는 값이어서 나타나는 현상으로 판단된다.

표 3.3.1 전압에 따른 Fast Switch의 동작

전 압 [V]	최 대 전 류 [kA]	t1 [ms]	t2 [ms]
200	7	0.55	4.6
250	8.5	0.48	2.88
350	11.7	0.47	2.42

충전전압이 350V일 때의 측정된 t1, t2를 이용하여, 스트로크 곡선(빨간색 점선)을 추정하여 보면 하기의 그림과 같다. 검정색 실선은 배전급 Fast Switch의 Stroke 곡 선으로 접점이 떨어지고 나서 14mm까지 도달하는데 걸리는 시간이 약 3.45ms로 약 4m/s의 속도를 가진다. 350V 충전시의 추정 스트로크 곡선을 이용하여 동일한 조건에서 속도를 구하면 5.8m/s의 속도가 구해진다. 충전전압을 증가시킴으로써 상기에 언급한 무게의 증가에 대한 속도의 자연 부분을 극복하고 더 빠른 시간에 조작기가 동작 가능하게 되었다.

350V 이상에서 전압을 충전하여 Fast Switch를 구동한다면 5.8m/s보다 더 빠른 시간에 조작기 동작이 가능하겠지만, 최대전류가 12kA이상이 되어 톰슨코일에 과도한 열이 발생하게 되고 이는 Fast Switch의 오동작의 원인이 될 수 있다. 또한, 고장전류를 차단하는 차단성능에 중요한 시간은 t1으로 앞서의 실험결과에서 확인 가능하듯이 충전전압을 증가시키더라도 t1의 변화는 미미하여, 충전전압을 상승함으로 인해서 얻는 효과가 미미하다. 따라서 송전급 Fast Switch의 충전전압은 최대 350V로 충전하는 것이 적당할 것으로 판단된다.

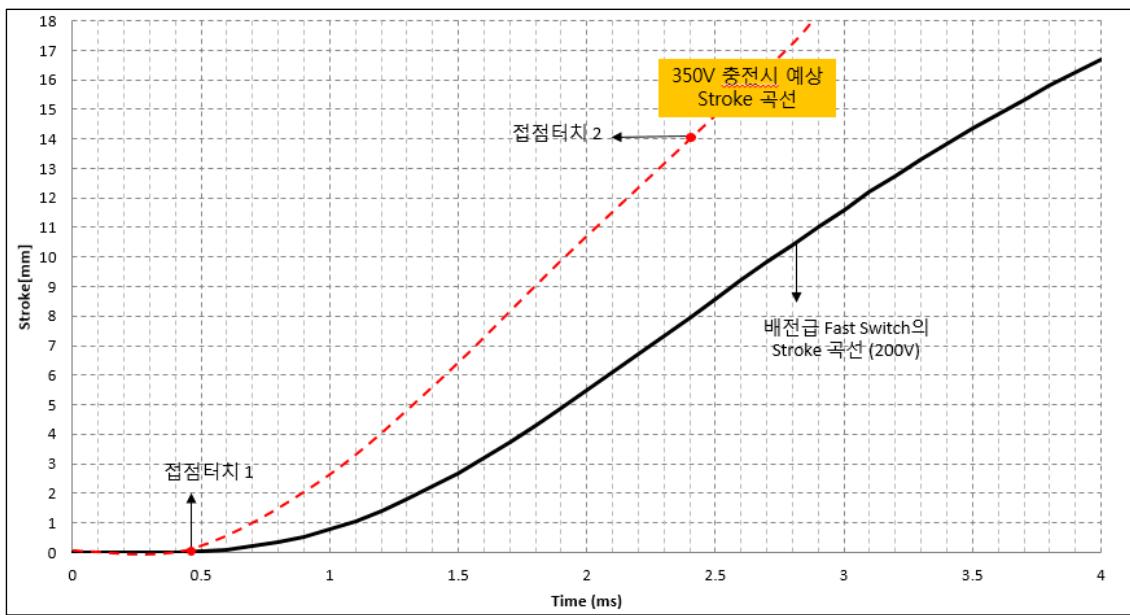


그림 3.3.11 350V 충전시 예상되는 Fast Switch의 Stroke 곡선

Fast Switch의 차단특성을 확인하기 위해 본 연구팀에서 운용하고 있는, 간이합성 시험설비를 이용하여 하기의 회로와 같이 시험을 진행하였다.

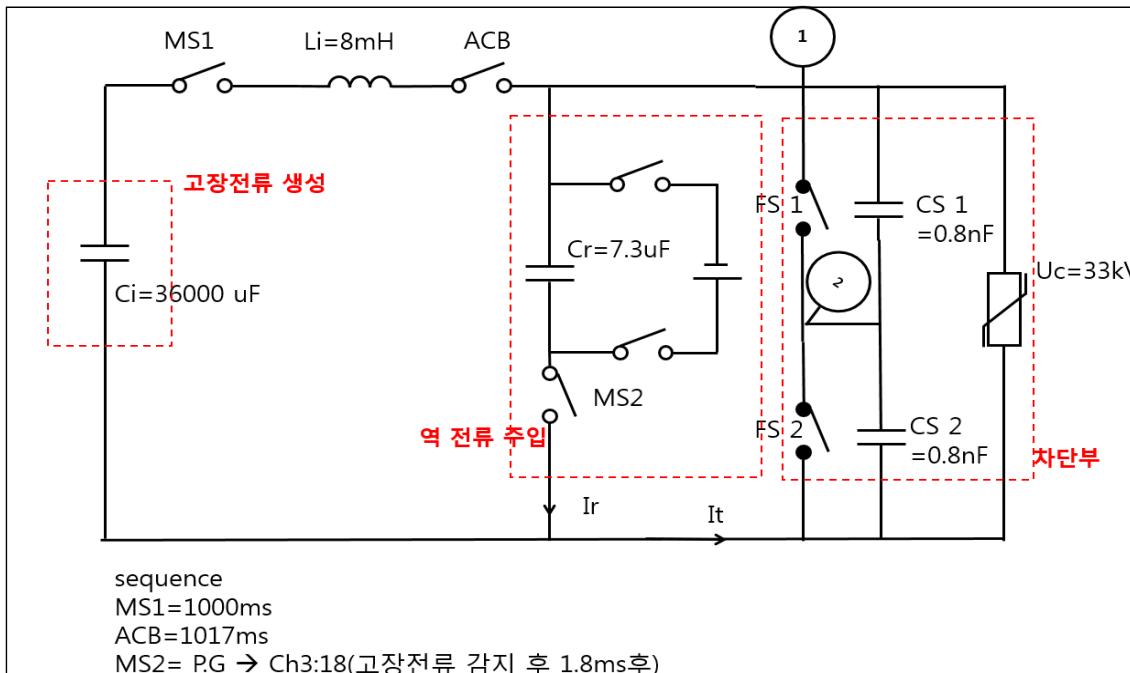


그림 3.3.12 Fast Switch 특성시험 회로

HVDC 차단기에서 Fast Switch는 단 시간에 접점이 떨어져, 전류차단 후 인가되는 TIV를 견딜 수 있어야 한다. 상기의 회로는 8kA의 전류를 인가한 뒤, 역전류를 주입

하여 고장전류에 인위적으로 전류영점을 만든 후 Fast Switch가 TIV를 견디는지 확인하기 위해, 두 개의 Bistable Fast Switch인 #1과 #2를 이용하여 구성하였다. 상기의 회로는 크게 고장전류 생성부, 역전류 주입부, 차단부로 나뉘며, 고장전류를 생성하기 위한 커패시터는 36,000uF Making Switch1(MS1)와 주파수 조정을 위한 인덕터 ($L_i=8mH$), Axially Circuit Breaker(ACB)로 구성되어 있으며, 각 Sequence Time은 상기의 그림에 나타나 있다. 역전류 주입부는 역전류 주입을 위한 커패시터 ($C_r=7.3uF$), MS2와 Cr에 극성을 반대로 충전하기 위한 충전장치로 구성되게 된다. 차단부는 Fast Switch(FS1,2)와 전압분배 및 차단특성 향상을 위한 Snubber Capacitor($C_S=0.8nF$), Arrestor($U_c=33kV$)로 구성된다.

시험은 낮은 고장전류로부터 높은 고장전류로 순차적으로 진행하였으며, 최저 2.7kA, 최대 8kA까지 시험하였으며, 전압분배성능을 확인하기 위해 상기 회로의 1번 위치와 2번 위치에서 Voltage Divider를 통한 전압을 측정하였다. 시험파형은 두 개의 오실로스코프를 이용하여 측정하였으며, OSC-A는 Time division이 5ms로 차단전체 과정에 대한 파형이고, OSC-B는 Time division이 20us로 각 오실로스코프 설정값은 하기의 표에 자세히 나타나있다.

표 3.3.2 Fast Switch 특성실험을 위한 계측기 설정 값

순번	OSC-A	OSC-B
Ch. 1	I_t (0.5mV/A)	I_t (0.5mV/A)
Ch. 2	I_r (0.5mV/A)	-
Ch. 3	톰슨코일 전류 (0.5mV/A)	-
Ch. 4	Voltage Divider (2000:1)	Voltage Divider (2000:1)

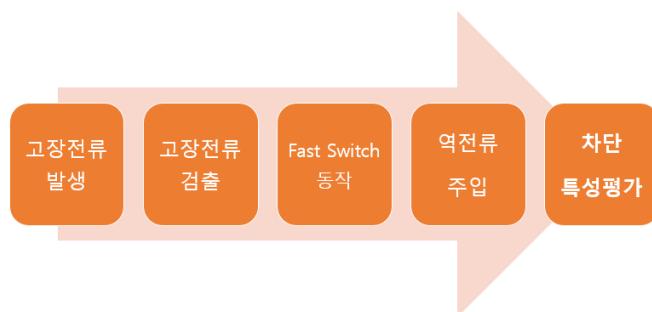


그림 3.3.13 Fast Switch 차단특성 평가 시험 절차

시험의 순서는 상기 그림과 같으며, 그림을 참고하여 특성평가 시험 절차에 대해서 설명한다. 우선, 그림 3.3.12회로의 Cr에 미리 계산되어진 충전전압을 충전하여 원하는 역전류의 크기를 생성할 수 있게 한다. 이때, 역전류의 크기는 고장전류의 크기보다는

크게 설정하여, 고장전류의 반대방향으로 전류가 주입되었을 시 전류영점이 생기게 한다. 역전류의 인가시간은 차단하고자 하는 고장전류의 크기가 원하는 값 이상이 되었을 때, 주입될 수 있게 하며 주입신호는 고장전류의 크기를 감지하여 Trigger 신호를 발생시킬 수 있는 Pulse Generator를 사용하였다.

역전류원인 Cr의 충전이 끝나면, 고장전류원인 Ci의 충전을 시작한다. 고장전류의 주파수 및 크기, 주파수 조정용 인덕터(Li)를 고려하여, 충전전압을 설정하여 충전한다.

Ci의 충전이 끝나면, Sequence Timer를 통해 MS1의 동작을 통해 고장전류를 FS1과 FS2에 흘리게 되고, 고장전류를 감지하여 미리 설정한 값 이상이 되면 Pulse Generator에서 FS1과 FS2에 동작지령을 내리게 된다. FS의 접점이 어느정도 벌어지면, Pulse Generator는 MS2에 동작지령을 내려 역전류를 주입하게 되고, 전류영점을 인위적으로 생성하여 FS의 차단특성을 평가한다.

그림 3.3.14에서 3.3.17까지는 고장전류의 크기를 순차적으로 올려가면서 시험을 했을 때의 파형으로 모두 차단에 성공한 파형이다. 그림 3.3.14는 차단전류가 2.7kA, 그림 3.3.16은 차단전류 5.4kA, 그림 3.3.18은 차단전류 8kA에 대한 실험으로 (a)와 (b)는 오실로스코프 상에서 동일한 실험을 Time Scale만 달리하여 측정한 파형으로, (b)는 (a)에서 역전류가 주입되어 고장전류가 처음으로 전류영점을 만나는 순간을 확대한 파형이다.

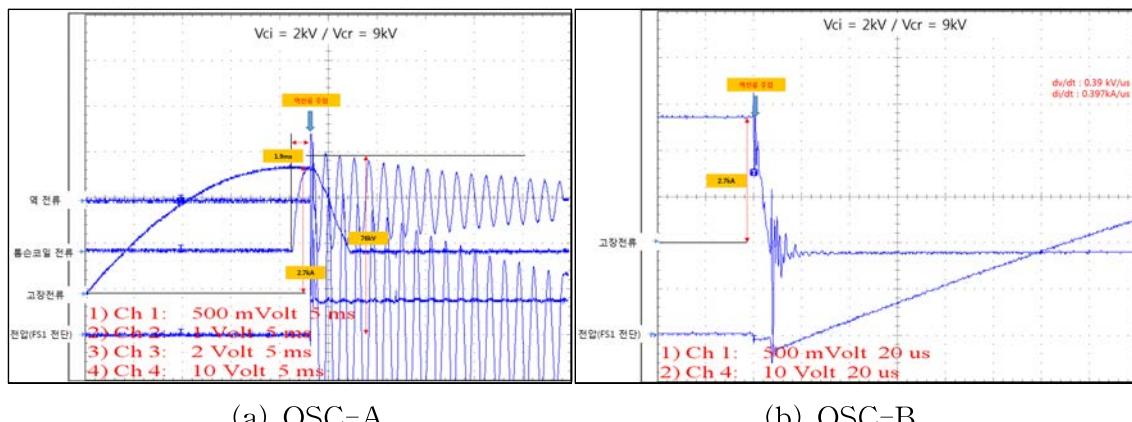


그림 3.3.14 고장전류 2.7kA 차단시 특성파형

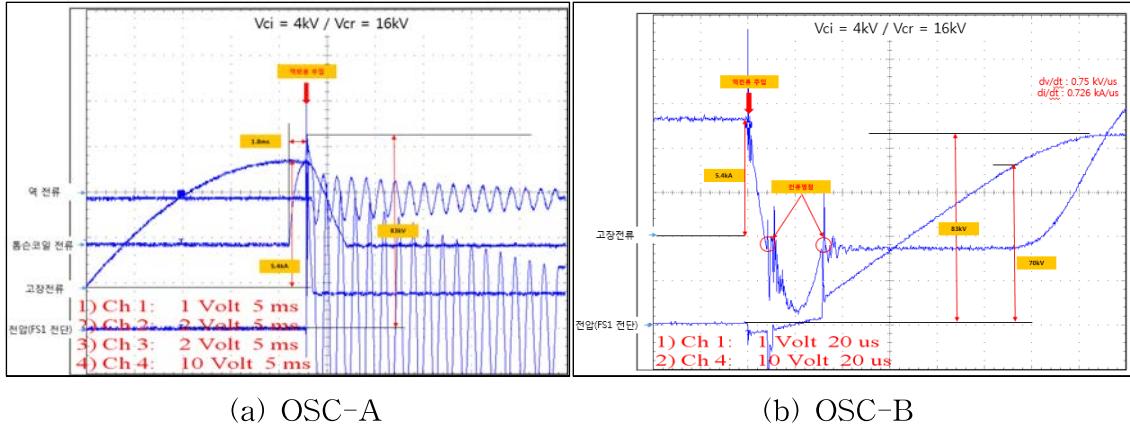


그림 3.3.15 고장전류 5.4kA 차단시 특성파형

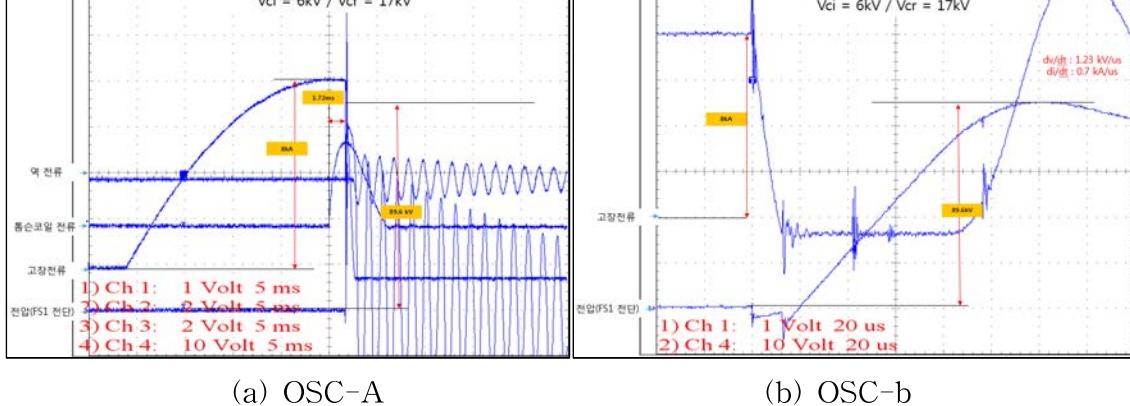


그림 3.3.16 고장전류 8kA 차단시 특성파형

상기의 그림 중 그림 3.3.15을 예로들어 차단과정에 대한 과정설명을 한다. 그림 3.3.15은 5.4kA의 전류를 차단한 과정으로, 고장전류의 크기가 약 5.4kA에 일 때 역전류가 주입된다. 역전류가 주입되는 시점은 각 그림에 표시되어 있다. 고장전류는 역전류에 의해서 전류영점에 도달하게 된다. (b) 과정에 빨간색 원으로 표시되어 있다. 전류는 급격한 di/dt 로 영점을 맞이하나, 기울기가 급하여 첫 번째 전류영점에서는 고장전류를 차단하지 못하고, 다음 반파에서 발생한 전류영점에서 전류를 차단하게 된다. 전류를 차단함에 따라 FS와 병렬연결 된 회로에 TIV가 걸리기 시작하고, Cr는 충전되게 된다. 전압이 계속 상승하여, Cr의 충전전압이 써지 어레스터의 클램핑 전압까지 상승하게 되면, 써지어레스터를 통해 Cr은 방전되게 되고, 차단과정은 끝이 난다.

그림 3.3.17은 그림 3.3.15와 같이 차단전류 5.4kA일 때의 파형으로 차단에 실패한 그래프이다. 동일하게 차단 과정이 진행되었으나 그림 3.3.17의 고장전류는 몇 번의 전류영점이 지나고 나서 고장전류를 차단한 파형이다, 그림 3.3.17 (b)에 표시 되어 있는 전류영점 횟수를 보면 처음 전류영점을 만나고 3번의 전류영점을 만날 때 까지 고장전류를 차단하지 못하는 것을 보여준다.

동일한 실험에서 각기 다른 실험결과가 나온 이유는 Voltage Divider의 위치변경으로 인한 2개의 VI간 전압분배가 달라졌기 때문이다. 기존에는 FS의 VI와 병렬로 연결되어있는 $8nF$ 의 CS1의 전단에 Voltage Divider를 연결하여 FS1과 FS2의 양 극간의 Capacitance가 균형적 이었지만, Voltage Divider를 FS2의 전단으로 옮기면서 CS2의 Capacitance가 증가하게 되었다 이로 인하여, FS1의 CS1과 불균형이 발생하였고, 적절한 전압분배를 이루지 못한 FS는 고장전류를 차단하지 못하게 되었다. 각 실험에서 차단시 dv/dt 와 di/dt 를 살펴보면, 그림 3.3.17의 dv/dt , di/dt 는 각각 $0.75kV/us$, $0.726kA/us$ 인데 반해 그림 3.3.21의 di/dt 는 더 급격한 기울기인 $0.794kA/us$ 라는 것을 알 수 있다. 이는 상기에 언급한 FS간의 Capacitance 불균형으로 인하여 dv/dt 및 di/dt 가 변하게 되었고 이는 FS가 고장전류를 차단하기 어려운 환경으로 변하였다는 것을 의미한다.

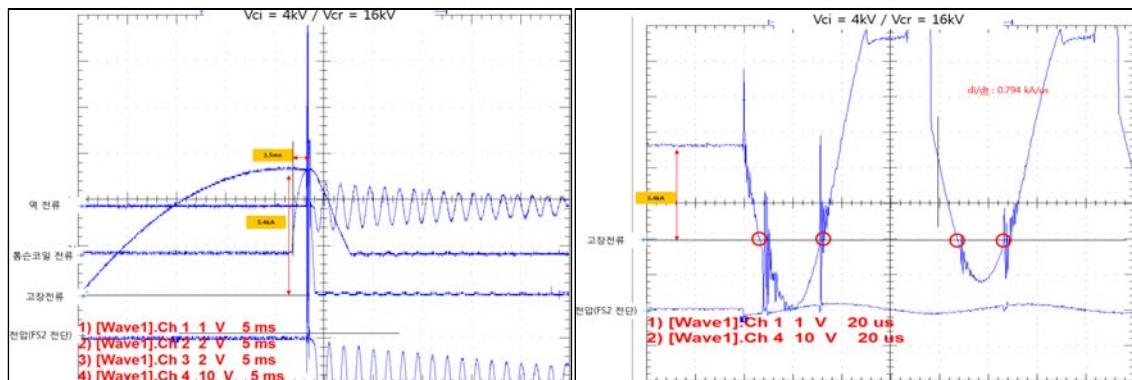


그림 3.3.17 고장전류 5.4kA 차단시 실패한 특성파형(OSC-A)

올바른 FS의 전류차단시점은 그림 3.3.16 및 3.3.14에서 확인 할 수 있듯이 첫 번째 전류영점이다. 3.3.15는 두 번째 전류영점에서 3.3.17은 네 번이상의 전류영점을 만나야지만 차단이 되었다. 이는 2개의 VI를 직렬로 연결한 형태의 FS는 약 $0.75kV/us$ 와 $0.726kA/us$ 에서 임계 dv/dt 및 di/dt 를 가진다는 것을 의미한다.

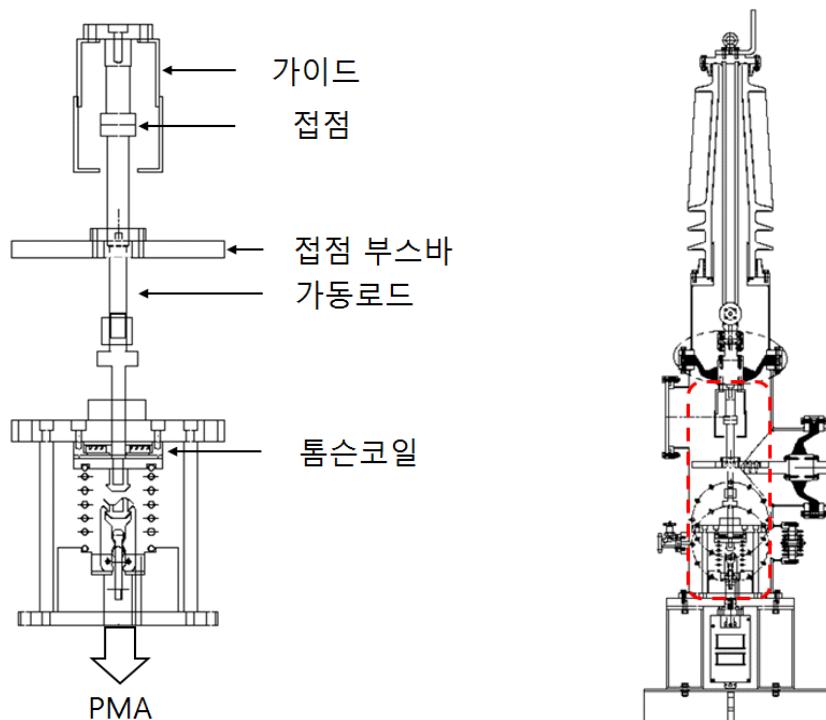
본 실험을 통해 dv/dt 및 di/dt 의 조정을 통해 고장전류를 적절히 끊을 수 있는 차단환경을 만들어야지만 원하는 차단성능을 보이는 FS의 설계가 가능하다는 것을 알 수 있으며, 전류 차단 시 dv/dt 및 di/dt 는 FS의 차단영역을 결정짓는 주요 파라미터라는 것을 확인 할 수 있다.

제 4 절 투입/분리용 Hybrid 스위치

1. Gas switch의 구성 및 절연특성

가. 구성

투입/분리용 하이브리드 스위치의 구성장치인 Gas switch는 DC 차단기가 고장 전류 차단 후 바로 이어서 인가되는 급격한 기울기의 TIV에 대한 절연을 확보하여 최종적으로 고장 전류 차단을 완료할 수 있도록 고안된 스위치로서 그림 3.4.1과 같이 가이드, 접점, 접점 부스바, 가동로드, 톰슨코일, PMA 등으로 구성된다. 가이드는 DC 차단기의 차단과정 중 접점에서 발생하는 아크에 의한 내부의 뜨거운 SF6 가스가 Gas switch 외함으로 퍼지는 것을 방지하기 위한 부품이다. 접점은 톰슨 코일에 의해 간격을 빠르게 늘릴 수 있고 접점 간 발생하는 아크를 효율적으로 소호할 수 있는 Spiral 맞접점 형태를 채택하였다. Gas switch의 구동은 톰슨코일 조작기에 의해 이루어지며 가동부 2.8kg 기준으로 톰슨코일 전류 투입 후 약 2ms에서 접점 스트로크가 5mm 이상이 되도록 설정하였다. 톰슨코일 조작기에 의해 구동된 Gas switch는 내부의 랙치(Latch)에 의해 개방 상태를 유지하도록 되어 있으며 랙치의 하부에 연결된 PMA의 동작으로 랙치가 풀리면 압축된 스프링에 의해 접점이 투입되도록 구성되어 있다.



(a) Gas switch 내부 구성

(b) 챔버 내 Gas switch 구성

그림 3.4.1 Gas switch 구성도

Gas switch는 높은 절연 내력을 확보하기 위해 절연 및 소호 성능이 우수한 SF6 가스를 사용하며 그림 3.4.2와 같이 챔버 내에 Gas switch를 설치한 후(그림 3.4.1의 접선 부분) SF6 가스를 충진하도록 되어 있다. SF6 충진 압력은 일반적인 AC 차단기의 충진 압력인 0.5MPa(gauge)를 사용하였다. 챔버의 단말을 통해 연결된 부스바는 Gas switch 내부의 접점과 접점 부스바를 통해 진공 스위치(Vacuum switch) 또는 외부 단말로 연결되도록 설계되어 있다.



(a) 챔버 내 접점 부스바 및 가동로드



(b) Gas switch 외관

그림 3.4.2 챔버 내 Gas switch 설치 모습 및 외관

나. Gas Switch의 시험회로

Gas switch의 기본 성능인 절연 특성을 확인하기 위해 그림 3.4.3과 같은 시험회로를 구성하였다. 시험회로는 간이합성시험장의 전류원 회로와 전압원 회로를 사용하는 LC 공진회로법으로 구성하였으며 DC 차단기의 차단 시 현상에 최대한 가깝도록 Bypass 회로를 추가하였다. Bypass 회로의 커패시터와 병렬로 연결되어 있는 다이오드는 역전류 주입 후 커패시터에 충전되는 것을 방지하도록 하는 역할을 하며 투입 스위치 또는 싸이리스터는 역방향으로 충전된 커패시터가 접지 방향으로 방전되는 것을 방지하고 적절한 시간에 역전류를 흘려주기 위한 용도로 사용된다.

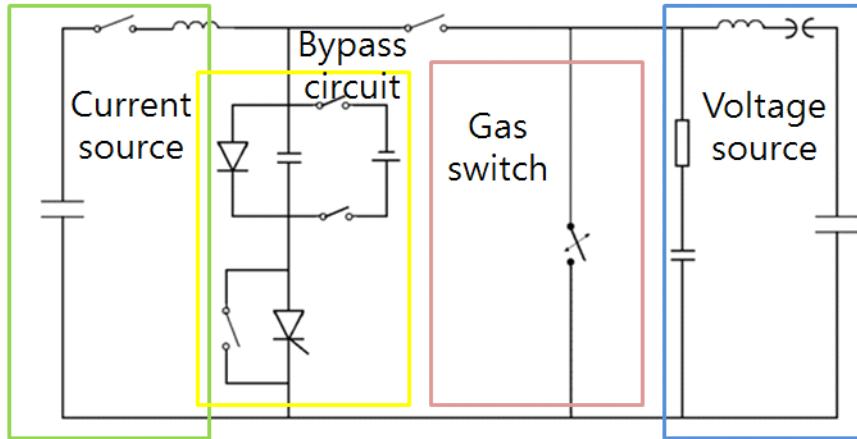


그림 3.4.3 Gas switch 절연 특성 확인용 시험회로

본 연구에서 개발되는 Gas switch는 소호 매질로 SF6 가스를 사용하여 전류의 유무에 따른 아크의 영향이 절연 특성에 큰 영향을 주게 된다. 따라서 절연 특성 시험은 아크의 유무 즉, 전류의 유무를 구분하여 이루어져야 한다.

먼저 전류가 없는 무부하 상태에서의 절연 특성은 그림 3.4.4(a)와 같은 순서에 의해 수행될 수 있다. 전류가 흐르지 않은 상태이므로 그림 3.4.3의 전류원 회로 및 Bypass 회로는 사용하지 않으며 전압원 회로만 사용한다. Gas switch를 동작시키기 위해 펄스생성기에서 인위적으로 신호를 보내 톰슨코일에 구동전류가 흐르도록 한 후 일정한 시간 후 전압원 회로로부터 TIV를 인가하여 절연 특성을 확인한다.

다음으로 Gas switch 내에서 전류가 흘러 아크가 발생하는 경우는 그림 3.4.4(b)와 같은 절차를 따라 절연특성시험을 수행한다. 시험 순서는 Gas switch 후단에서 검출된 전류를 이용하여 간이합성시험장 컨트롤룸 내 시퀀스 타이머 및 펄스생성기에 의해 이루어진다. 먼저 전류원 회로에서 고장 전류를 발생시켜 Gas switch로 흐르도록 하면 Gas switch 후단에 설치된 센서에서 전류를 검출한다. 일정 수준 이상의 전류는 펄스생성기에서 감지하고 감지된 전류에 의해 동작 신호를 발생시키는 펄스생성기는 Gas switch가 동작하도록 톰슨코일에 전류를 인가하는 지령을 내린다. 이 지령에 따라 Gas switch가 개방되며 일정시간 후 펄스생성기로부터 신호를 받은 투입스위치가 동작하여 사전에 미리 충전되어 있던 Bypass 회로의 커패시터로부터 Gas switch로 역전류가 흐르도록 한다. 전류원 회로로부터 발생하는 고장전류와 Bypass 회로로부터 인가되는 역전류에 의해 Gas switch에서는 급격한 기울기로 전류영점이 만들어지며 전류가 차단되게 된다. 이 때 전류 영점 후 일정한 시간 간격을 두고 전압원 회로에서 TIV가 인가하여 전류 영점 후 Gas switch의 절연 특성을 확인한다.

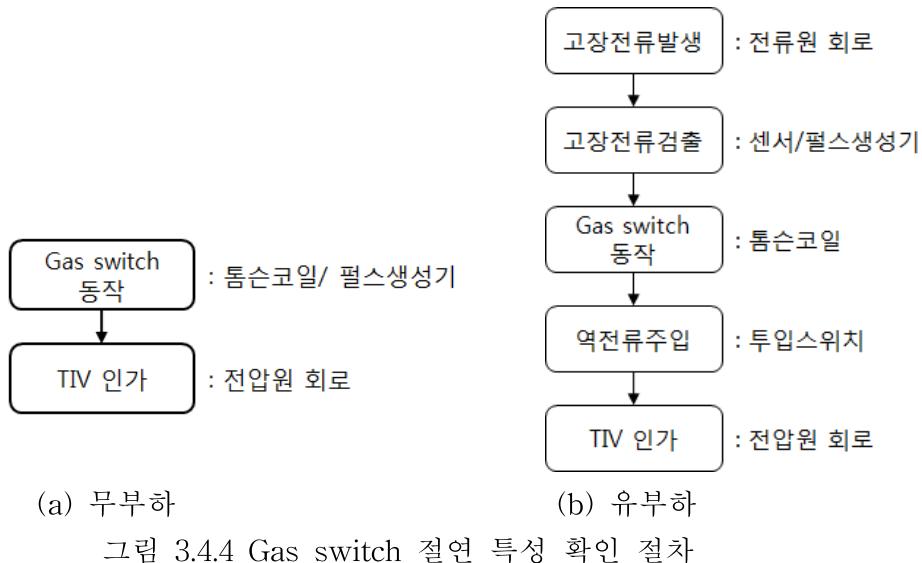


표 3.4.1 Gas switch 절연 특성 확인용 시험회로 파라미터

전류원		전압원	
Ci	45000 uF	Cv	44 uF
Li	0.156 mH	Lv	2.06 mH
Bypass		Rf	500 Ω
Cr	55 uF	Cf	2000 pF

전류원 회로의 커패시터와 리액터에 의해 발생된 전류는 60Hz의 주파수를 가지며 충전전압에 따라 크기가 달라진다. 본 시험에서는 Gas switch에서 차단되는 전류를 0.5kA와 2.5kA로 설정하였고 역전류 인가를 감안하여 그림 3.4.5에서 보는 바와 같이 최대 4.3kA의 전류 피크값을 발생할 수 있도록 전류원 회로의 커패시터를 각각 0.05kV와 0.3kV로 충전하였다.

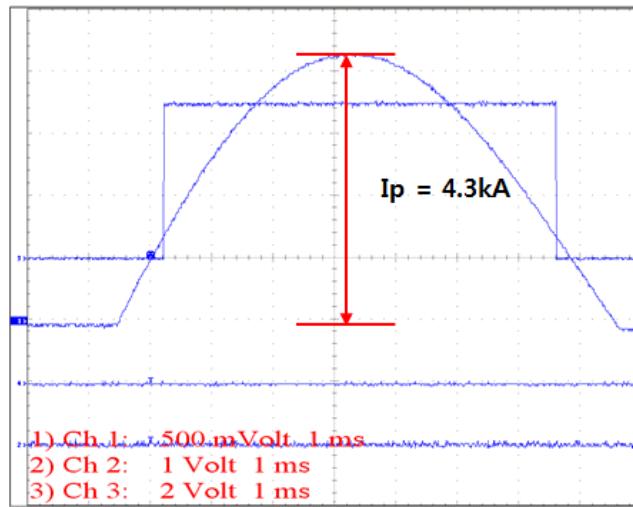


그림 3.4.5 전류원 회로에서 발생되는 전류(전류원 커패시터 0.3kV 충전)

Bypass 회로의 커패시터 값은 DC 차단기에서 전류 차단 시의 di/dt 를 고려하여 결정되며 회로 내 부유 용량(Stray inductance)을 $5\mu\text{H}$ 로 가정하였을 경우 $1/4$ 주기가 30us 이내이면서 현재 이용 가능한 커패시터 값은 $55\mu\text{F}$ 로 결정된다. Gas switch에서 차단되는 전류 0.5kA 와 2.5kA 를 맞추기 위한 충전 전압은 각각 1kV 와 2kV 로 설정되며 이 때 Bypass 자체에 의한 전류 피크는 각각 1.7kA 와 3.4kA 이다.

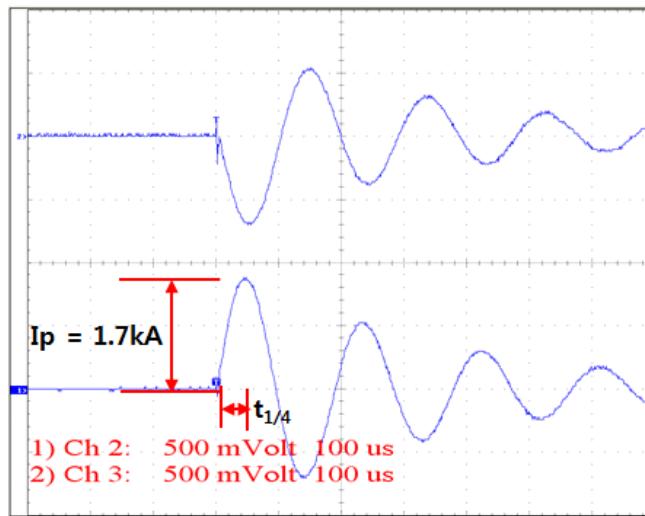


그림 3.4.6 Bypass 회로에서 발생되는 전류(Bypass 회로 커패시터 1kV 충전)

전류 차단 후 TIV를 인가하는 전압원 회로의 경우 주입전류가 크지 않으면서 피크 까지의 시간이 5us 로 짧은 전압을 구현하기 위한 값들을 설정하였다. 또한 전압 피크 값이 최대 100kV (25kV , 37kV , 50kV , 72kV , 100kV)가 되도록 커패시터 충전전압을 바꿔가면서 TIV를 인가하였다. 그림 3.4.7은 피크값이 100kV 일 때의 전압파형을 보여준다.

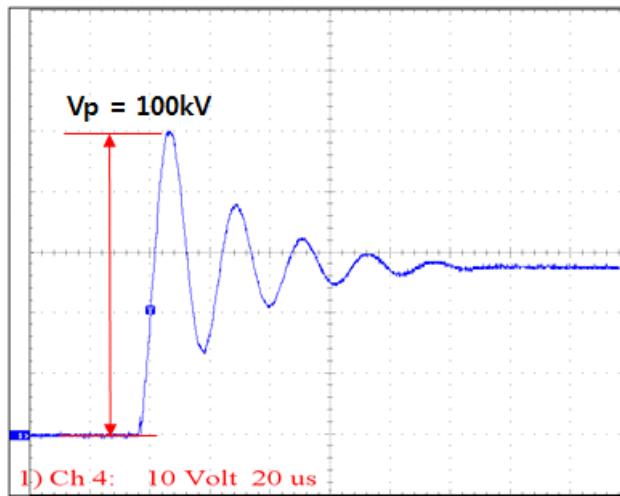


그림 3.4.7 전압원 회로에서 인가되는 TIV

다. Gas Switch의 절연특성

앞서 설명한 시험회로를 이용하여 전류의 유무 및 크기에 따라서 전압을 인가하여 Gas switch의 절연 특성을 확인하였다. 절연 특성을 확인하기 위해 흘려준 전류는 0kA(무부하), 0.5kA, 2kA이며 인가한 전압은 25kV, 37kV, 50kV, 72kV, 100kV이다. 여기서 전류 차단 및 전압 인가에 따른 시간은 그림 3.4.8과 같이 구분되며 전류원 회로에서부터 발생한 전류가 Gas switch 후단에 설치된 센서를 통해 펄스 생성기에서 감지되는 시점부터 TIV가 인가되는 시점까지를 고려한다.

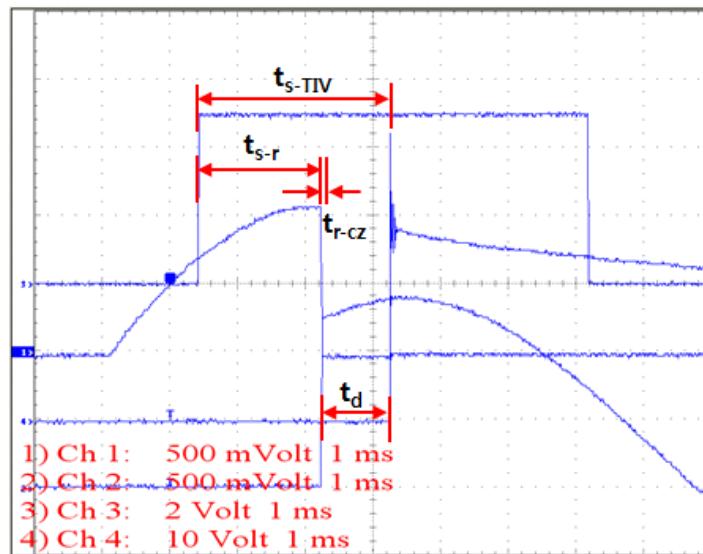


그림 3.4.8 전류 차단 및 전압 인가에 따른 시간 분류

이 시간을 수식으로 나타내면 다음과 같다.

$$t_{s-TIV} = t_{s-r} + t_{r-cz} + t_d \quad (3-4-1)$$

$$t_{tc-TIV} = t_{s-TIV} - t_{dp} \quad (3-4-2)$$

여기서 t_{s-TIV} 는 펄스 생성기에서 전류를 감지한 시점부터 TIV를 인가한 시점까지의 시간 간격을, t_{s-r} 은 펄스 생성기에서 전류를 감지한 시점부터 전류영점을 만들어 주기 위한 역전류를 흘려주기 시작하는 시점까지의 시간 간격을, t_{r-cz} 는 역전류를 흘려주기 시작하는 시점부터 전류영점까지의 시간 간격을, t_d 는 전류영점 후부터 TIV를 인가한 시점까지의 시간 간격을 나타낸다. 본 시험에서는 $t_{s-r} = 1.8$, $t_{r-cz} = 0.03$ 이다. 또한 t_{tc-TIV} 는 톰슨 코일에 전류가 흐르기 시작하는 시점부터 TIV를 인가한 시점까지의 시간 간격을 나타내며 이 시간은 펄스 생성기에서 전류를 감지한 시점인 t_{s-TIV} 로부터 펄스 생성기에서 설정하여 주는 지연 시간인 t_{dp} (본 시험에서는 $t_{dp} = 0.1$)만큼 고려된 시간이다.

먼저 아크가 발생하지 않는 무부하일 경우의 결과는 그림 3.4.9와 같다. 이 경우는 전류를 흘리지 않고 톰슨 코일에 의해 Gas switch의 접점만 이동하면서 TIV를 인가하는 상태이므로 t_{s-r} 과 t_{r-cz} 가 모두 0이며 결과적으로 t_{s-TIV} 와 t_d 가 같다. 그림 3.4.9와 그림 3.4.10은 TIV를 인가하였을 경우의 절연 내력에 대해 확인하는 결과를 보여준다. 시험 결과, 톰슨 코일 전류가 흐르기 시작한 후 약 1.39ms 시점에서 Gas switch는 50kV의 절연 내력을 가지며 그 이전 시점에서는 절연 파괴가 발생하는 것을 확인할 수 있다.

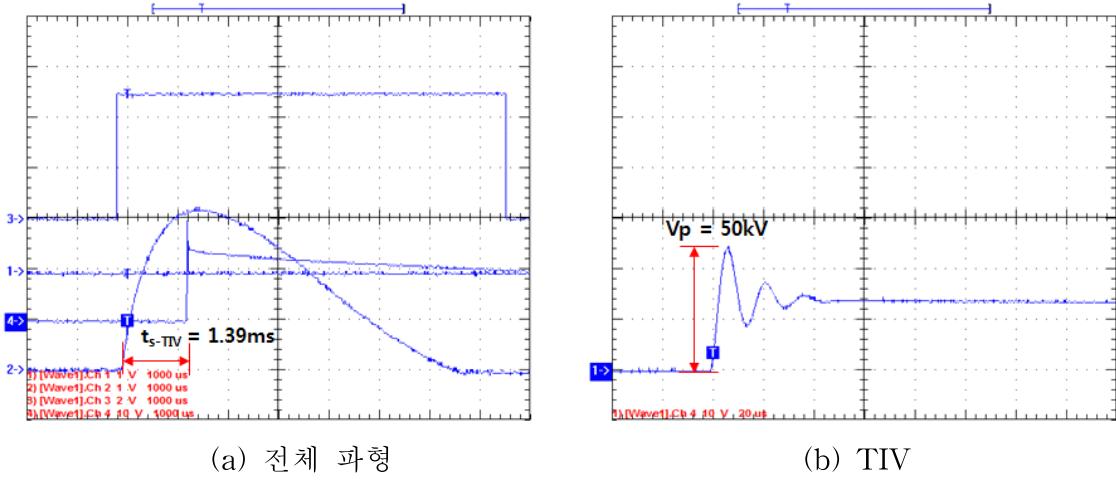


그림 3.4.9 무부하 시 절연 특성 결과(성공, $t_{s-TIV} = 1.39\text{ms}$)

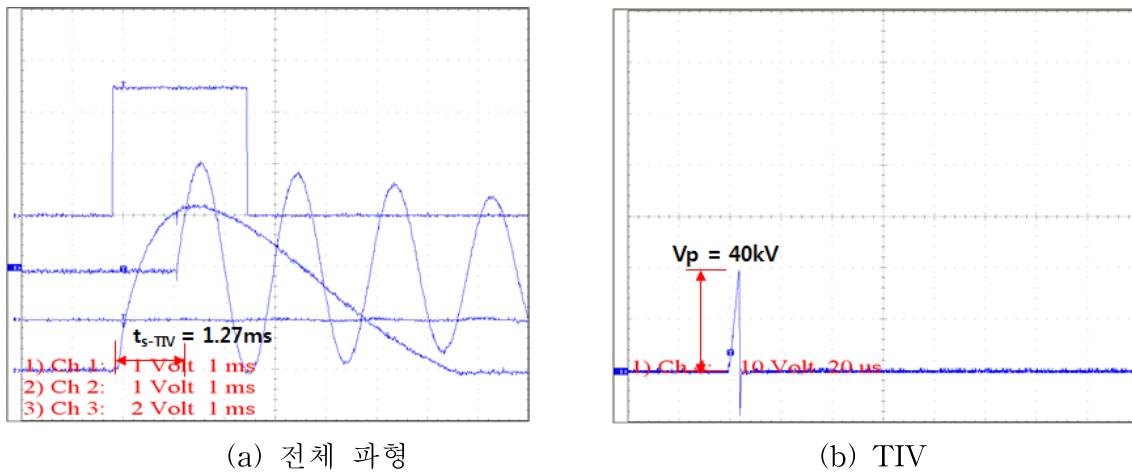


그림 3.4.10 무부하 시 절연 특성 결과(실패, $t_{s-TIV} = 1.27\text{ms}$)

다음으로 전류 0.5kA 차단 후 Gas switch의 절연 특성은 다음과 같다. 그림 3.4.11과 그림 3.4.12는 전류 차단 후 차단 성공 및 실패의 사례를 보여준다. 이 결과에서 차단에 성공한 경우는 전류 차단 후 약 461us 지점에서 최대 50kV의 TIV가 인가되었을 때이다. 차단에 실패한 경우는 성공한 경우보다 TIV 인가 시간이 약 60us 짧았을 때이며 이 때의 절연 내력이 44kV임과 차단 실패 후 전압원 회로의 주입 전류가 Gas switch를 통해 흐르는 것을 확인할 수 있다. 전류원 회로에서 발생한 전류가 차단 전에 왜곡이 발생하는 이유는 GI가 개극하면서 발생하는 아크가 소전류에 비해 상대적으로 큰 영향을 미치기 때문인 것으로 판단되며 이 때의 전류는 예상값보다 작은 값을 나타내게 된다.

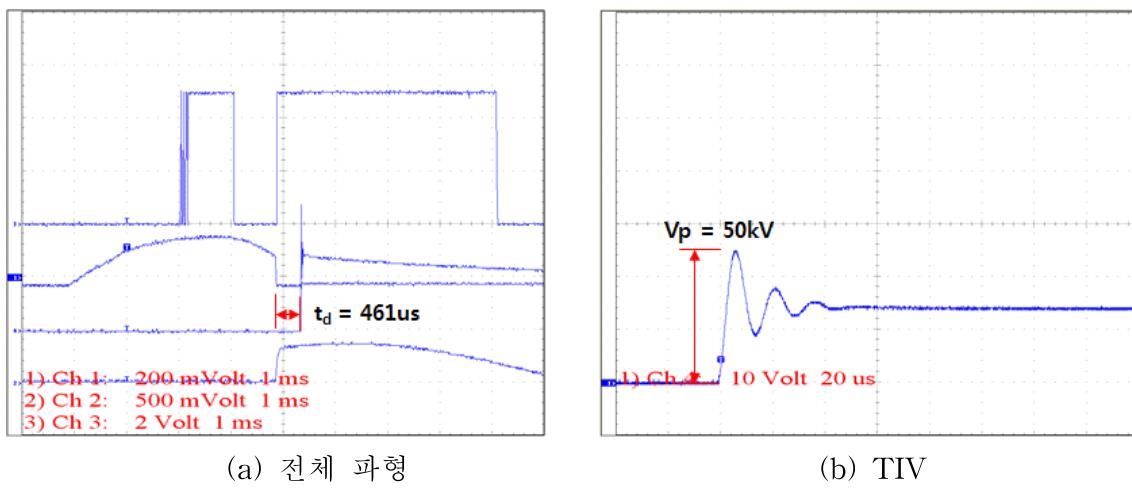


그림 3.4.11 전류 0.5kA 차단 후 절연 특성 결과(차단 성공, $t_d = 461\mu s$)

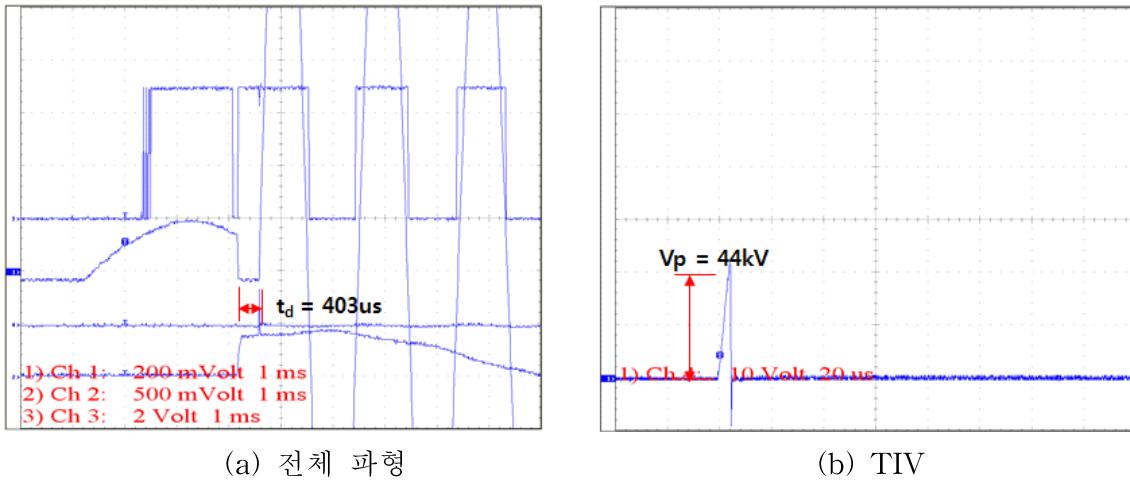


그림 3.4.12 전류 0.5kA 차단 후 절연 특성 결과(차단 실패, $t_d = 403\mu s$)

다음으로 전류 2.5kA 차단 후 Gas switch의 절연 특성은 다음과 같다. 그림 3.4.13과 그림 3.4.14는 전류 차단 후 차단 성공 및 실패의 사례를 보여준다. 이 결과에서 차단에 성공한 경우는 전류 차단 후 약 994us 지점에서 최대 100kV의 TIV 가 인가되었을 때이다. 차단에 실패한 경우는 성공한 경우보다 TIV 인가 시간이 약 100us 짧았을 때이며 이 때의 절연 내력이 95.2kV임과 차단 실패 후 전압원 회로의 주입 전류가 Gas switch를 통해 흐르는 것을 확인할 수 있다.

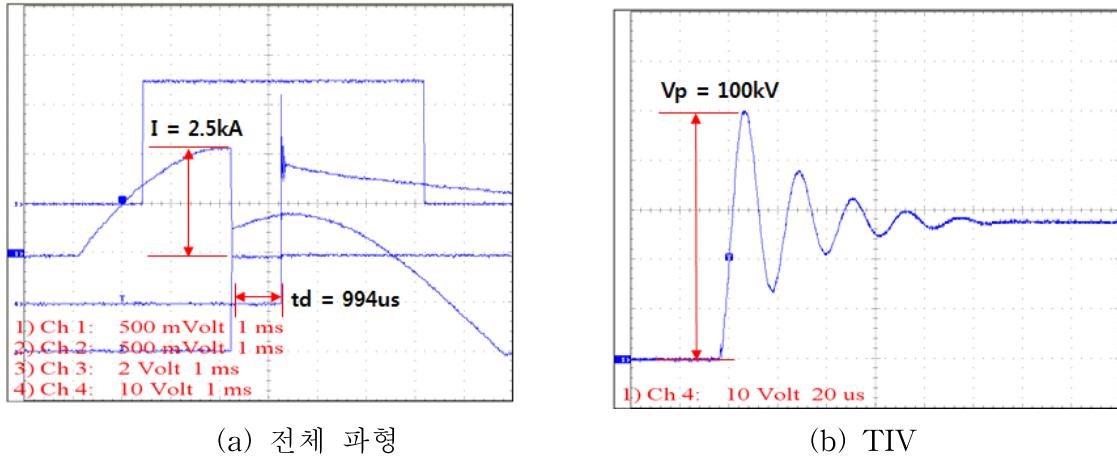


그림 3.4.13 전류 2.5kA 차단 후 절연 특성 결과(차단 성공, $t_d = 994\mu s$)

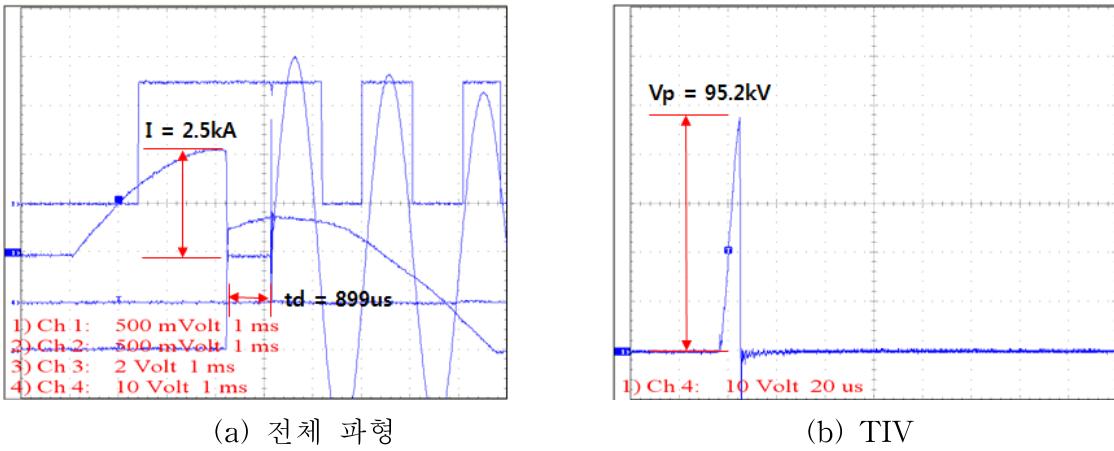


그림 3.4.14 전류 2.5kA 차단 후 절연 특성 결과(차단 실패, $td = 899\mu s$)

앞서 설명한 결과들을 톰슨 코일에 전류가 흐르는 시점을 기준으로 Gas switch의 스트로크와 함께 나타내면 그림 3.4.15와 같다. 무부하의 경우 톰슨 코일 전류가 흐르기 시작한 후 약 1.3ms 시점(스트로크 = 2mm)에서 Gas switch는 50kV의 절연 내력을 가지며 이 시점 이전인 경우(스트로크가 2mm 이하) 절연 내력이 가파르게 감소하는 것을 확인할 수 있다. 이 결과를 종합하여 보면 0.5MPa(gauge)의 SF6로 충진된 Gas switch의 절연 내력이 20-25kV/mm임을 알 수 있으며 DC 차단기에서 차단이 완료되는 2ms 시점에서는 스트로크가 6.5mm이므로 Gas switch의 절연 내력이 130-162.5kV에 이르는 것을 예상할 수 있다. 따라서 80kV 정격의 DC 차단기에서의 절연 안정성을 가지기 위해서는 80kV의 1.5배인 120kV의 전압을 가정할 때 통전 부분과 접지 또는 외함 간 거리는 최소 7mm 이상으로 유지되어야 함을 추정할 수 있다.

전류 0.5kA 차단 후의 경우는 톰슨 코일 전류가 흐르기 시작한 후 약 2.4ms 시점(스트로크 = 9mm)에서 절연 내력 100kV이며 이 때의 절연 내력은 11kV/mm임을 확인할 수 있다. 그 이전 시점에서는 톰슨 코일 전류 후 약 1.8ms까지 절연 내력이 급격하게 감소함을 확인할 수 있었다. 이 결과에서 소전류 아크 발생 시 Gas switch의 절연 내력은 무부하의 경우에 비해 약 절반 가량으로 감소하는 것으로 나타났다. 따라서 DC 차단기에서 소전류 차단 후 Gas switch에서 120kV의 절연 내력을 확보하기 위해서는 톰슨 코일 전류가 흐른 후 최소 2.6ms 이상의 지연 시간(스트로크 = 11mm)이 필요하며 톰슨 코일 전류 후 약 1.8ms에서부터 고려하면 전류 차단 후 최소 0.8ms 이상의 지연 시간이 필요함을 예상할 수 있다.

전류 2.5kA 차단 후의 경우는 톰슨 코일 전류가 흐르기 시작한 후 약 2.7ms 시점(스트로크 = 11.5mm)에서 절연 내력 100kV이며 이 때의 절연 내력은 8.7kV/mm임을 확인할 수 있다. 그 이전 시점에서는 톰슨 코일 전류 후 약 1.8ms까지 절연 내력이 급격하게 감소함을 확인할 수 있었다. 이 결과에서 대전류 아크 발생 시 Gas switch의 절연 내력은 무부하의 경우에 비해 약 1/3 가량으로 감소하는 것으로

나타났다. 따라서 DC 차단기에서 대전류 차단 후 Gas switch에서 120kV의 절연 내력을 확보하기 위해서는 톰슨 코일 전류가 흐른 후 최소 3ms 이상의 지연 시간 (스트로크 = 14mm)이 필요하며 톰슨 코일 전류 후 약 1.8ms에서부터 고려하면 전류 차단 후 최소 1.2ms 이상의 지연 시간이 필요함을 예상할 수 있다. 또한 전류 0.5kA 차단의 경우와 비교하여 볼 때 전류가 증가하면 이러한 경향이 더 증가하는 것으로 보이며 본 연구에서 목표로 하는 8kA의 전류를 차단하였을 경우에는 더 긴 지연 시간이 필요할 것으로 판단된다.

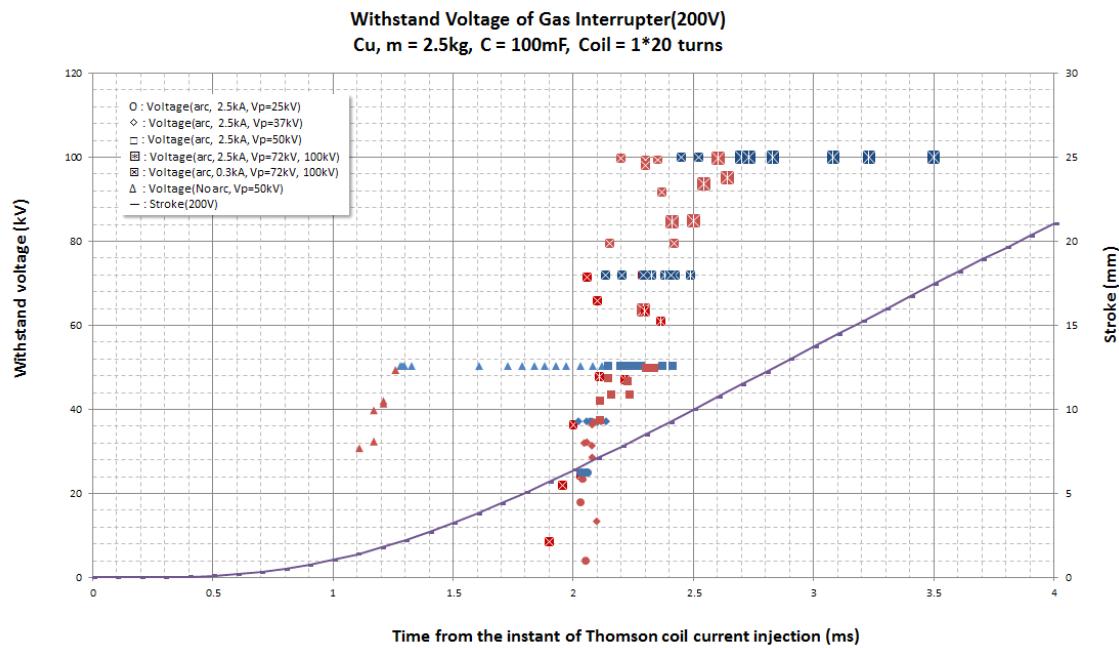


그림 3.4.15 Gas switch의 절연 특성

2.5kA의 전류를 1회 차단 후 확인된 Gas switch 접점의 소손 상태는 그림 3.4.16에서 보는 바와 같다. 아크의 발생으로 인해 접점의 중앙 부분에서 많은 소손이 발생하였으며 접점의 날개 부분은 소손이 거의 되지 않은 것으로 확인되었다. 이는 DC 차단기의 차단 특성상 아크 시간이 약 1.5ms 정도로 매우 짧기 때문인 것으로 판단된다. AC 차단기의 경우 아크 시간이 길기 때문에 접점 간에 발생한 아크가 전극 날개부분까지 흘어지는 시간이 충분히 길어 이러한 현상을 쉽게 관찰할 수 있지만 아크 시간이 짧은 DC 차단기에서는 아크가 고정 전극과 가동 전극 간에 발생하여 전극 외곽으로 흘어지기 전에 빠르게 소호되었기 때문에 이러한 현상이 발생한 것으로 생각된다.



그림 3.4.16 전류 2.5kA 차단 후의 전극 상태

그림 3.4.17부터 그림 3.4.20까지는 절연 특성 시험 후 Gas switch 내부 주요 부품을 보여준다. 차단 전류가 크지 않고 아크 시간이 짧았지만 접점 간 발생하는 아크와 이로 인한 열가스에 의해 접점을 포함한 주위의 부품이 모두 용삭되거나 그을린 흔적을 확인할 수 있다. 특히 전류를 직접 차단하는 위치인 접점에서는 그 현상을 뚜렷하게 확인할 수 있었다. 또한 상부 가이드보다 하부 가이드에서 이러한 현상이 두드러짐을 확인할 수 있었다. 이는 전류 차단 과정 중 접점에서 발생한 아크에 의한 열가스가 하부 가이드의 유로를 통해 빠져나가기 때문인 것으로 생각된다.



그림 3.4.17 절연 특성 시험 후 Gas switch 내부



그림 3.4.18 절연 특성 시험 후 고정 전극



그림 3.4.19 절연 특성 시험 후 고정 전극과 가동 전극



그림 3.4.20 절연 특성 시험 후 상하 가이드

2. Hybrid switch의 구성

본 연구에서 목표로 하는 DC 차단기는 송전급에서도 사용이 가능하도록 설계되어야 하며 이를 위해서는 HVDC 시스템의 상시 운용 중 또는 DC 차단기의 동작 중 절연 및 내압에 대한 고려가 필요하다. 특히 HVDC 시스템이 불안정해지고 회로 조건이 상시와 달라지는 고장 조건 하에서는 이에 대한 철저한 분석 및 설계가 필수적이다. 따라서 DC 차단기도 배전급 시스템에서 사용하는 토플로지에 비해 절연 및 내압에 대한 고려를 해야 할 필요가 있으며 그에 대한 대책이 그림 3.4.21에서 보는 바와 같이 고압화를 고려한 토플로지이다.

그림 3.4.21과 같이 전류(轉流) 방식의 토플로지는 고장 전류가 주통전부에서부터 전력반도체 스위치, 전류용 커패시터, 피뢰기 등으로 옮겨가면서 차단되며 보호스위치 SW2에서는 고장 전류가 전력반도체 스위치에서 전류용 커패시터로 옮겨갈 때 전류가 차단된다. 그러나 투입/분리용 스위치인 SW1에서는 피뢰기에 의해 완료될 때까지 고장 전류가 차단되지 않으며 차단 후에는 시스템 전압과 전류 차단에 의한 급격한 전압 상승이 이루어져 이에 대한 내력을 빠른 시간 내에 확보해야 하므로 정격 전압이 고압으로 상승할수록 절연을 확보하기가 쉽지 않다. 배전급 DC 차단기의 경우 시스템 전압이 높지 않고 차단에 의한 영향을 고려하더라도 투입/분리용

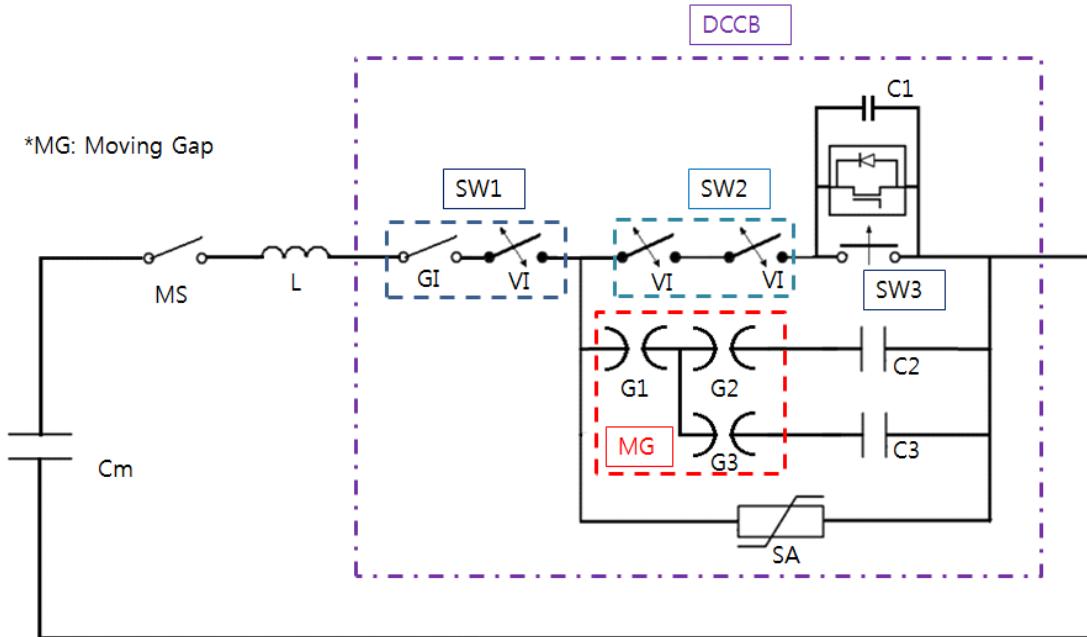


그림 3.4.21 고압화를 고려한 DC 차단기 토플로지

스위치에 인가되는 전압이 크지 않아 진공 스위치만으로 투입/분리용 스위치를 구성할 수 있었으나 정격 전압이 상승하게 되면 이러한 구성으로 절연을 확보하기 어렵다. 이는 그림 3.4.22에서 보는 바와 같이 진공의 내압이 초기에는 매우 빠르게 회복되지만 시간이 지나면서 포화되는 특징을 가지고 있기 때문이다. 따라서 투입/분리용 스위치의 고압화를 위해서는 진공 스위치의 절연 회복 포화 특성을 보완할 수 있는 방법이 필요하며 그 해결책은 초기보다는 나중으로 갈수록 절연 회복 강도가 커지는 특성을 가진 장치를 이용하는 것이다. 그 해결책 중의 하나는 초기에는 절연 회복이 느리지만 일단 절연을 회복하고 나면 시간이 지날수록 절연 회복 강도가 커지는 SF6 가스를 사용하는 것이며 이 스위치(Gas switch)를 진공 스위치와 직렬로 연결하면 초기에 빠른 절연 회복 강도와 고압화를 동시에 달성할 수 있다. 이러한 방식으로 구성한 투입/분리용 스위치는 진공 스위치와 Gas switch를 동시에 사용하므로 Hybrid switch라고 부르며 본 연구에서 개발한 DC 차단기의 고압화를 위해 SW1에 사용된다.

Hybrid switch는 그림 3.4.23에서 보는 바와 같이 Gas switch와 진공 스위치(Vacuum switch)를 직렬로 사용하며 특히 Gas switch는 SF6 가스를 이용하므로 그림 3.4.1과 그림 3.4.2와 같이 챔버로 구성한다. 또한 진공 스위치도 같은 방식으로 챔버 내에 설치하고 챔버와 진공 스위치 사이를 SF6 가스로 채움으로써 외부와의 절연을 확보하도록 한다. 이 두 스위치 간의 연결은 챔버 내 부스바를 통해서 이루어지며 부싱을 통해 다른 장치와 연결된다.

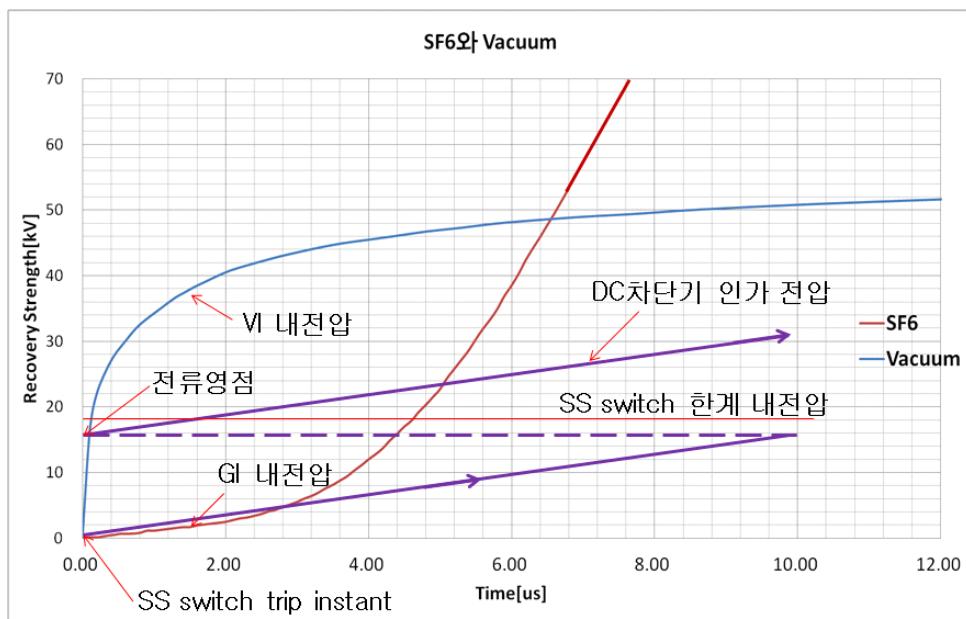


그림 3.4.22 SF6 가스와 진공의 절연 회복 특성

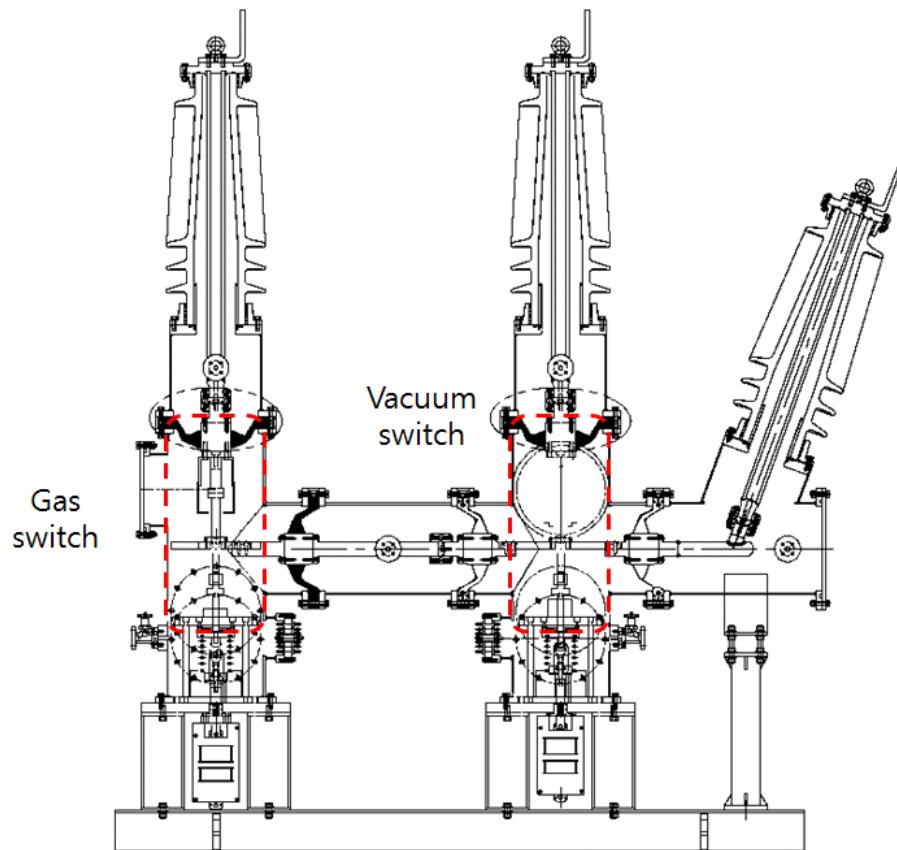


그림 3.4.23 Hybrid switch 구성

제 5 절 Moving Gap Switch

1. Moving Gap Switch의 구성 및 동작 특성

가. Moving Gap Switch의 구성

그림 3.5.1에는 Moving Gap Switch의 구성 및 동작 특성에 대한 그림이 나타나 있다. Moving Gap Switch는 고속스위치(Fast Switch)와 마찬가지로 톰슨드라이버(Thomson Driver)의 구동력을 이용하여 가동부가 아랫방향으로 움직이게 되며, 동작 완료 후에는 후크 및 랙치(Latch)에 의해 동작상태를 유지하게 설계되어 있다. 톰슨드라이버에 의한 가동부의 동작 시 초기상태로 복귀하기 위한 스프링에 스프링력을 저장하게 되고, 초기상태로 복귀하기 위해서 PMA가 동작하여 후크 및 랙치를 풀어주면 압축되어 있던 스프링에 의해 초기상태로 복귀되게 된다.

그림 3.5.1의 오른쪽은 Moving Gap Switch의 내부를 확대한 그림으로, 빨간색으로 표시되어 있는 부분은 전류가 통전가능한 도체영역(무산소동, 크롬동)이고, 초록색 표시부는 절연체(MC nylon, PTFE) 영역이다. Moving Gap Switch 내부는 진공상태로 10^{-4} torr 이하의 진공도를 유지해야 한다. 내부의 접점은 상단부터 G1, G3, 두 개의 G2 접점으로 구성되며, 초기 위치에서 각 접점간 거리는 5mm, 8mm, 0mm이다. 인입선은 Moving Gap Switch의 상단이며, 인출은 G1+G2와 G1+G3로 표시되어 있는 부분으로 총 2군데가 있다. 가동부의 총 무게는 3.28kg이다.

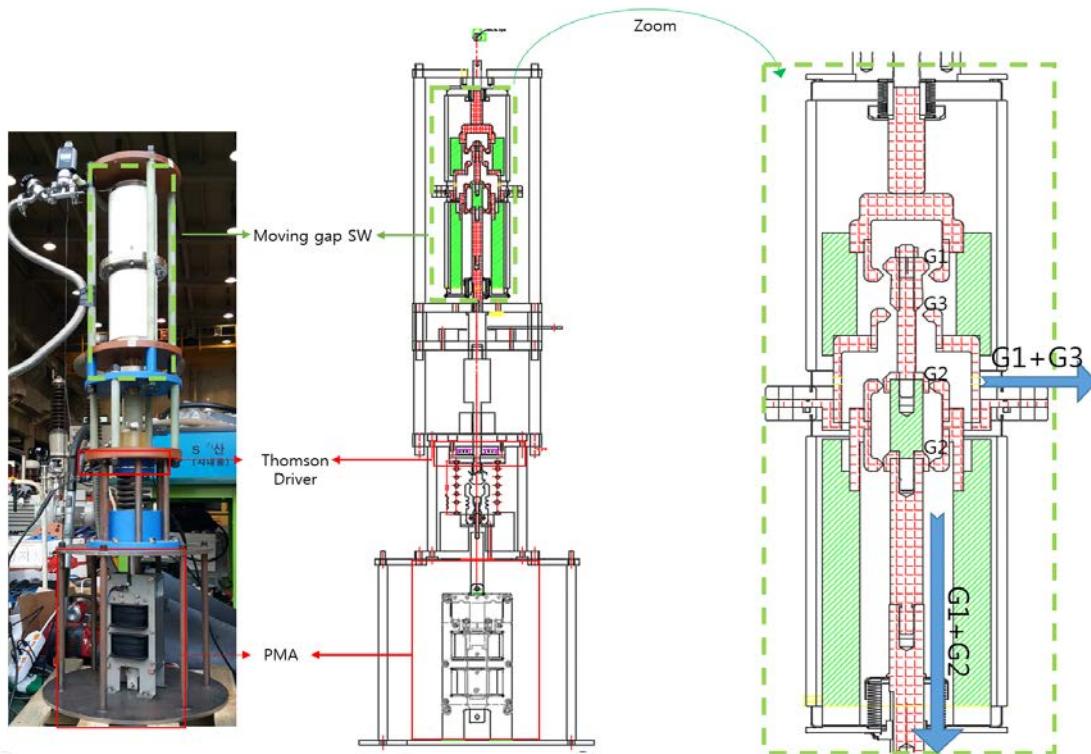


그림 3.5.1 Moving Gap Switch의 구성

나. Moving Gap Switch의 동작특성

Moving Gap Switch는 통상의 캡 스위치와 같이 일정 거리가 유지되어 있는 형태가 아니라, 캡 스위치의 중앙에 위치된 가동부가 아랫방향으로 움직이면서 캡 간격이 좁아짐으로 인해 동작 전 초기상태에서는 전기적으로 분리되어 있던 캡 스위치가 일정 스트로크가 진행되면 고정접점과 가동접점 간의 간격이 점점 가까워지다가 마침내 기계적 접촉이 발생되고 이후 스트로크가 진행되어짐에 따라 다시 캡 간격이 멀어지면서 기계적 분리가 이루어지는 형태를 가지게 된다.

Moving Gap Switch는 총 3개의 접점으로 이루어져 있으며 초기 각 접점간의 거리는 각기 달라 스트로크가 진행됨에 따라 순차적으로 기계적 접촉이 가능하게 설계 되었다.

그림 3.5.2는 Moving Gap Switch의 스트로크별 동작상태 및 통전 상태를 나타낸 그림이다. 초기상태에서 G1과 G3는 각각 5mm, 8mm의 Gap이 있으며, G2는 접촉되어 있는 상태이다. Stroke가 진행되어 5mm에서는 G1의 접촉이 일어나고, G2를 통해서 폐회로가 구성되게 된다. Stroke가 5.5mm가 되면 G2는 기계적으로 분리가 되고, 폐회로는 사라지게 된다. 8mm에서는 G3의 접촉이 일어나고, G1, G3를 통해 폐회로가 구성되게 된다. 8.5mm에서는 G1이 분리되고 폐회로는 사라지게 된다. 최종 Stroke인 25mm까지 G3만 기계적으로 접촉된 상태로 Moving Gap Switch는 동작한다.

Moving Gap Switch는 위와 같이 가동부의 일회성 동작을 통해 총 3개의 Switch가 순차적으로 On-Off를 반복하는 형태로, 이를 이용하여 3개의 개별적인 Switch로 회로를 구성하였을 때 보다, Switch의 동작제어를 위한 복잡한 구성이 간소화 될 수 있고, 각 Switch의 유기적인 동작이 가능하게 된다.

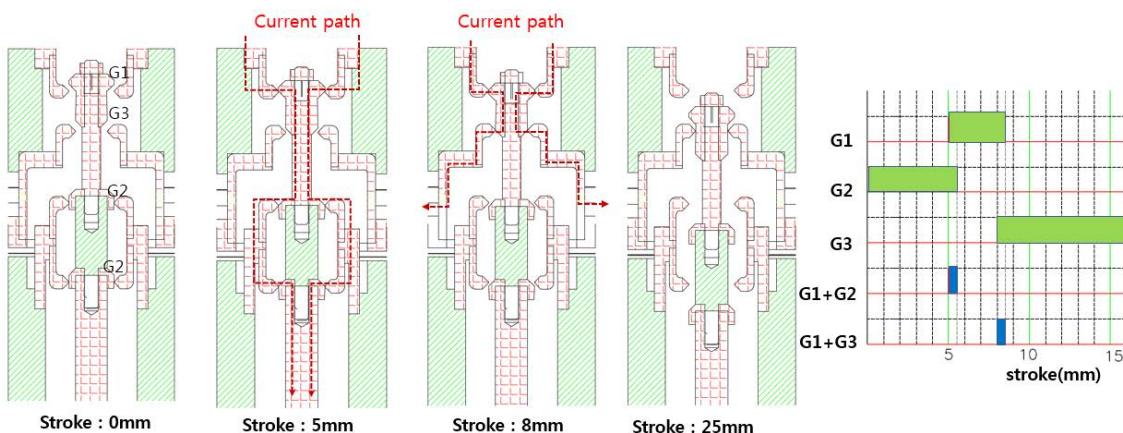


그림 3.5.2 Moving Gap Switch의 스트로크별 동작상태 및 통전상태

2. Moving Gap Switch의 해석, 설계, 제작

가. Moving Gap Switch의 해석

Moving Gap Switch의 설계를 위하여 전계해석결과를 실시하였다. Moving Gap

Switch는 내부가 진공환경으로 절연내력이 무엇보다 중요하다. 그럼 3.3.1에는 진공압력에 따른 절연내력이 나타나 있다. 6.1.1에서 언급하였듯이 Moving Gap Switch의 내부 진공도를 10^{-4} torr 이하로 유지하고 있다고 가정하면, 해당 진공도에서 mm당 약 20kV의 절연내력을 가지고 있다고 볼 수 있다. 이를 기준으로 전계해석을 실시하여 Moving Gap Switch의 동작중에 20kV/mm 이상의 전계를 가지는 부분이 있다면 수정·보완하여, 내부의 전계가 20kV/mm 이하가 되도록 해야한다.

Moving Gap Switch의 전계해석은 전자계해석 상용 프로그램인 Flux2D V.10.4를 사용하였으며, 그럼 3.5.3에 Moving Gap Switch의 모델링, 경계값, 물성치 등을 표시하였다.

모델링의 경우 Moving Gap Switch의 외형적 특징을 고려하여 축 회전모델링을 실시하였고, G3아래에 위치해 있는 벨로우즈 등은 전계해석결과에는 아무런 영향을 미치지 못하면서 해석시간을 길게 하는 요소이기 때문에 삭제하였다.

내부 전극의 경계값은 (b)와 같이 인입선인 G1의 고정전극(빨간색)에 1V의 High Potential을 인출선인 G2의 고정전극과 G3의 가동전극에 각각 0V의 Low Potential을 인가하였다. 그 외 전극 부위는 Floating Potential로 설정하였다.

물성치는 (c)와 같이 구리, PTFE, MC Nylon을 사용하였으며, 구리는 Perfect Conductor로, PTFE와 MC Nylon은 유전율을 3.6, 7.42로 설정하였다.

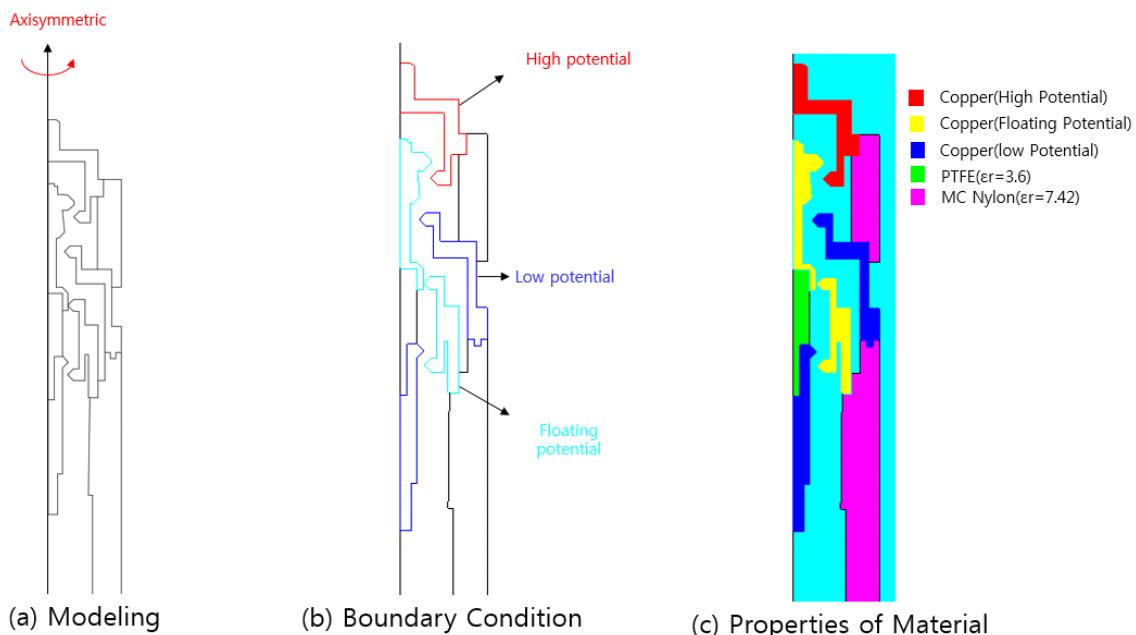
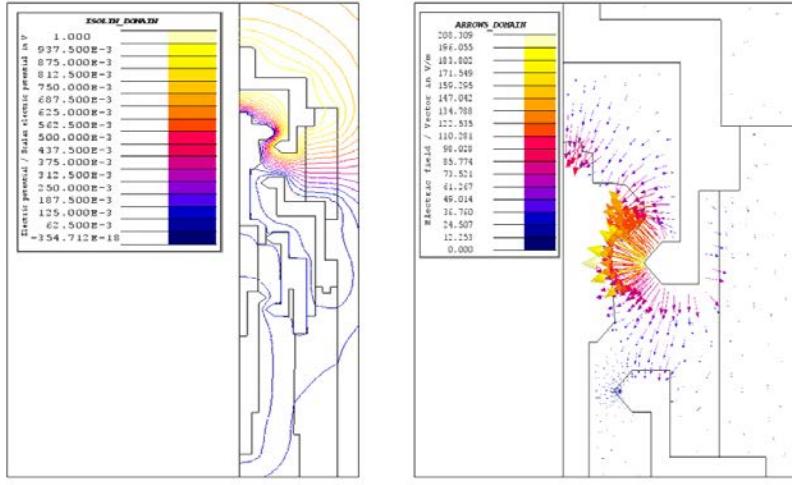


그림 3.5.3 전계해석 설정치

전계해석에 따른 결과값은 그림 3.5.4에 나타나있다. 그림 3.5.4 (a)는 전계해석에 따른 Electric Potential Line을 나타낸 그림이고, 그림 3.5.4 (b)은 전계의 세기가 가장 높은 곳인 G1을 확대하여 나타낸 그림이다. Electric Potential Line의 조밀도가 가

장 높은 곳이 전위의 기울기가 가장 큰 곳이고, 전계가 가장 취약하다는 것을 뜻한다. 해당 Moving Gap Switch에서는 G1의 가동부와 고정부의 사이가 전계가 가장 취약할 것으로 판단된다.



(a) Electric Potential Line

(b) G1 전계의 세기

그림 3.5.4 Moving Gap Switch의 전계해석 결과값

전계의 취약점인 G1을 확대하여 전계의 세기로 나타낸 결과 최대값이 208.309V/m라는 결과값이 계산되었다. High Potential을 1V로 설정하였기 때문에 80kV값으로 환산하여 계산하면, 해당 Moving Gap Switch의 최대값은 16.67kV/mm라는 값이 되고, 이 값은 앞서 언급한 10^{-4} torr 진공도의 절연내력에 해당하는 20kV/mm이하의 값이 된다. 따라서 전계해석상 상기의 Moving Gap Switch는 80kV급 DC차단기에 적용이 가능하다는 것을 판별 할 수 있다.

상기에 해석결과를 토대로 Moving Gap Switch 설계 및 제작하였으며, 도면은 첨부 2에 나타내었다.

나. Moving Gap Switch의 설계

Moving Gap Switch는 요구조건에 맞춰 72kV급 VI 세라믹 구조를 응용하여 설계 하였다. 조립 구조의 특성상 2개의 세라믹 중간에 플렌지를 두었으며 진공오링을 통해 기밀을 유지도록 하였다. 따라서 전체적인 구조는 상부 진공조와 하부 진공조로 구분된다. 상부 진공조는 고정부로서 진공포트와 상부 고정나사로 구성되어 내부 구조물을 지지하며, 하부 진공조는 벨로우즈를 통해 가동로드(Moving rod)가 연결되어 내부의 캡 접점을 해석결과에 맞춰 순차적으로 접촉되도록 설계 하였다.

전체적인 높이는 519mm이며 세라믹 기준 직경은 150mm이다. 조립 구조인 관계로 내부 진공조건을 만들기 위해 스위치 상부에 NW16 포트를 구성하여 외부 진공펌프를 연결할 수 있게 하였다.

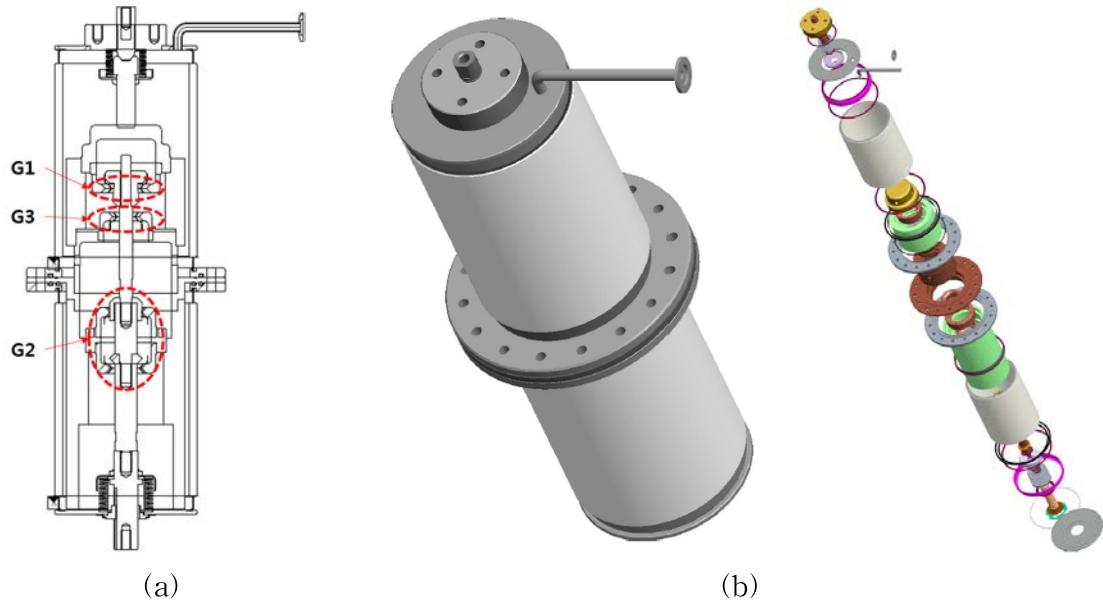


그림 3.5.5 Moving Gap switch (a) 단면도 (b) 전체 구성도

그림 3.5.5은 설계된 Moving Gap Switch 이다. 그림에서 나타난 바와 같이 평상 시에는 접점은 G2는 close, G1, G3는 open상태로 있다가, 사고 발생에 따라 차단기가 동작할 경우 가동로드의 접점 위치가 최초 G1이 접촉하여, G1, G2가 close상태로 된다. 이후 G2가 open상태로 개방되고 설정 거리 이동 후 G3가 close되어 G1, G3가 close 상태로 회로가 변경되고 직후 마지막으로 G1이 개방되어 전체 동작이 완료 된다.

다. Moving Gap Switch의 제작

Moving Gap Switch 제작에 있어서 중요한 포인트로 접점 재질을 들 수 있다. 스위치는 동작 시 아크를 수반하기 때문에 아크에 강인한 재료를 적용할 필요가 있다. 따라서 본 스위치의 경우 접촉 단자등 대부분의 전기적 도체는 무산소동을 적용하였으나 접점은 아크에 강인한 크롬동(CuCr25)을 적용하였다. 크롬동의 경우 소결을 통해 제작되므로 크기에 제한이 있다.

스위치는 가공 전 형상에 맞춰 크롬동과 무산소동을 브레이징 접합을 하여 접점 부위만 크롬동으로 구성되도록 가공하였다. 그림 3.5.6 (a)는 고정 점접 설계 형상 및 제작 실물이며 (b)는 가동로드 설계 형상이다.

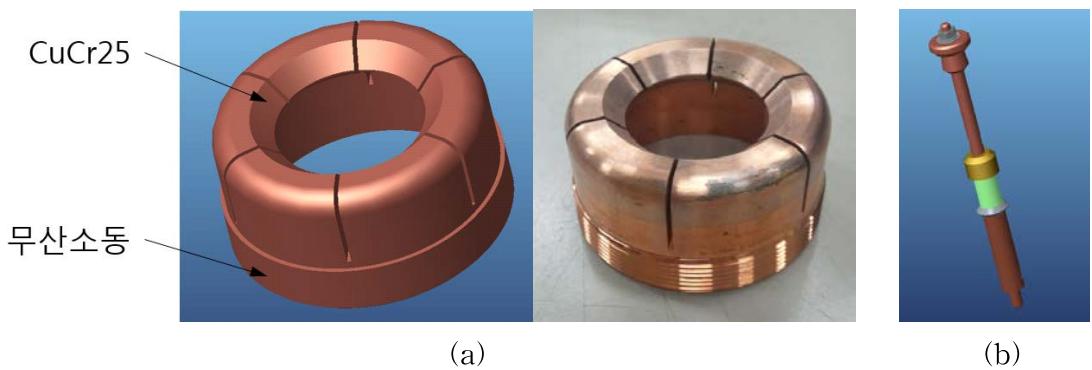


그림 3.5.6 (a) 크롬동 적용 고정접점 (b) 가동로드 설계 형상

설계 후 가공된 부품들은 브레이징 작업을 통해 접합된다. 브레이징 작업은 고정 전극, 가동로드, 벨로우즈 등과 같은 금속류를 접합하기 위한 서브 브레이징을 우선 진행하고 이후 세라믹과 금속 간 파이널 브레이징 순으로 진행된다. 서브 브레이징의 경우 파이널 브레이징에 비해 높은 온도에서 금속류를 브레이징 하고 이후 낮은 온도에서 세라믹과 금속들을 최종 브레이징 하였다. 이때 각 단계별로 적합한 온도에 적용되는 은 합금 용재를 사용하여 접합하였다. 그림 3.5.7은 파이널 브레이징 전 지그에 설치된 상부 하우징이다. 하우징을 지그로 압착, 고정함으로 시료의 운반 및 진동에 따른 뒤틀림을 방지하며, 충분히 압착함으로 브레이징 용재가 녹는 과정에서 들뜸 현상을 방지해야 한다.



그림 3.5.7 지그에 설치된 Moving Gap Switch 상부 하우징

최종 브레이징을 완료한 후 각 상하 하우징 및 내부 구조물을 최종 조립 후 플렌지를 고정한 후 누설검사(Leakage Test)를 수행함으로 진공에 이상이 없는지 확인하였다.

그림 3.5.8 (a)는 최종 완성된 Moving Gap switch 상부 및 하부 하우징이며 (b)는 최종 조립된 Moving Gap switch이다. 첨부 2는 Moving Gap Switch의 전체 및 각 부품별 어셈블 도면이다.

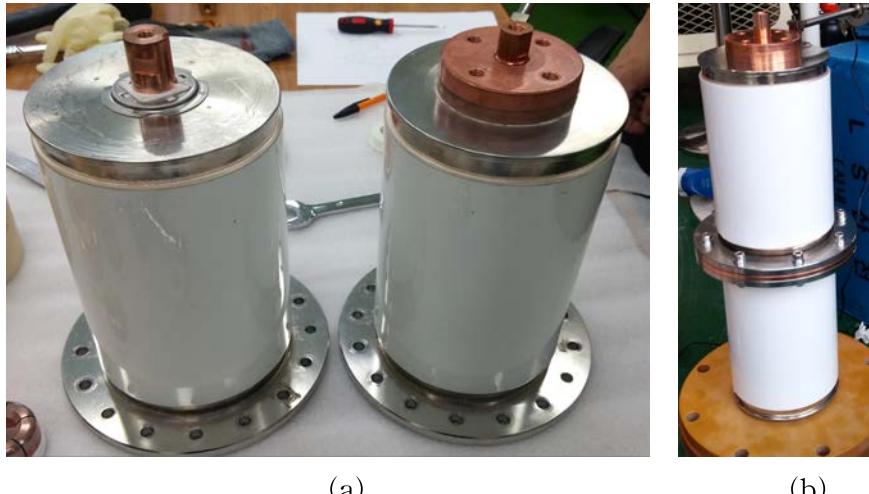


그림 3.5.8 (a) Moving Gap Switch 상부 및 하부 하우징 (b) Moving Gap Switch

3. Moving Gap Switch 특성시험

6.1절에 설명되어 있는 바와 같이 Moving Gap Switch는 한 번의 동작으로 3개의 Switch가 On-Off되며 3개의 스위치 배치에 따라 하이브리드 방식과 역전류 방식에서 유용하게 쓰일 수 있다.

Moving Gap Switch는 가동전극과 고정전극의 기계적인 접촉에 의해 통전이 되고, 통전전류가 영점이 된 후에는 진공의 절연내력 특성에 따라 급속히 절연내력이 회복되어 전류가 흐르지 못하여야 한다. 이러한 특성을 파악하기 위해 그림 3.5.9와 같은 시험회로를 구성하였다.

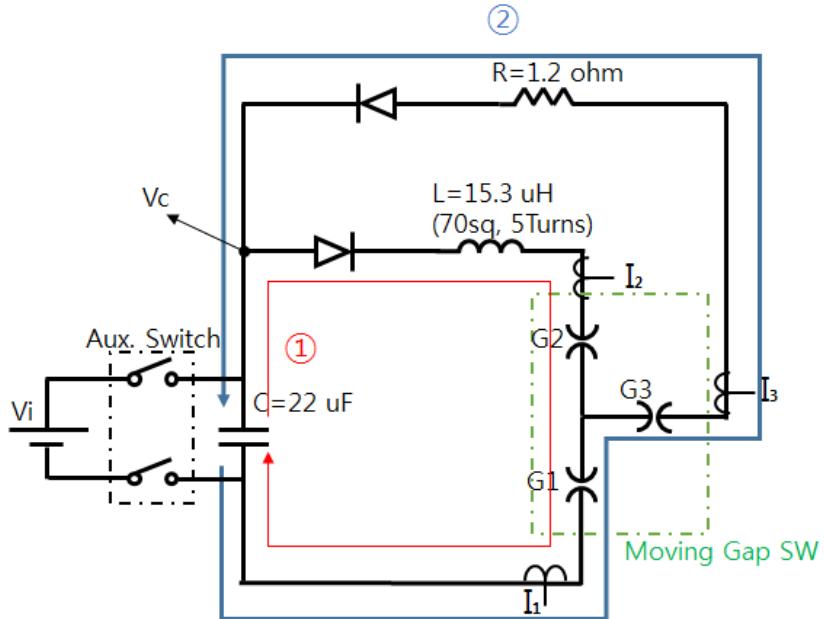


그림 3.5.9 Moving Gap Switch 특성 시험회로

그림 3.5.9의 시험회로는 역전류 회로에 Moving Gap SW를 사용할 때 커패시터의 전압을 극성반전하고 역전류를 주입하는 형태를 모의한 회로이다. 극성반전을 통해 기계적인 접촉으로 인한 통전 성능을 검증하고, 극성 반전후 커패시터의 전압 유지 유무를 통해 절연회복성능을 판별하며, 일정시간이 지난 후 역전류 주입을 통해 커패시터의 방전여부로 다시 한번 통전성능을 검증한다.

시험회로의 구성은 크게 커패시터를 충전하기 위한 충전장치, 극성반전회로(①), 역전류주입회로(②)로 나눌 수 있다. 충전장치는 커패시터를 미리 설정된 전압만큼 충전하기 위해서 존재하며, 충전장치의 보호를 위해 시험 시 보조차단기(Aux Switch)로 회로에서 분리시킨다.

극성반전회로는 극성 반전된 전압의 방전을 방지하기 위한 다이오드와 극성반전 시 전류의 조정을 위한 리액터, Moving Gap Switch의 G1, G2로 구성된다.

역전류 주입회로는 극성 반전 및 역전류 주입시 전류의 방향을 제어하기 위한 다이오드와 역전류의 크기를 조정하기 위한 저항(1.2ohm), Moving Gap Switch의 G1, G3로 구성된다.

Moving Gap Switch의 톰슨코일은 펄스생성기에 연결되며, 펄스생성기의 Trigger 신호에 따라 Moving Gap Switch의 가동부는 움직이게 된다. 톰슨코일의 구동을 위한 커패시터의 용량은 100mF, 충전전압은 200V이다.

Moving Gap Switch 가동부의 무게는 3.24kg이며, G1+G2가 On이 될 때의 Stroke는 8.11mm, G1+G3가 On이 될 때의 Stroke는 9.77mm이며, 자세한 사항은 표3.5.1에 나타나있다.

표 3.5.1 접점동작에 따른 Stroke 측정값

접점	스트로크 [mm]	
	On	Off
G1+ G2	8.11	8.16
G1+ G3	9.77	10.15

또한, Moving Gap Switch의 탈 가스(Out gassing) 현상에 의한 내부진공도의 변화를 최소화하기 위해 절연밸로우즈관을 이용하여 진공펌프를 연결한 채 시험을 진행하였다. Moving Gap Switch의 진공작업 및 진공을 유지하기 위한 시스템 및 구성 사진은 그림 3.5.10와 같다. Gauge 1을 통해 Moving Gap Switch 내부의 진공도를 확인한 결과 5×10^{-4} torr였다. Gauge 2의 경우 고전압이 인가되는 인입선과 동전위임으로 시험시 안전을 위하여 Gauge 2의 전원공급선은 제거하여 Floating 전위로 만들어주고 시험을 진행하였으며, 진공도는 Gauge 1을 통해 확인하였다.

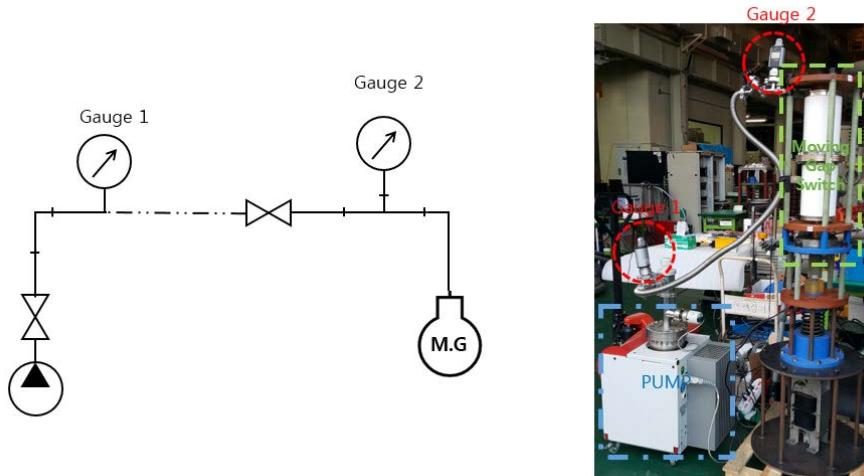


그림 3.5.10 Moving Gap Switch의 진공 시스템 계략도 및 구성 사진

그림 3.5.9을 통해 확인 할 수 있듯이 전압 및 전류를 확인하기 위해 Voltage Divider(2000:1)는 커패시터 상단(Vc)에 위치하였고, 극성반전회로상 I1, I2와 역전류 I3를 측정하기 위해 로고스키 코일(0.5mV/A)을 설치하였다. 두 개의 오실로스코프를 사용하였으며 각 오실로스코프 신호에 대한 정리는 표 3.5.2에 나타나 있다.

표 3.5.2 Moving Gap Switch 특성실험에 따른 OSC setting

순번	OSC-A(D100502A)	OSC-B(D100502B)
Ch. 1	톰슨코일 구동전류	Voltage Divider
Ch. 2	I_1	I_1
Ch. 3	I_3	I_3
Ch. 4	Voltage Divider	I_2

시험 순서는 충전장치를 통한 커패시터의 충전이 가장 먼저 진행된다. 커패시터의 충전이 완료된 후, 보조차단기(Aux. Switch)를 Open 하여 커패시터와 충전장치를 완전히 분리시킨다. 펄스생성기의 Trigger신호를 통해 Moving Gap Switch의 톰슨 드라이버가 구동하게 되고 그에 따라 Moving Gap Switch의 가동부는 아랫방향으로 움직이게 된다. Stroke의 진전에 따라 미리 설계된 대로 G1과 G2의 접점이 먼저 도통하게 되며, G1-G2로 방전전류가 흐르게 되고, 커패시터에는 본래 충전되어 있는 극성과는 반대로 전압이 충전된다. 일정 시간이 지나는 동안 반전된 전압은 방전되지 않고 유지되다가 Stroke가 더 진행함에 따라 G2는 Off되고 G3가 On되어 마침내 G1-G3로 역전류가 통전되게 된다.

그림 3.5.11과 3.5.12는 충전전압 1kV, 내부 진공도 5×10^{-4} torr, 일 때의 시험결과이다. 톰슨코일에 전류가 인가되고 난 후, 2.6ms만에 G1-G2가 도통을 하여 전압 극성이 반전 되었다. 극성반전을 유지한 시간은 620us이며, 약 0.56kV의 전압이 극성 반전 되었다. 극성 반전시 전류는 1.2kA, 역 전류는 0.34kA이다.

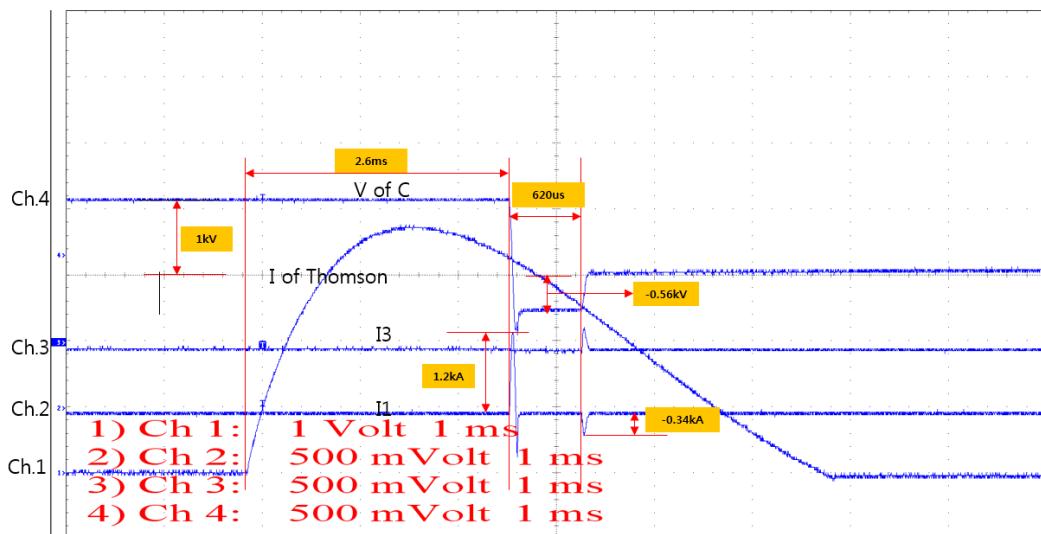


그림 3.5.11 Moving Gap Switch 특성 시험 결과(OSC-A)

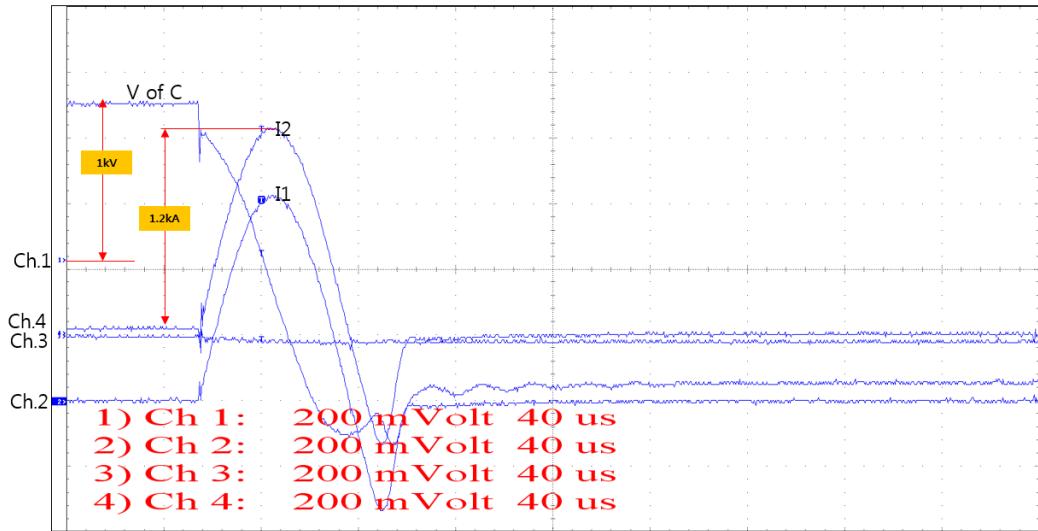


그림 3.5.12 Moving Gap Switch 특성 시험 결과(OSC-B)

상기의 실험을 통해 Moving Gap Switch는 커패시터의 전압을 극성반전시키고 일정시간 후에 전류를 통전시킬 수 있다는 것을 확인하였다. 이는 앞서 언급하였듯이 DC 차단기가 가지고 있는 문제점의 해결방안이 될 수 있다는 것을 가능성을 검증하였다는 뜻이 된다. 그러나 가능성을 현실화하기 위해서는 몇 가지 개선해야 할 점 역시 분명히 존재함을 알 수 있다. 그 중 가장 문제가 되는 부분이 진공도의 유지이다. 진공펌프를 이용하여 챔버내부가 진공환경이 될 수 있도록 하였지만, 시간이 경과함에 따라 진공도가 차츰 올라가는 현상이 발생하였다. 이를 확인하기 위해 서 진공도 포화실험을 진행하였다.

진공도 포화실험은 Moving Gap Switch의 챔버내부가 10^{-4} torr 이하가 되어야 원하는 절연내력을 가지고 Moving Gap Switch가 정상동작을 함으로, 챔버내부의 진공도를 10^{-4} torr로 만든 뒤, 진공배기 벨브를 닫고 진공도의 상승곡선이 포화 특성을 가지는지, 가진다면 배기의 횟수가 증가할수록 포화되는 진공도가 더 낮아져 Moving Gap Switch의 최종 포화 진공도가 10^{-4} torr 이 되는지 확인 하였다.

실험진행시 Moving Gap Switch의 내부에는 진공도에 가장 영향을 많이 미칠 수 있는 고정부의 절연체는 모두 조립하여 실험 하였으며, 절연체는 전체 챔버 부피의 34%를 차지한다. 절연체는 실리콘으로 제작되었으며, 실리콘을 제외한 챔버내부는 SUS재질과 무산소동으로만 이루어져 있다. 하기의 그림은 진공도 포화실험시 조립한 Moving Gap Switch의 단면도와 절연체를 나타낸 그림이다.

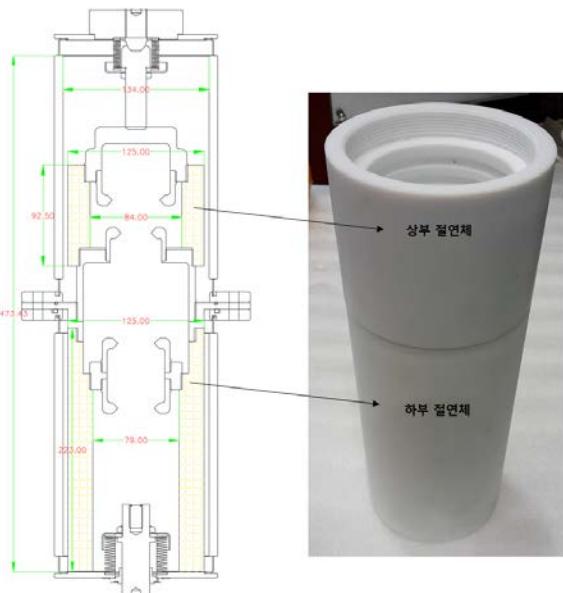
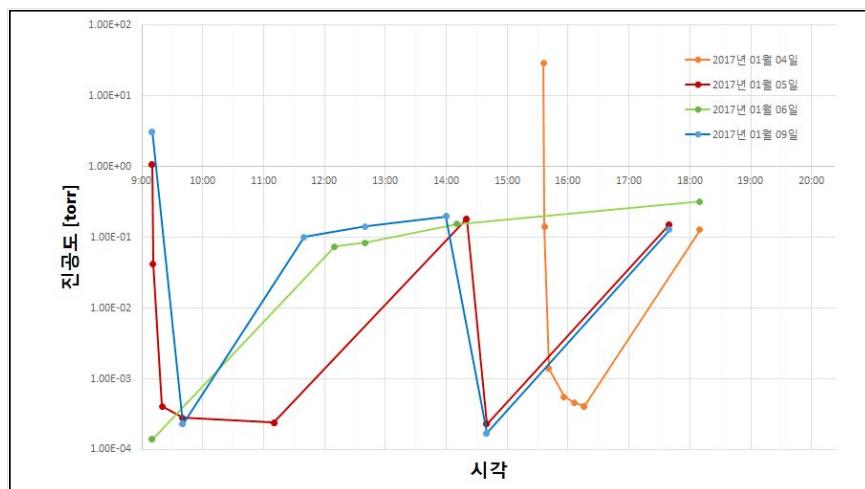
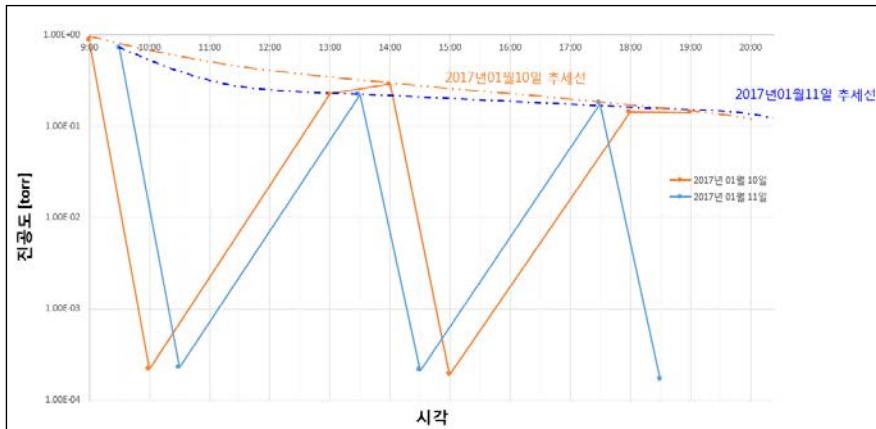


그림 3.5.13 Moving Gap Switch내의 절연체 부피



(a) 배기밸브를 Close시 시간에 따른 진공도 변화



(b) 진공배기 횟수에 따른 진공도 변화 추이

그림 3.5.14 진공도 포화실험 (a), (b)

상기의 그림은 진공도 포화실험을 통해 시간에 따른 진공도를 그래프로 나타낸 것이다. (a)는 진공펌프를 이용하여 내부 배기를 통해 10^{-4} torr까지 진공도를 만든 후 시간에 따라 진공도의 포화가 이루어지는지 확인한 실험이고, (b)는 배기 횟수에 따른 진공도를 알아보기 위해 실행한 실험이다.

상기 그림의 (a)는 01월04일부터 01월09일까지 실험을 진행한 것으로 01월06일에 진행한 시험을 보면 진공도를 최초로 확인한 09시10분에 진공도가 1.4×10^{-4} torr에서 시작하여 진공배기 밸브를 닫고 진공도를 일정시간 동안 측정한 결과 3시간 뒤 7.38×10^{-2} torr, 5시간 뒤 1.55×10^{-1} torr, 9시간 뒤 3.22×10^{-1} torr로 진공도가 10^{-4} torr에서 시간이 지남에 따라 점차 올라가게 됨을 확인 할 수 있다. 진공도의 기울기가 초반에는 급격하게 상승하다가 시간이 지날수록 약간의 포화특성을 보여 줌을 알 수 있다. 최종 포화시점을 확인하기 위하여 밸브를 닫고 약 72시간뒤에 진공도를 확인한 결과 01월09일 3.1 torr까지 상승한 것을 확인 할 수 있었다. 현재 Moving Gap Switch 내부에 존재하는 절연체에 탈 가스에 의해 진공도가 상승하는 것으로 판단하고, 진공 배기 횟수를 늘려, 탈 가스의 배출을 자주 했을 때, 포화되는 진공도에 어떠한 변화가 있는 확인하였다.

상기 그림의 (b)는 01월10일부터 01월11일까지 실험을 진행한 것으로 한 시간동안 진공배기를 실시하고, 밸브를 닫은 뒤 세 시간 후 챔버내부의 진공도를 확인하고, 상기의 과정을 한번 더 반복한 실험으로 10일 실험이 끝나고 밸브를 닫은채로 14시간 후 11일 실험을 진행하였다. 10일 실험과 11일 실험의 진공도 추세선을 확인하면 진공배기 횟수가 늘수록 3시간 뒤 진공도의 값이 점차 낮아짐을 볼 수 있다. 각각의 실험만 봤을 때는 배기횟수와 진공도가 관계가 있을 것으로 생각이 되나, 두 실험을 연속적으로 보았을 때, 10일 실험이 끝난 후 11일 3번째 진공배기시 진공도의 차이가 거의 없음을 확인 할 수 있다. 마찬가지로 세 시간 후 진공도 역시 10일 실험과 큰 차이가 없다.

상기의 두 실험을 통해서 진공배기 횟수가 늘어난다 하더라도, 오랜 시간이 지나면 포화특성은 없어지고 다시 원래의 양만큼의 탈 가스가 발생된다고 생각할 수 있다.

아래는 상기의 연구 및 실험을 진행하면서 개선해야 할 문제점으로 파악된 것이다.

첫째, 구조적으로 상당한 정밀성(5/100mm이하)을 요구하지만 제작상의 오차 및 조립상의 오차로 인하여 설계했던 Stroke와 차이점이 발생한다는 것이다. 실제로 본 실험을 위해 제작한 Moving Gap Switch의 Prototype은 G1+G2의 On이 5mm의 Stroke에서 일어나고, G1+G3의 On이 8mm에서 발생하게 설계되었지만, Moving Gap Switch 외형(Housing)의 브레이징시 제작 오차가 발생하여, 전체조립을 완료하였을 때 설계했던 수치와 다른 수치가 되었다.

둘째, Moving Gap Switch의 절연체 선정이 까다롭다. 구조상 절연체와 무산소동이 조립되므로, 강도가 무른 절연체의 경우 무산소동에 의해 조립부 파손의 위험이 크다. 강도가 강한 절연체는 많이 있지만, 탈 가스 현상이 적은 절연물질은 선택의

폭이 작으며 재료의 비용역시 과도하게 높다는 단점이 있다. 본 연구에서는 절연체로 강도가 강한 MC Nylon을 사용하였지만, Moving Gap Switch의 G1-G3의 접점 간 거리 9mm 일 때 약 13.4kV의 전압만 견딜 수 있었다. 이는 MC Nylon의 탈 가스율(Out gassing rate)이 높아 Moving Gap Switch 내부의 진공도가 10^{-2} torr 이상으로 올라갔다는 것을 의미한다.

셋째, 접점 간 아크로 통전됨에 따라 접점에서는 금속증기(Metal Vapor)가 발생되게 되는데, VI의 접점과는 달리 Moving Gap Switch의 접점 형태는 금속증기를 외부로 배출하지 못한다. 이는 Moving Gap Switch의 연속적인 사용에 대한 신뢰성을 보장하기가 어렵다.

위와 같이 Moving Gap Switch를 DC차단기에 적용하기 위해서는 몇 가지 개선 점이 존재하며, 이를 해결하기 위한 후속적인 연구가 진행되어야 한다.

Moving Gap Switch prototype의 실험을 통해 Moving Gap Switch의 극성반전 및 역전류 주입에 대한 가능성을 확인하였고, Moving Gap Switch가 DC차단기의 경쟁력을 확보하기 위한 핵심 기술임을 확인 할 수 있다.

가

가

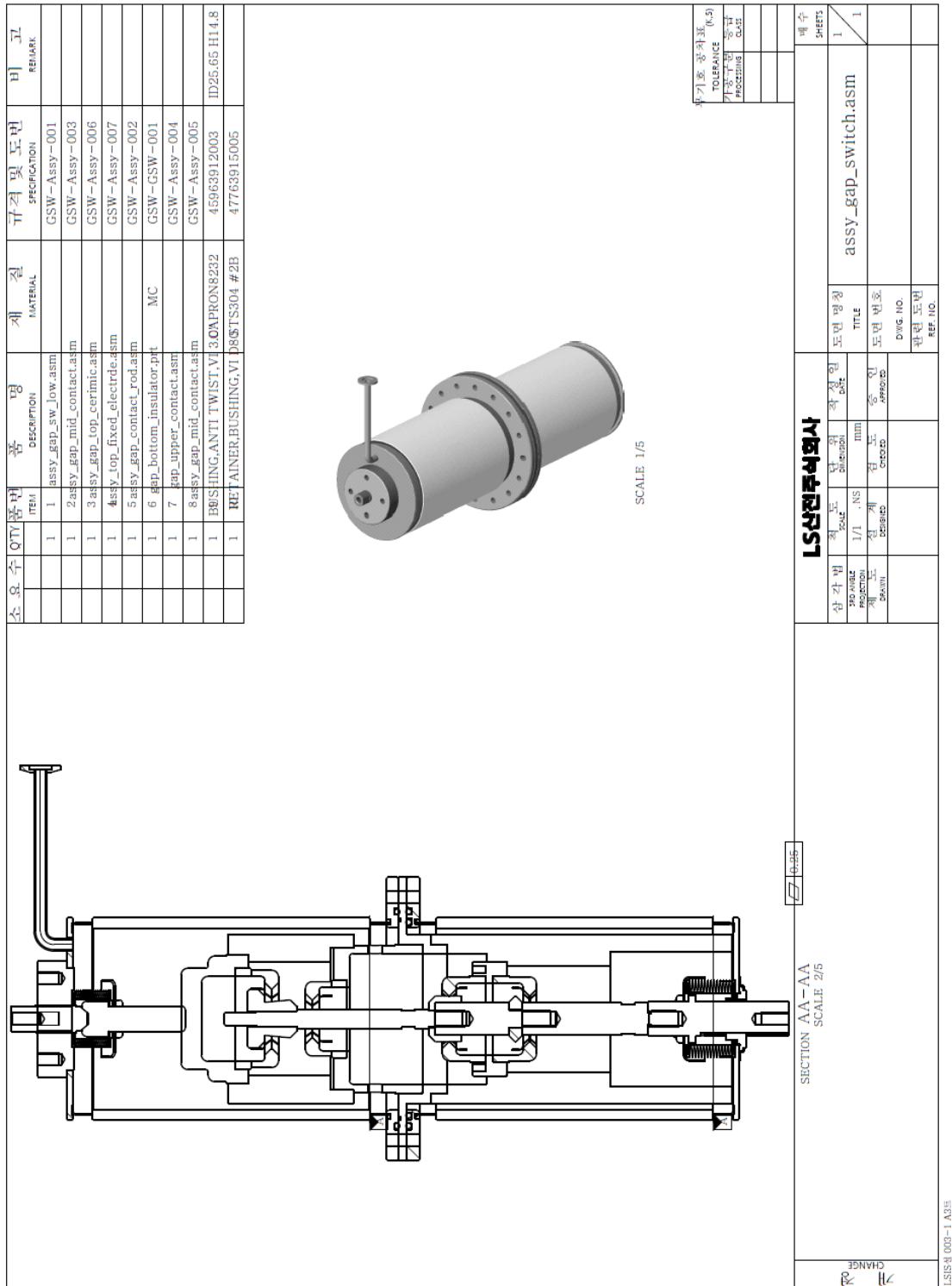


그림 3.5.15 Moving Gap SW의 제작도면

제 6 절 DC 차단기의 설계 및 차단성능

1. DC 차단기의 성능시험 회로 비교

본 연구에서는 DC 차단기의 성능을 평가하기 위해 두 가지의 회로를 개발하였다. 개발된 회로는 전력반도체 스위치 차단방식 DC 차단기 성능시험용 회로와 역전류 주입방식 DC 차단기 성능시험용 회로이다. 이 두 가지 회로 모두 DC 차단기 성능평가를 위해 간이합성시험설비를 이용하며 커패시터 뱅크에 충전하고 회로의 리액터를 통해 방전하는 L-C 공진방식을 채택하고 있다. 성능시험을 위한 간이합성시험설비 전체 회로는 그림 3.6.1과 같이 나타낼 수 있으며 별도의 단락발전기를 필요로 하지 않기 때문에 구성이 간단하고 최소한의 설비로 피시품의 성능을 파악할 수 있는 장점이 있다. 여기서 전류원회로는 C_i 를 포함하여 BCB, MS, Li, ACB 및 TCB로 연결되는 회로이다.

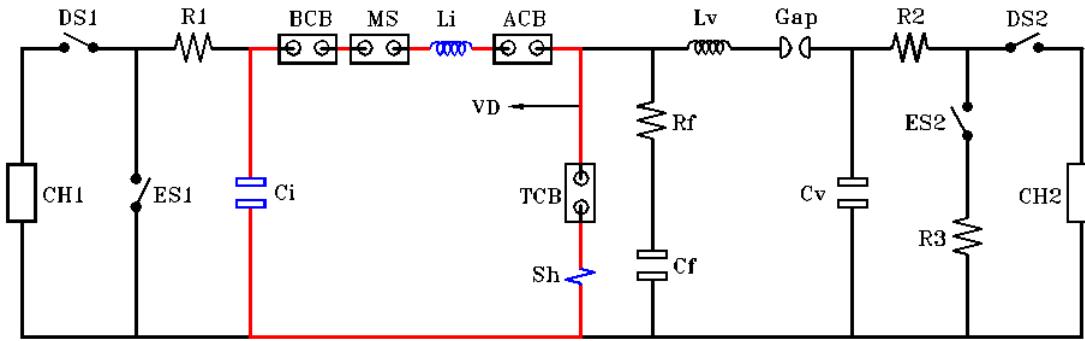


그림 3.6.1 간이합성설비(전류원회로)

전류원회로에서 전기저항은 회로연결 케이블(리액터+션트) 및 콘덴서뱅크 구조물에서 발생하며 전류원 회로에서 흐르는 전류를 $i(t)$ 라고 할 때 RLC 직렬회로에서 전류 $i(t)$ 에 대한 KCL 방정식을 구성하면 다음 식과 같다.

$$L_i \frac{di(t)}{dt} + R_i i(t) + \frac{1}{C_i} \int_{-\infty}^t i(t) dt = 0 \quad (3-6-1)$$

수식을 간략화하기 위해 전류원을 의미하는 침자를 생략하면 다음 식과 같이 정리할 수 있다.

$$L \frac{di}{dt} + R i + \frac{1}{C} \int_{-\infty}^0 i dt + \frac{1}{C} \int_0^t i dt = 0 \quad (3-6-2)$$

$$L \frac{di}{dt} + Ri + \frac{1}{C} \int_0^t i dt - V = 0 \quad (3-6-3)$$

여기서 V 는 콘덴서의 충전전압을 나타낸다. 상기 식에 라플라스(Laplace) 변환을 수행하면 다음 식과 같다.

$$L[SI(s) - i(0)] + RI(s) + \frac{1}{SC} I(s) = \frac{V}{S} \quad (3-6-4)$$

이 식에서 리액터의 초기조건 즉, 초기전류는 $i(0)=0$ 이므로 이 조건을 식에 대입하여 정리하면 아래의 식이 된다.

$$I(s) = \frac{V/L}{S^2 + \frac{R}{L}S + \frac{1}{LC}} \quad (3-6-5)$$

이 식에 Laplace 역변환 공식을 적용하여 정리하면 구하고자 하는 전류 $i(t)$ 는 다음과 같이 계산된다.

$$i(t) = \frac{V}{L} \frac{1}{\sqrt{\frac{1}{LC} - (\frac{R}{2L})^2}} e^{-\alpha t} \sin \beta t \quad (3-6-6)$$

$$i(t) = \frac{V}{\beta L} e^{-\alpha t} \sin \beta t \quad (3-6-7)$$

여기서 $\alpha = \frac{R}{2L}$, $\beta = \sqrt{\frac{1}{LC} - (\frac{R}{2L})^2}$ 이다.

전류 $i(t)$ 에 의하여 콘덴서 C 에 충전되는 전압을 $v(t)$ 라고 하면 다음 식과 같이 쓸 수 있고

$$v(t) = \frac{1}{C} \int_0^t i(t) dt \quad (3-6-8)$$

회로에 흐르는 전류는 다음 식과 같으므로 위 식에 대입하여 최종식을 정리하면 다음과 같다.

$$i(t) = \frac{V}{\beta L} e^{-\alpha t} \sin \beta t \quad (3-6-9)$$

$$v(t) = \frac{1}{C} \frac{V}{\beta L} \frac{1}{\alpha^2 + \beta^2} (\beta - e^{-\alpha t} (\alpha \sin \beta t + \beta \cos \beta t)) \quad (3-6-10)$$

전력반도체 스위치 차단방식 DC 차단기 성능시험용 회로는 그림 3.6.2와 같이 간이합성시험설비 중 전류원회로만 이용하여 전류원 커패시터 C_i 를 충전한 후 투입스위치(MS)를 이용해 전류를 흘려주어 DC 차단기의 성능을 평가하도록 설계되어 있다. 이 때 DC 차단기 내의 전류 차단 과정에 따라 고장 전류가 차단되면서 전압이 상승하므로 시험 중 별도의 시험 설비 조작이 필요하지 않는 장점이 있다.

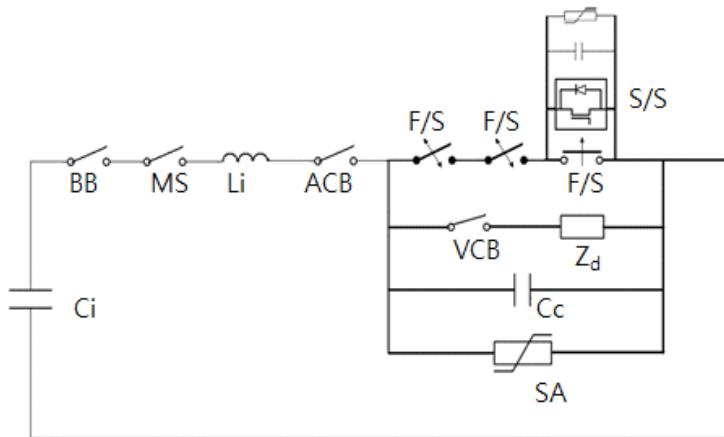


그림 3.6.2 전력반도체 스위치 차단방식 DC 차단기 성능시험용 회로

전력반도체 스위치 차단방식 DC 차단기 성능 평가는 그림 3.6.3과 같은 절차를 따라 수행하며 시험 회로 내 모든 장치의 동작은 DC 차단기의 후단에서 검출된 전류를 이용하여 간이합성시험장 컨트롤룸 내 시퀀스 타이머 및 펄스생성기에 의해 이루어진다. 먼저 전류원 회로에서 고장 전류를 발생시켜 DC 차단기로 흐르도록 하면 DC 차단기의 후단에 설치된 센서에서 전류를 검출한다. 일정 수준 이상의 전류는 펄스생성기에서 감지하고 감지된 전류에 의해 동작 신호를 발생시키는 펄스생성기는 DC 차단기가 동작하도록 톰슨코일에 전류를 인가하는 지령을 내린다. 이 지령에 의해 DC 차단기가 개방되며 DC 차단기의 차단 과정에 따라 고장 전류는 고속 스위치에서 전력반도체 스위치, 전류(轉流)용 커패시터 순으로 전류(轉流)된다. 이 때 전류(轉流)용 커패시터의 전압이 일정 수준 이상으로 상승하게 되면 이 커패시터와 병렬로 연결되어 있는 피뢰기(SA)에 의해 에너지가 소산되면서 차단이 완료된다. DC 차단기가 차단에 실패하는 경우는 전류(轉流) 과정이 제대로 이루어지지 않거나 고속 스위치에서 절연 내력을 확보하지 못했을 때 등이며 이 때는 DC 차단기에서 가장 취약한 전력반도체 스위치가 파손될 우려가 크므로 성능 평가 전 DC 차단기 내 각 장치에 대한 특성 파악이 선행되어야 한다.

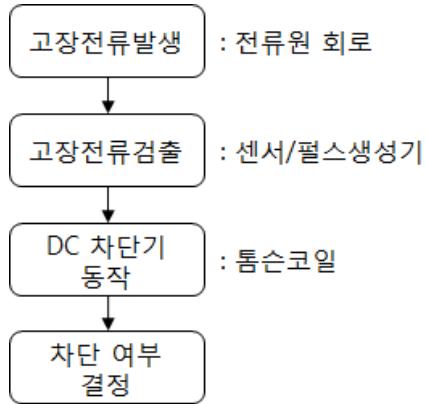


그림 3.6.3 전력반도체 스위치 차단방식 DC 차단기 성능 평가 절차

다음으로 미리 충전된 커패시터로부터의 역전류를 이용하는 방식인 역전류 주입 방식 회로는 그림 3.6.4와 같다.

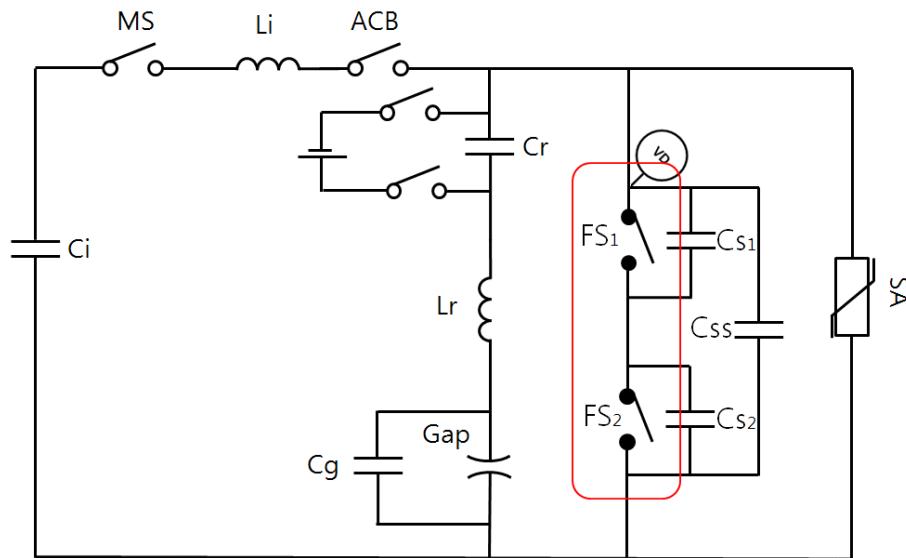


그림 3.6.4 역전류 주입방식 DC 차단기 성능시험용 회로

이 회로는 역전류원 커패시터인 C_r 을 미리 충전한 후 고장 전류가 DC 차단기를 통해 흐를 때 고장 전류와 반대방향의 역전류를 흘려주기 위해 Gap을 동작시켜 DC 차단기에서 전류 영점을 만들어 내는 방식이다. 이 때 Gap은 역전류원 커패시터 C_r 이 시험 전 방전되는 것을 방지하고 적절한 시점에서 역전류를 투입해 주기 위한 장치로서 스위치 기능이 있는 전력반도체를 사용하여도 된다. 그러나 이 경우 시험 정격이 커질수록 내압도 커져야 하기 때문에 전력반도체를 그만큼 많이 사용해야 된다는 점을 고려해야 한다.

역전류 주입방식 회로를 이용한 DC 차단기 성능 평가는 그림 3.6.5와 같은 절차를 따라 수행하며 시험 회로 내 모든 장치의 동작은 DC 차단기의 후단에서 검출된 전류를 이용하여 간이합성시험장 컨트롤룸 내 시퀀스 타이머 및 펄스생성기에 의해 이루어진다. 먼저 전류원 회로에서 고장 전류를 발생시켜 DC 차단기로 흐르도록 하면 DC 차단기의 직후단에 설치된 센서에서 전류를 검출한다. 일정 수준 이상의 전류는 펄스생성기에서 감지하고 감지된 전류에 의해 동작 신호를 발생시키는 펄스 생성기는 DC 차단기가 동작하도록 톰슨코일에 전류를 인가하는 지령을 내린다. 이 지령에 따라 DC 차단기가 개방되며 일정시간 후 펄스생성기로부터 신호를 받은 투입스위치가 동작하여 사전에 미리 충전되어 있던 역전류원 커패시터 C_r 로부터 DC 차단기 쪽으로 역전류가 흐르도록 한다. 전류원 회로로부터 발생하는 고장전류와 역전류원 커패시터 C_r 로부터 인가되는 역전류에 의해 DC 차단기에서는 급격한 기울기로 전류영점이 만들어지며 전류가 차단되게 된다. 이 때 고속스위치에서 차단된 전류는 역전류원 커패시터 C_r 로 전류가 흐르게 되고 커패시터의 전압이 일정 수준 이상으로 상승하게 되면 커패시터와 병렬로 연결되어 있는 피뢰기(SA)에 의해 에너지가 소산되면서 차단이 완료된다. DC 차단기가 차단에 실패하는 경우는 핵심 장치인 고속 스위치에서 전류를 차단하지 못하거나 전류 차단 후 인가되는 전압(역전류원 커패시터 충전에 의한 전압 상승)에 대한 절연을 충분히 확보하지 못하기 때문이며 차단 실패로 인한 부품이나 장치 파손 우려가 크지는 않지만 차단 과정에서 적용되는 di/dt 및 dv/dt 에 대한 고속 스위치의 성능을 사전에 충분히 확보하여야 한다.

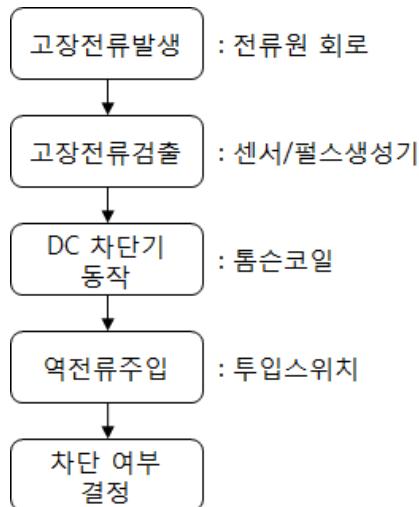


그림 3.6.5 역전류 주입방식 회로를 이용한 DC 차단기 성능 평가 절차

2. 차단특성 분석

가. 시뮬레이션 해석

앞서 언급한 방식의 DC 차단기 차단 컨셉에 대한 동작 확인을 위해 회로 해석을 수행하였다. 해석 프로그램은 MATLAB simulink 또는 EMTP를 이용하였으며 피뢰기 등 정확한 동작 특성이 밝혀지지 않은 부품의 경우 그 부품의 일반적인 특성을 가정하였다.

(1) 전력반도체 스위치 차단방식

먼저 전력반도체 스위치 차단방식 DC 차단기 해석을 위해 그림 3.6.6과 같은 회로를 이용하였다. DC 차단기의 동작은 그림 3.6.3에 따라 이루어지도록 하였으며 DC 차단기 내 각 부분의 해석은 다음의 과정을 통해 수행하였다.

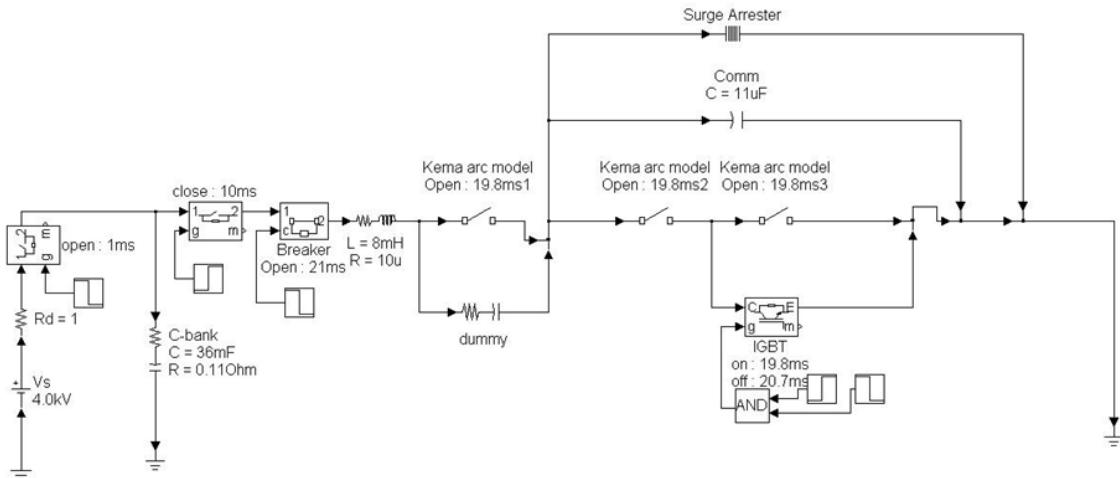


그림 3.6.6 전력반도체 스위치 차단방식 DC 차단기 해석용 회로

고압 직류 송전 계통에 고장 전류가 발생하여 DC 차단기가 이를 차단하게 되는 경우 반도체 스위치와 병렬로 연결되어 있는 고속스위치를 포함한, 통전부를 구성하고 있는 고속스위치에서는 접점 개극과 동시에 아크가 발생하며 아크 전압으로 인해 고장 전류가 전류(轉流)부로 전류(轉流)된다. 따라서 고장 전류 차단 시 고속스위치 내 아크 거동이 전류 해석 시 고려되어야 하며 이를 위해 본 연구에서는 다음과 같이 표현되는 KEMA 아크 모델을 이용하였다.

$$\frac{dg_1}{dt} = \frac{A_1}{\tau_1} g_1^{\lambda_1} u_1^2 - \frac{1}{\tau_1} g_1 \quad (3-6-11)$$

$$\frac{dg_2}{dt} = \frac{A_2}{\tau_2} g_2^{\lambda_2} u_2^2 - \frac{1}{\tau_2} g_2 \quad (3-6-12)$$

$$\frac{dg_3}{dt} = \frac{A_3}{\tau_3} g_3^{\lambda_3} u_3^2 - \frac{1}{\tau_3} g_3 \quad (3-6-13)$$

여기서 g_n 은 아크의 전도도, u_n 은 아크 전압, A_n 은 아크의 냉각상수, λ_n 은 Cassie-Mayr 제어상수, τ_n 은 아크 시상수로서 각각 $\lambda_1 = 1.4375$, $\lambda_2 = 1.9$, $\lambda_3 = 2$, $\tau_2 = \tau_1/k_1$, $\tau_3 = \tau_2/k_2$, $A_2 = A_3/k_3$ 로 표현된다.

실질적으로 고장 전류를 차단하는 역할을 하는 전력반도체 스위치는 그림 3.6.7과 같은 특성을 가지며 전류 차단을 시작하는 최대 전류값 I_{max} 에서부터 이 값의 10%에 해당하는 값까지의 차단 시간인 T_f 와 그 이후부터 전류 영점까지의 차단 시간인 T_t 로 특성을 나타낼 수 있다.

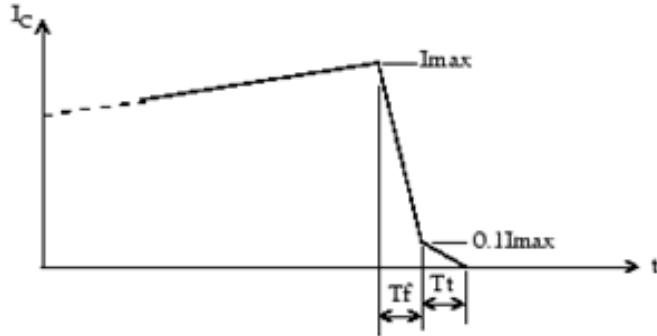


그림 3.6.7 전력반도체 스위치의 전류 차단 특성

에너지흡수부를 구성하는 소자인 피뢰기는 비선형저항성을 가지며 그 특성은 다음과 같은 식에 의해 결정된다.

$$\frac{V}{V_{ref}} = k_i \left(\frac{I}{I_{ref}} \right)^{1/\alpha_i} \quad (3-6-14)$$

여기서 V 는 전압, V_{ref} 는 피뢰기의 기준전압, I_{ref} 는 피뢰기의 기준전류, k_i 및 α_i 는 피뢰기의 V-I 특성에 따른 비례상수이다.

전력반도체 스위치 차단방식 DC 차단기의 고장 전류 차단 해석 결과는 그림 3.6.8에서 보여주며 차단 과정에서 총 3회의 전류(轉流)를 통해 고장 전류가 차단하였음을 알 수 있다. 그 첫 번째 과정은 전력반도체 스위치와 병렬로 연결되어 있는, 통전부의 고속스위치에서 전력반도체 스위치로의 전류(轉流)이며 고속스위치의 접점이 개극하면서 발생된다. 이는 DC 차단기 내 고속스위치에서 차단 과정 중 접점

개극으로 인한 아크가 발생하고 아크 전압이 전력반도체 스위치의 순방향 동작전압을 초과하기 때문이다. 두 번째 과정은 전력반도체 스위치의 차단 동작에 의해 전력반도체 스위치에서 전류(轉流)용 커패시터로 전류(轉流)가 진행되는 것이며 이후 전류(轉流)용 커패시터가 충전이 시작된다. 세 번째 과정은 전류(轉流)용 커패시터에서 피뢰기로의 전류(轉流)이며 전류(轉流)용 커패시터의 전압이 상승하여 피뢰기의 제한전압에 도달하면서 진행된다. 이 과정 이후부터 피뢰기가 에너지를 흡수하여 고장 전류를 최종적으로 차단하게 됨을 확인할 수 있다.

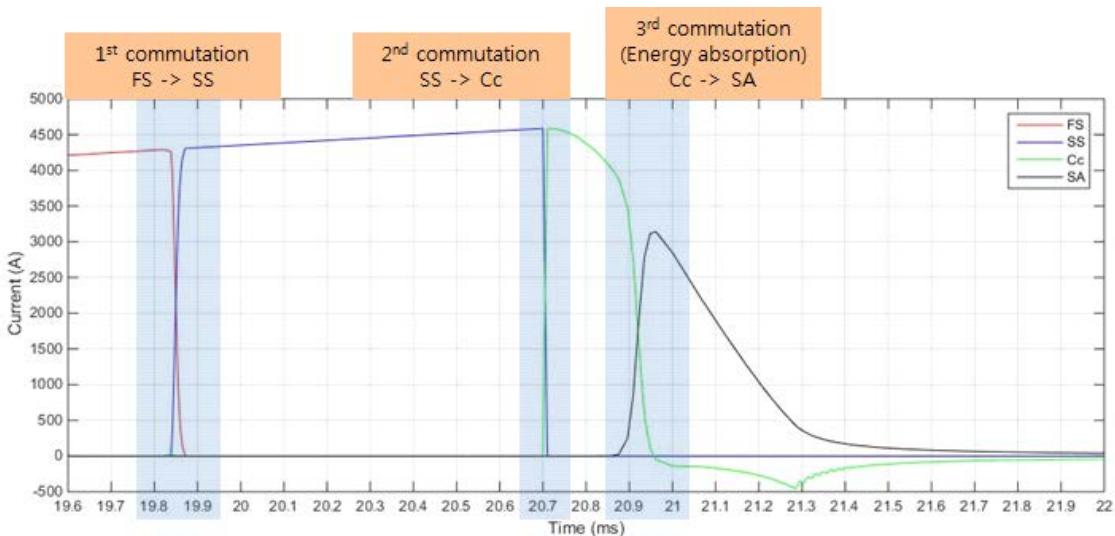


그림 3.6.8 전력반도체 스위치 차단방식 DC 차단기 해석 결과

기계식 스위치에 의한 다단계 전류방식 DC 차단기 해석은 그림 3.6.9와 같은 회로를 이용하였고 그림 3.6.5에서 설명한 과정에 따라 고장 전류 차단이 이루어지도록 설정하였다.

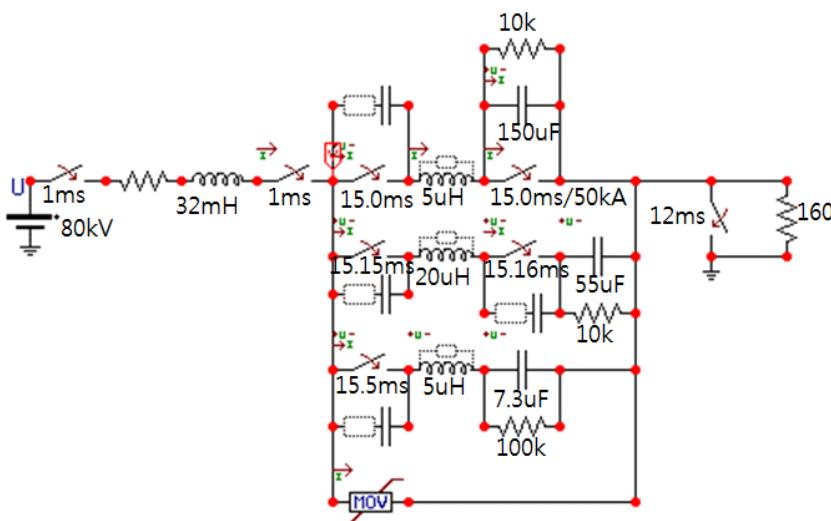
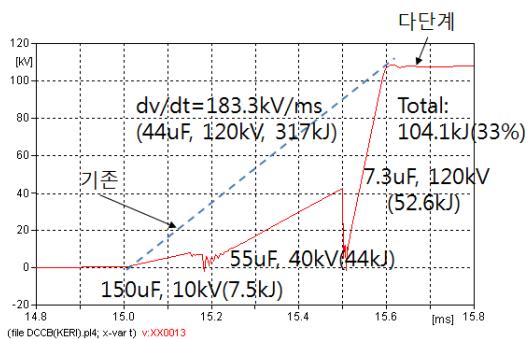


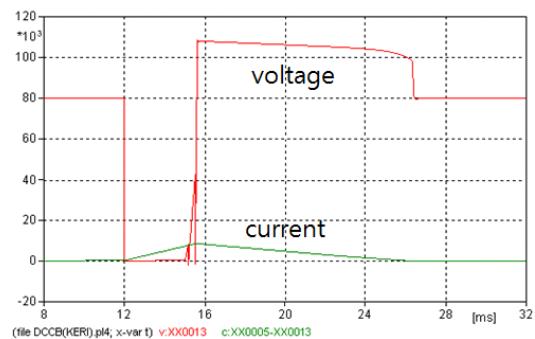
그림 3.6.9 기계식 스위치에 의한 다단계 전류방식 DC 차단기 해석용 회로

해석 결과는 그림 3.6.10과 같다. 그림 3.6.10(a)는 전력반도체 스위치 차단방식과 기계식 스위치에 의한 다단계 전류방식을 비교한 결과를 보여주며 기계식 스위치에 의한 다단계 전류방식을 채택하였을 경우 DC 차단기의 경제성 및 차단가능성 면에서 훨씬 효율적임을 확인할 수 있다. 해석 결과에 따라 동일한 전압 상승 시간에 대해 전력반도체 스위치 차단방식을 사용할 경우 요구되는 전류(轉流)용 커패시터의 정격은 $44\mu F$, $120kV$ 이다. 현재 본 연구팀에서 보유하고 있는 커패시터($11\mu F$ $40kV$)를 이용하여 이러한 정격을 구성한다고 가정하였을 경우 커패시터는 총 36개가 필요하며 전압이 $120kV$ 까지 상승하였을 때의 에너지는 $317kJ$ 이다. 그러나 이 경우 전압 상승 기울기가 가파르기 때문에 전류(轉流)용 커패시터와 병렬로 연결되어 있는 고속스위치(Fast Switch) 및 전력반도체 스위치의 절연에 가혹한 조건이 되며 만약 고속스위치(Fast Switch) 및 전력반도체 스위치에서 절연을 확보하지 못하면 차단 실패로 이어질 수 있다. 이를 방지하기 위해 전류(轉流)용 커패시터의 용량을 증가할 경우 전압 상승 기울기를 줄일 수 있지만 DC 차단기 구성 시 전류(轉流)용 커패시터의 규모가 커질 뿐 아니라 구성 비용이 상승하게 되어 전체적인 DC 차단기의 비용이 증가하게 된다.

따라서 전류 차단 방식을 전력반도체 스위치 차단방식에서 기계식 스위치에 의한 다단계 전류방식으로 바꾸어 그림 3.6.9의 $C_0 = 150\mu F$ $10kV$, $C_1 = 55\mu F$ $40kV$, $C_2 = 7.3\mu F$ $120kV$ 로 구성하게 되면 필요한 커패시터는 총 12개($1+5+6$, C_0 는 저압 커패시터로 1개로 구성 가능)이며 에너지는 $104.1kJ$ 로서 기존 전력반도체 스위치 차단방식에 비해 구성 커패시터의 규모와 비용을 많이 줄일 수 있다. 또한 이 방식으로 구성하였을 때 전류 차단 시 결과는 그림 3.6.10(b)와 같으며 그림 3.6.10(a)에서 보는 바와 같이 차단 시 초기 전압 상승 가속도를 많이 완화시킬 수 있어 커패시터와 병렬로 연결된 장치에 대한 절연 대책을 보다 수월하게 세울 수 있다.



(a) 전압 상승 비교



(b) 해석 결과

그림 3.6.10 기계식 스위치에 의한 다단계 전류방식 DC 차단기 해석 결과

(2) 역전류 주입방식

본 연구에서 고려된 역전류 주입방식 DC 차단기는 그림 3.6.11과 같이 구성되며 미리 충전된 역전류용 커패시터를 이용하여 고장 전류를 차단할 수 있도록 고안되

었다.

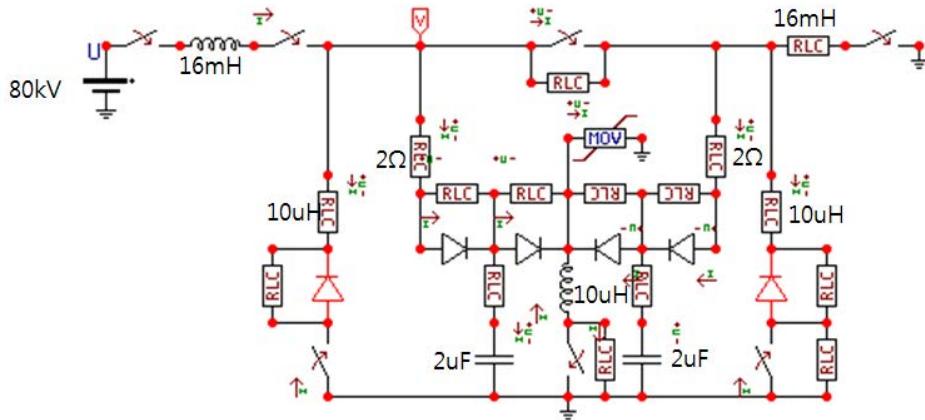


그림 3.6.11 역전류 주입방식 DC 차단기 토플로지

그림 3.6.12는 역전류 주입방식 DC 차단기의 고장 전류 차단 해석 결과를 나타낸 것이다. 전압 충전용 커패시터의 전압은 차단동작 과정을 지나면서 선로 전압으로 충전된 상태에서 극성이 반전되었다가 곧 이어 원래 극성으로 복원되면서 그 크기는 피뢰기의 잔류 전압 크기로 충전상태를 유지하게 된다. 그리고 주 차단용 고속스위치 (Fast Switch)의 양단에 인가되는 전압은 역전류 인가로 발생된 전류 영점으로 고장 전류가 전류(轉流) 회로로 전류(轉流)되면서 전압 충전용 커패시터를 통해 고장 전류가 흐르는 과정에서 나타나는 전압이 피뢰기로 다시 전류(轉流)되면서 발생되는 전압 형태로 된다.

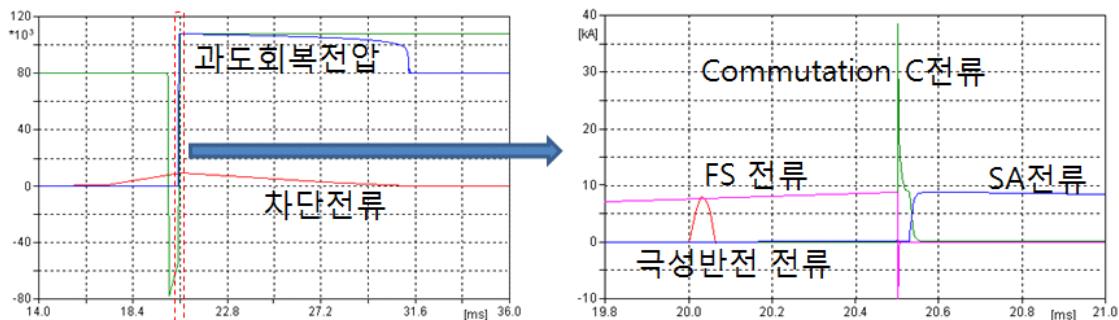
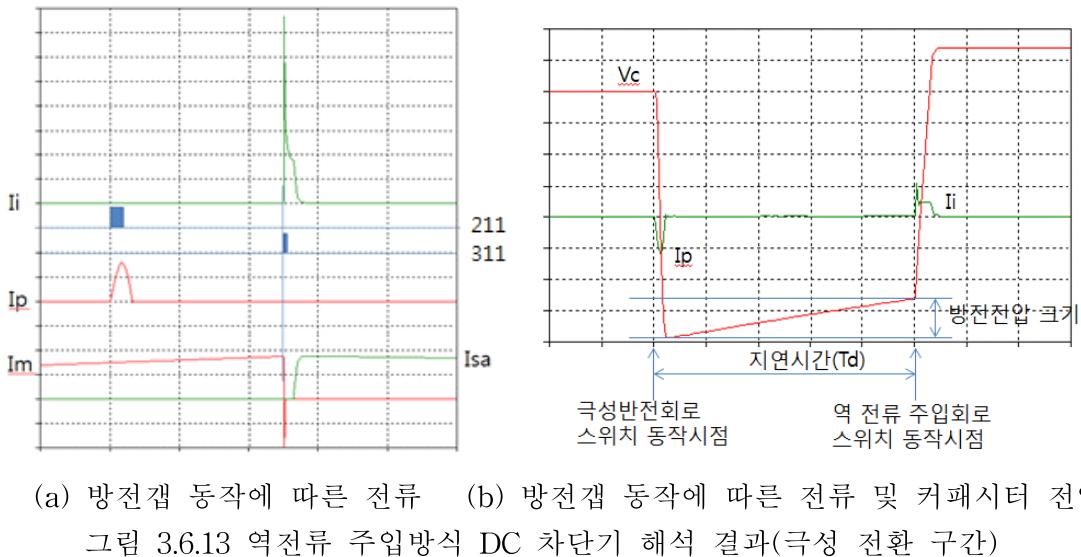


그림 3.6.12 역전류 주입방식 DC 차단기 해석 결과

그림 3.6.13은 방전캡 동작과 함께 나타나는 전류 파형 및 커패시터의 전압을 나타낸 것으로 전압 충전용 커패시터의 극성 전환 구간을 확대하여 보인 것이다. 먼저 I_p 는 극성 반전회로에 흐르는 전류로 방전캡이 ‘on’된 시점에서 반파의 공진전류가 나타나고 이로 인해 전압 충전용 커패시터는 극성이 반전되어 역전류를 인가할 준비상태

가 된다. 곧 이어 나타나는 방전캡이 ‘on’되는 시점에서 역전류 I_i 가 발생되어 주 차단용 고속스위치(Fast Switch)에 전류영점이 생성되어 전류가 차단되고 여기 통전되던 차단전류는 I_i 로 되고 이 전류에 의해 커패시터 충전전압이 상승되어 피뢰기의 잔류 전압까지 이르게 되면 이 전류는 다시 피뢰기 전류 I_{sa} 로 되면서 선로의 잔존 에너지를 모두 흡수하고 고장 전류 차단에 이르게 된다. 극성반전용 스위치의 동작시점과 역전류 주입회로 스위치 동작시점 간에는 지연시간 T_d 가 존재하는데 이 시간에 직류 차단부의 부하측 인덕터를 통한 방전으로 충전전압이 낮아지게 됨으로 역전류 주입용 스위치 동작시점에서의 커패시터에 충전된 전압이 일정 전압보다는 커지게 될 수 있도록 해야 한다. 이 때의 일정 전압이란 커패시터의 잔류전압(V_c)과 역전류 제한 저항으로부터 주어지는 역전류의 크기가 차단전류의 크기보다는 커서 주 차단용 고속스위치에 전류 영점이 발생될 수 있게 하는 전압 크기를 말한다.



나. L-C 공진회로에 의한 차단성능

(1) 배전급 DC 차단기의 차단특성

앞서 설명한 간이합성시험회로를 이용하여 그림 3.6.14와 같이 특성시험회로를 구성하였고 특성시험용 DC 차단기를 구성하였다. DC 차단기 구성품은 고속 스위치, 전력반도체 스위치, 전류(轉流)용 커패시터, 피뢰기이며 전류 차단 후 충전되어 있는 전류(轉流)용 커패시터의 방전을 위한 방전회로를 포함하고 있다. DC 차단기의 특성을 확인하기 위해 고속 스위치는 단일 VI를 이용하여 구성하였고 이와 병렬로 Soild-state switch를 연결하였다. 이 구성에서 고속 스위치는 고장 전류 차단 후 인가되어 오는 전압에 대한 내압을 확보하여 전력반도체 스위치를 보호하는 역할을 한다. 또한 전력반도체 스위치에는 별도의 고속 스위치를 병렬로 연결하지 않았음을 알아야 한다. 이는 본 시험의 목적은 DC 차단기 내에서 고장 전류를 차단하였을 경우 발생하는 현상을 알아보기 위한 것이며 전류(轉流) 장치 설계 시 VCB 아크 전압에 의한 전

류(轉流)를 확인하였으므로 고속 스위치에서 전력반도체 스위치로 전류(轉流)가 일어났음을 가정하였기 때문이다.

실험 결과 DC 차단기 시스템은 약 2kA의 전류를 차단하였고 그림 3.6.15와 같은 특성파형을 얻을 수 있었다. 이 그림에서 DC 차단기의 주회로에 흐르고 있던 전류(CT2)를 전력반도체 스위치에서 차단하게 되면 이 전류는 전류(轉流)용 커패시터로 흐르게 되며 이는 커패시터의 전압이 상승하는 결과를 가져온다. 이 커패시터는 고속 스위치 및 전력반도체 스위치 경로와 피뢰기에 병렬로 연결되어 있으므로 커패시터의 전압이 상승함에 따라 이들의 전압도 상승하게 된다. 그러나 이 전압이 일정 수준 이상으로 상승하게 되면 피뢰기가 동작하면서 전류가 이 경로(CT3)로 흐르게 되며 최종적으로 고장 전류가 차단이 되게 된다.

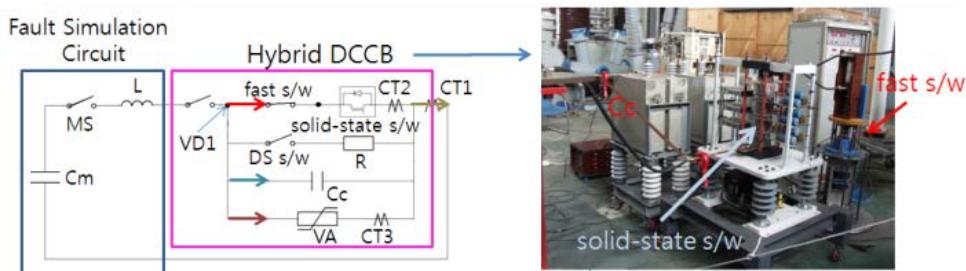


그림 3.6.14 배전급 DC 차단기 특성시험회로 및 배전급 DC 차단기

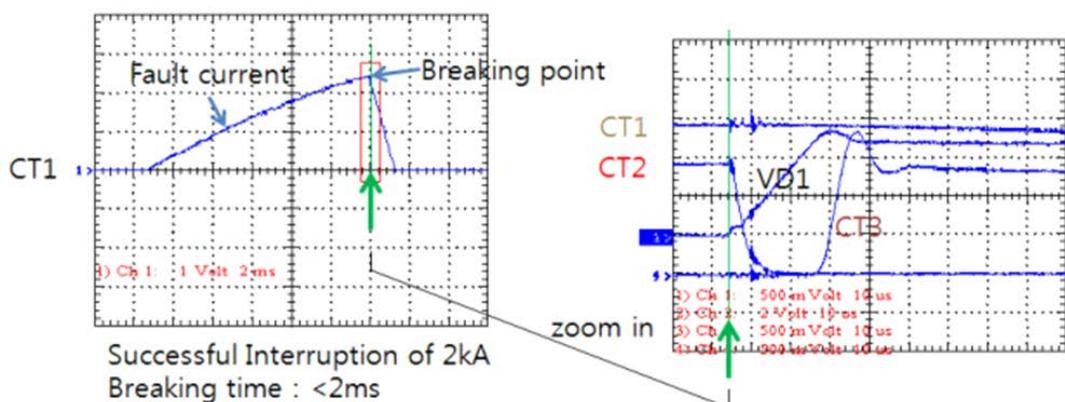


그림 3.6.15 배전급 DC 차단기 특성시험 결과

위의 과정을 순서대로 나타내면 그림 3.6.16과 같다. (a)와 같은 정상상태에서 고장 전류가 발생할 경우((b)) DC 차단기에 고장 전류 차단 명령이 내려진다. 이 때 (c)와 같이 고속 스위치가 동작하게 되면서 고속 스위치에 아크가 발생하게 된다. 이후 전력반도체 스위치가 동작하면서 주회로에 흐르고 있던 전류를 차단하게 되고 이 전류는 (e)에서 보는 바와 같이 DC 차단기 내에 있는 전류(轉流)용 커패시터로 전류(轉流)된다. 이 커패시터에 전류가 유입되면서 커패시터의 전압은 상승하게 되고 이 전압이 일정 수준 이상으로 증가하게 되면 커패시터와 병렬로 연결된 피뢰기에서 에너지를 흡수하

면서 고장 전류가 차단되는 것이다. 그러나 고장 전류 차단 후에도 DC 차단기 내부 커패시터가 충전되어 있으므로 방전 스위치를 동작하여 (i)와 같이 커패시터를 방전시키면 최종적으로 DC 차단기의 동작이 완료된다.

앞의 실험결과를 바탕으로 그림 3.6.17과 같이 DC 차단기 시스템을 구성하였다. DC 차단기 시스템(그림 3.6.18)은 고속 스위치(그림 3.6.19)를 비롯하여 전력반도체 스위치(그림 3.6.20), 전류(轉流)용 커패시터(그림 3.6.21) 및 피뢰기(그림 3.6.21) 등으로 구성되어 있으며 내부에 VCB를 포함한 자체 방전용 회로를 가지고 있다. 그림 3.6.17에서 보듯이 고속 스위치는 2개의 Bi-stable switch와 1개의 mono-stable switch로 구성되어 있으며 mono-stable switch는 전력반도체 스위치 및 보호장치와 병렬로 연결되어 있다. mono-stable switch가 전력반도체 스위치와 병렬로 사용되는 이유는 이 스위치는 단순히 주회로에 흐르고 있는 고장 전류를 개극을 통해 전력반도체 스위치로 전류(轉流)시켜 주는 역할만 하기 때문이다. 따라서 구조가 더 복잡한 Bi-stable switch를 사용하지 않고 간단한 구조의 mono-stable switch를 사용하는 것이다. 나머지 2개의 Bi-stable switch는 주회로에서 고장 전류를 차단한 후 인가되는 전압에 대한 내압을 확보하기 위해서이며 아크 발생 후 절연내력 회복이 빠른 VI를 사용하여 차단 성능을 높였다. 전력반도체 스위치는 4.5kV 4kA 용량의 IGCT를 4개 직렬로 구성하였다. 따라서 전력반도체 스위치는 전체 18kV 12kA에 해당하는 정격을 가지게 된다. 전류(轉流)용 커패시터는 사용되는 리액터의 용량을 고려하여 11uF로, 정격 전압은 40kV로 결정하였고 피뢰기는 23kV 정격을 사용하였다.

특성 확인을 위해 간이합성시험설비의 전류원회로를 사용하였으며 고장 전류 모의 용 커패시터의 용량을 36000uF로 하고 주파수 및 di/dt 등을 고려하여 8mH의 리액터를 사용하였다. 이 커패시터와 리액터에 의해 인가되는 전류의 주파수는 약 10Hz이다.

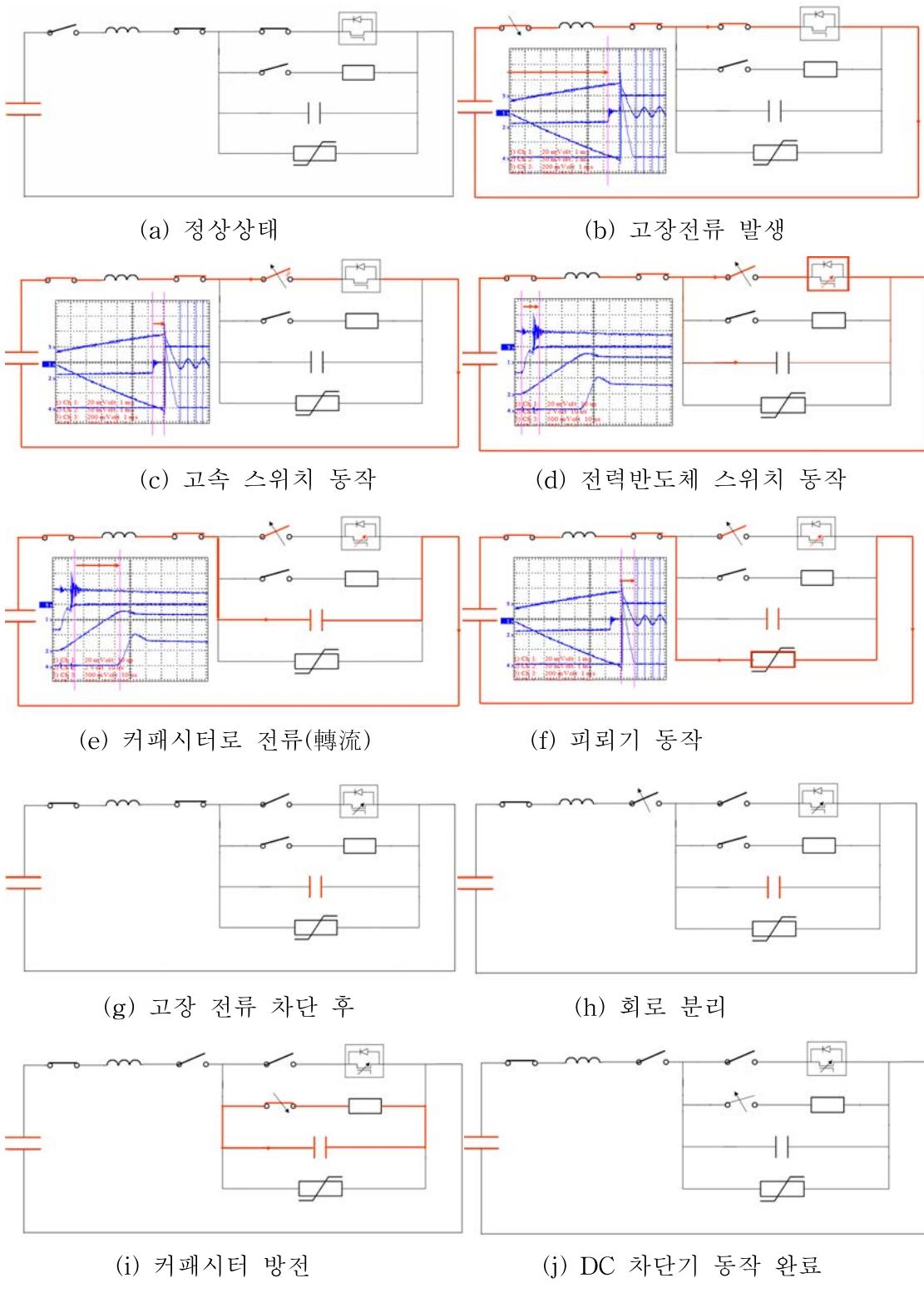


그림 3.6.16 배전급 DC 차단기 동작 과정

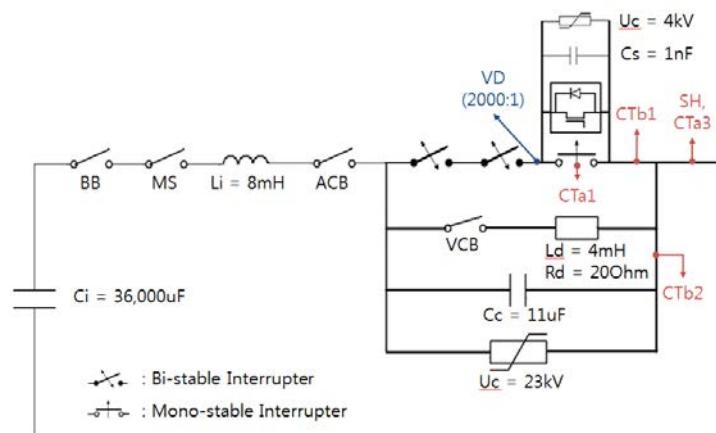


그림 3.6.17 배전급 DC 차단기 및 성능 검증 회로

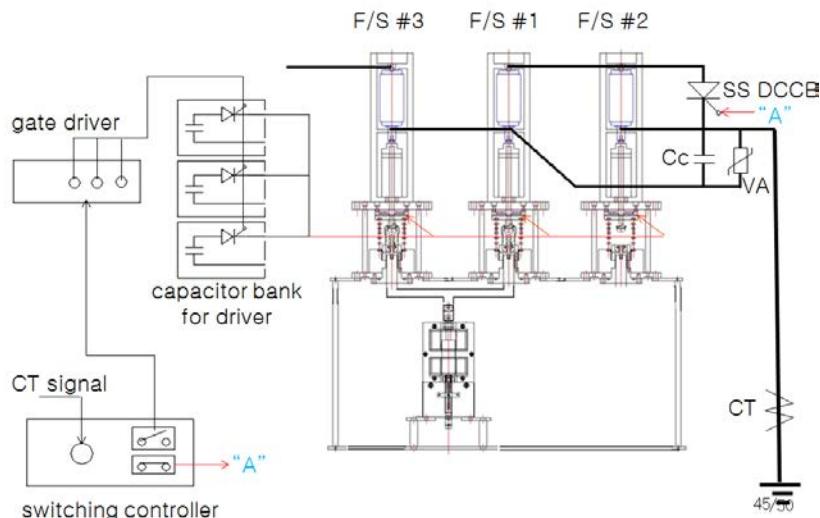


그림 3.6.18 배전급 DC 차단기 전체 배치도

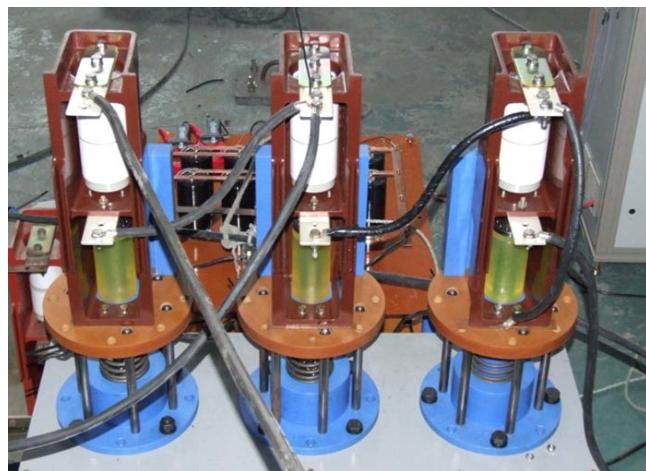


그림 3.6.19 고속 스위치

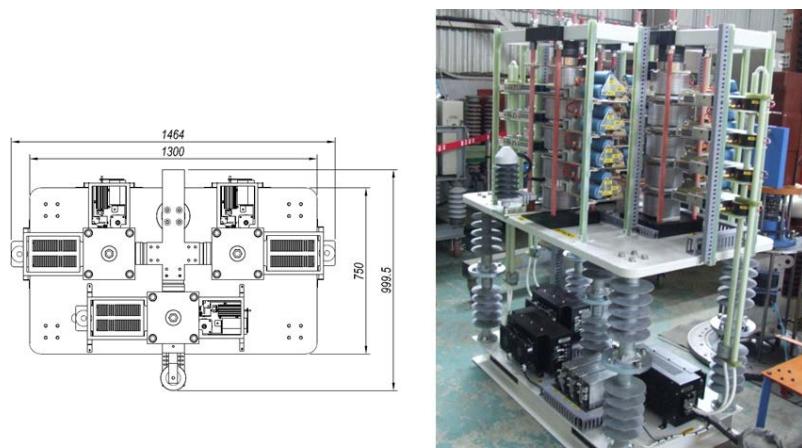


그림 3.6.20 전력반도체 스위치



그림 3.6.21 전류(轉流)용 커패시터 백크 및 피뢰기

위의 시험 조건으로 특성 시험한 결과를 그림 3.6.22에 나타내었다. 시험 전류는 DC 차단기 시스템의 인출부에서 측정하였고 고장 전류 감시 시스템에서 고장 전류를 검출하여 발생한 펄스 및 톰슨 코일에 흐르는 전류도 측정하여 왼쪽 그림에 표시하였다.

그림에서 보듯이 차단 전류는 약 3.1kA이며 차단 시간은 2ms임을 확인할 수 있다. 또한 전류(轉流) 시 인가되는 전압이 5.2kV로 전력반도체 스위치의 정격 전압보다 낮아 안전성을 확보할 수 있었으며 전류(轉流) 시간이 12us로 매우 빠르게 진행됨을 확인할 수 있었다.

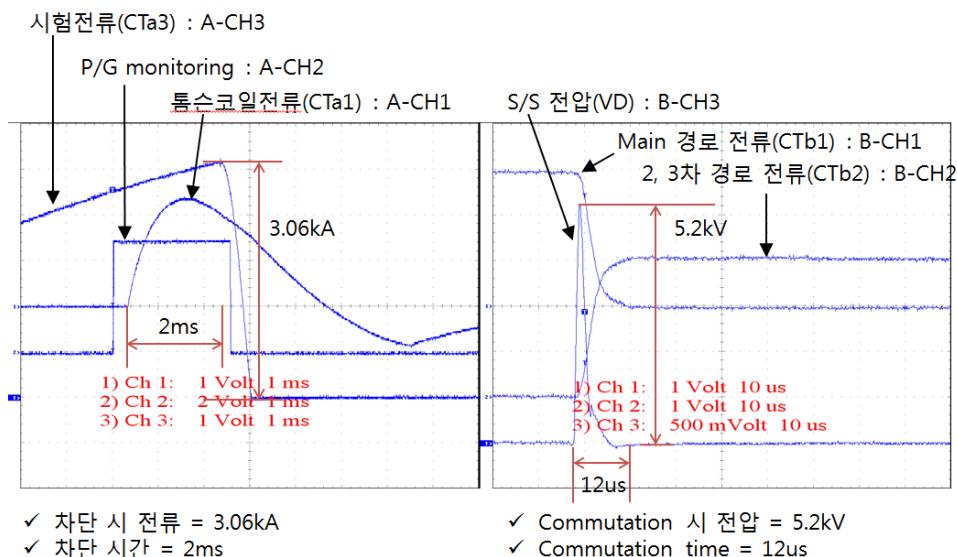


그림 3.6.22 배전급 DC 차단기 특성 확인 결과

배전급 DC 차단기의 성능 확인을 위한 차단기 배치는 그림 3.6.23과 같으며 시험 회로의 주요 정수는 다음과 같이 주어진다.

- 전류원 : $C_i = 36000\mu F$, $L_i = 8mH$, $V_{ci} = 6kV$
- DC 차단기 : IGCT 18kV 12kA(4.5kV 4kA - 4S3P), $C_c = 22\mu F$, $S_A = 23kV$

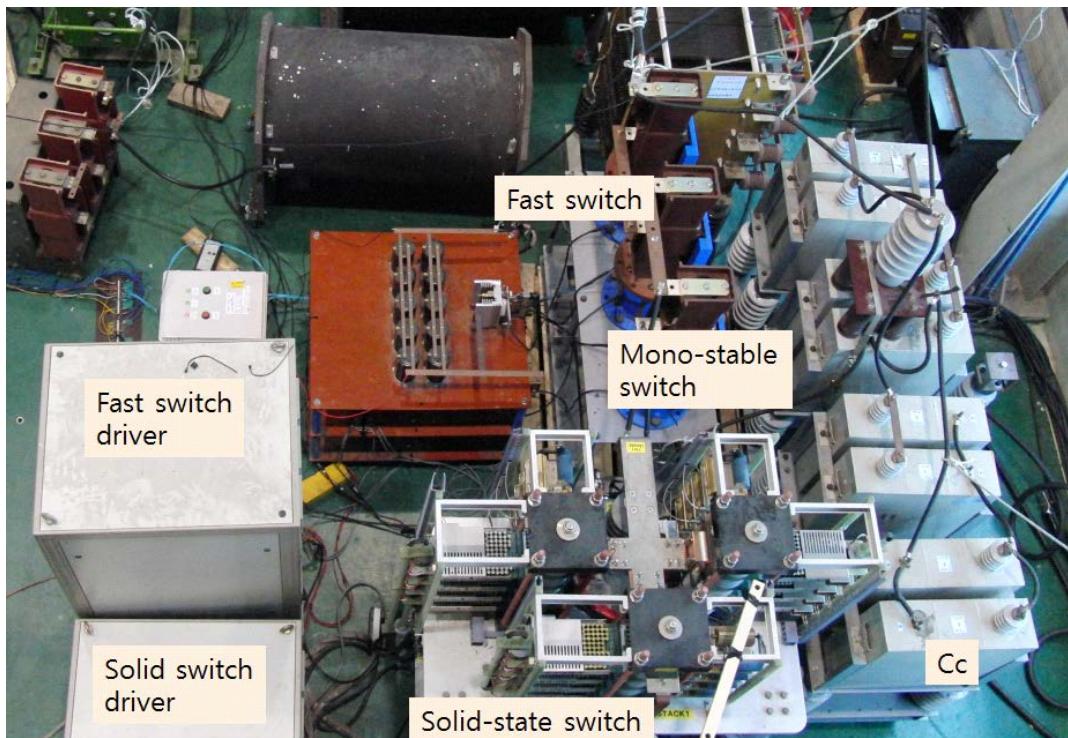


그림 3.6.23 성능 확인을 위한 배전급 DC 차단기 배치

배전급 DC 차단기의 성능 확인 결과는 표 3.6.1, 표 3.6.2 및 그림 3.6.24에서 보여준다. 표 3.6.1에서는 차단전류 4.6kA에서부터 8kA까지의 배전급 DC 차단기의 차단 성능 결과이며 차단 전류가 증가하면서 Spike voltage가 증가하는 것을 볼 수 있다. 차단전류 4.6kA부터 7.0kA까지의 결과들로 미루어 볼 때, 정격 전압 측정을 위해 Voltage divider를 전류용 커패시터(Cc) 전단에 설치하여 Spike voltage가 측정되지 않은 8kA 시험에서는 그 값이 전력반도체 스위치의 정격 전압인 18kV를 초과하지 않는 약 7kV 임을 예상할 수 있다. 본 연구에서 개발된 배전급 DC 차단기는 전력반도체를 4직렬로 사용하므로 각 전력반도체의 전압 분배가 잘 이루어진다면 1개의 전력반도체 당 약 1.75kV의 Spike voltage가 인가되는 것이며 정격 전압 4.5kV의 전력반도체를 사용하였을 때 Spike voltage는 문제되지 않는 것으로 판단된다. 그러나 차단 전류의 크기가 8kA 이상 증가하게 되면 Spike voltage도 증가하게 되어 전력반도체 스위치의 정격 전압보다 커져 전력반도체 스위치가 차단 과정 중 파손될 우려가 있으므로 차단 전류 증가 시 이 부분을 충분히 고려할 필요가 있다.

그림 3.6.24는 본 연구에서 개발된 배전급 DC 차단기의 최종 성능 결과를 보여주고 있다. 이 결과에서 배전급 DC 차단기의 성능은 정격 전압 52kV, 차단 전류 8kA, 차단 시간 <2ms이며 고장 전류 차단 과정 중 TIV는 최대 62kV까지 상승하였음을 확인할 수 있다(그림 3.6.24 (a)). 여기서 Relay signal은 DC 차단기 동작을 위한 신호를, Fast switch coil current은 DC 차단기의 구성품인 고속스위치(Fast switch)의 동작을 위한 코일전류(Coil current)를, Fault current는 계통에서 사고가 발생하였을 경우를 모의

한 고장전류를, TIV는 DC 차단기가 고장전류를 차단한 후 발생하는 과도전압을 의미한다. 고장 전류 8kA 차단 시 고속 스위치 및 전력반도체 스위치의 각 스택에 흐르는 전류는 그림 3.6.24(b)에서 볼 수 있으며 이 결과에서 각 고속 스위치 및 전력반도체 스위치의 고장 전류 차단 과정을 확인할 수 있다. 이 결과를 이용하여 전체 차단전류 및 전력반도체 각 Stack에 흐르는 전류를 정리하면 표 3.6.2와 같다. 차단 전류는 표 3.6.1에서와 같이 4.6kA부터 8.0kA이며 각 차단전류에서의 각 Stack별 전류를 확인할 수 있다. 본 시험에서는 전체 차단전류, Stack #1 전류, Stack #2 전류가 측정되었고 Stack #3 전류는 계산을 통해 도출하였다.

표 3.6.2에서 알 수 있듯이 각 Stack별 전류의 크기는 각각 차이가 나며 이상적인 상황(Stack 전류 = 33.3%)에 비해 최대 5.1%(순번 2의 Stack #3 전류)의 전류 차이가 났다. 또한 차단전류 8kA의 경우 이상적인 상황에 비해 최대 3.3%(순번 5의 Stack #1 전류)의 차이가 발생하였다. 이는 4직렬 3병렬로 전력반도체 스위치를 구성하고 있는 IGCT 각각의 물리적 차이(내부 저항 등)로 인해 발생한 것으로 생각되며 향후 전력반도체 스위치를 사용하는 DC 차단기 구성 시 이 부분에 대해 충분한 고려가 필요할 것으로 판단된다.

표 3.6.1 배전급 DC 차단기 성능 평가 결과

순번	정격전압(kV)	차단전류(kA)	차단시간(ms)	Spike voltage(kV)
1	-	4.6	2	4.2
2	-	5.2	2	4.8
3	-	6.1	2	5.3
4	-	7.0	2	6.2
5	52	8.0	2	-

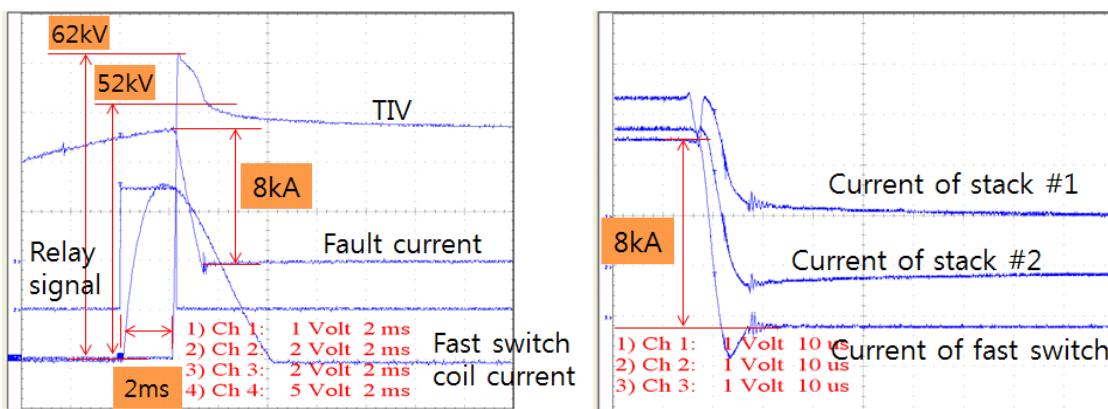


그림 3.6.24 배전급 DC 차단기의 성능 확인 결과(8kA 차단)

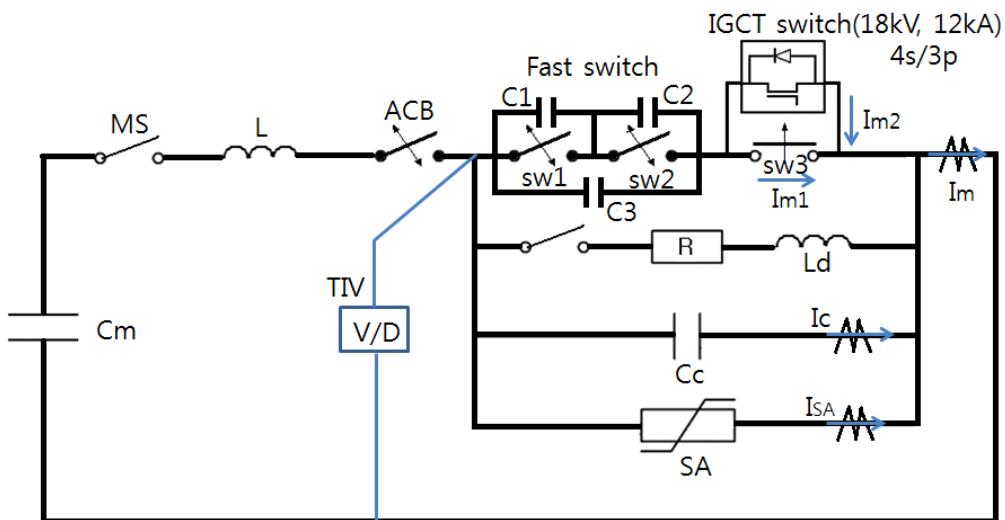
표 3.6.2 배전급 DC 차단기 성능 평가 결과(8kA 차단)

순번	차단전류 (전체, 측정) (kA, %)	전류 (Stack #1, 측정) (kA, %)	전류 (Stack #2, 측정) (kA, %)	전류 (Stack #3, 계산) (kA, %)
1	4.6 (100)	1.4 (30.4)	1.5 (32.6)	1.7 (37.0)
2	5.2 (100)	1.6 (30.8)	1.6 (30.8)	2.0 (38.4)
3	6.1 (100)	1.8 (29.5)	2.0 (32.8)	2.3 (37.7)
4	7.0 (100)	2.1 (30.0)	2.4 (34.3)	2.5 (35.7)
5	8.0 (100)	2.4 (30.0)	2.7 (33.8)	2.9 (36.2)

(2) 80kV급 DC 차단기의 차단특성

(가) 전력반도체 스위치 차단방식

본 연구에서 개발된 80kV급 전력반도체 스위치 차단방식 DC 차단기의 특성을 확인하기 위해 간이합성시험설비를 이용하여 그림 3.6.25와 같이 회로를 구성하였다. 회로는 간이합성시험설비의 전류원 커패시터, 투입스위치, 전류원 리액터, 보조차단기 및 DC 차단기로 구성된다. DC 차단기의 고장 전류 차단 과정을 확인하기 위해 DC 차단기 후단과 DC 차단기 내 각 회로에서 전류를, DC 차단기 전단에서 전압을 측정하였다.



Cm: 36mF Cc: 8.25μF (11μF, 40kV 3p/4s)
L: 8mH SA : 44kV (3p)

그림 3.6.25 80kV급 전력반도체 스위치 차단방식 DC 차단기 및 성능 검증 회로

80kV급 전력반도체 스위치 차단방식 DC 차단기(그림 3.6.26)는 38kV 진공 인터럽터(Vacuum Interrupter)로 구현된 고속스위치(그림 3.6.27)를 비롯하여 전력반도체 스위치(그림 3.6.28), 전류(轉流)용 커패시터 및 피뢰기(그림 3.6.29) 등으로 구성되어 있으며 내부에 방전용 스위치를 포함한 자체 방전 회로를 가지고 있다. 그림 3.6.25에서 보듯이 고속스위치(Fast Switch)는 2개의 Bi-stable switch와 1개의 mono-stable switch로 구성되어 있으며 mono-stable switch는 전력반도체 스위치 및 보호장치와 병렬로 연결되어 있다. mono-stable switch가 전력반도체 스위치와 병렬로 사용되는 이유는 이 스위치는 단순히 주통전로에 흐르고 있는 고장 전류를 개극을 통해 전력반도체 스위치로 전류(轉流)시켜 주는 역할만 하기 때문이다. 따라서 구조가 더 복잡한 Bi-stable switch를 사용하지 않고 간단한 구조의 mono-stable switch를 사용한다. 나머지 2개의 Bi-stable switch는 주통전로에서 고장 전류를 차단한 후 인가되는 전압에 대한 내압을 확보하기 위해 사용되며 아크 발생 후 절연내력 회복이 빠른 진공 인터럽터를 사용하여 차단 성능을 높였다. 고장 전류 차단 과정에서 인가되는 전압 분배 및 차단 가혹도 감소를 위해 2.6nF 커패시터를 병렬로 추가한 Bi-stable switch 각각에 2.4nF 40kV 커패시터 3직렬을 병렬로 연결하였다. 전력반도체 스위치는 4.5kV 4kA 정격의 IGCT를 4직렬, 3병렬로 구성하여 전체 18kV 12kA에 해당하는 정격을 가지도록 하였다. 전류(轉流)용 커패시터는 사용되는 리액터의 용량을 고려하여 8.25uF로, 정격 전압은 160kV로 결정하였고 피뢰기는 정격 전압 44kV 3병렬을 사용하였다.

성능 검증을 위해 전류원 커패시터의 용량을 36000uF(충전 6kV)로 하고 주파수 및 di/dt 등을 고려하여 8mH의 리액터를 사용하였다. 이 커패시터와 리액터에 의해 인가되는 전류의 주파수는 약 10Hz이다.

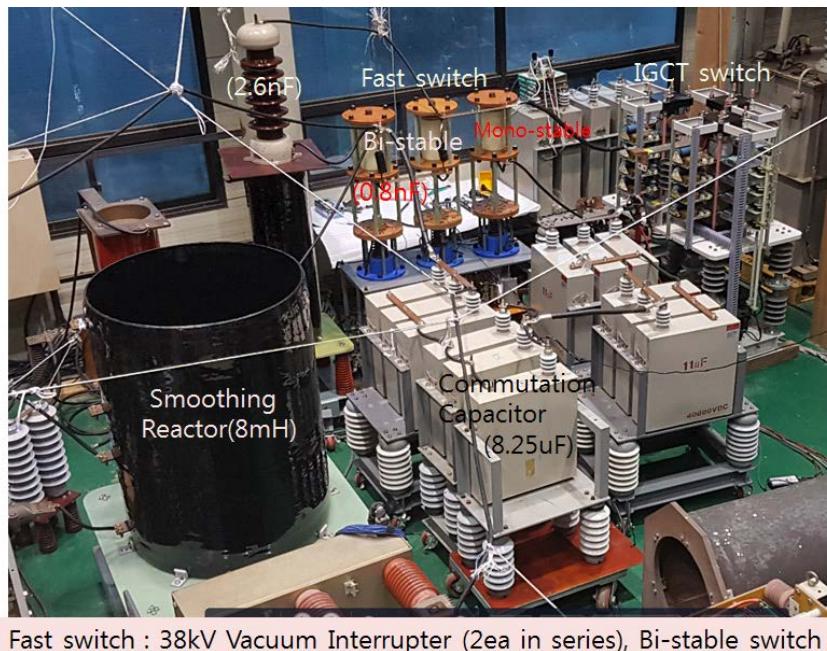


그림 3.6.26 80kV급 전력반도체 스위치 차단방식 DC 차단기 전체 배치도

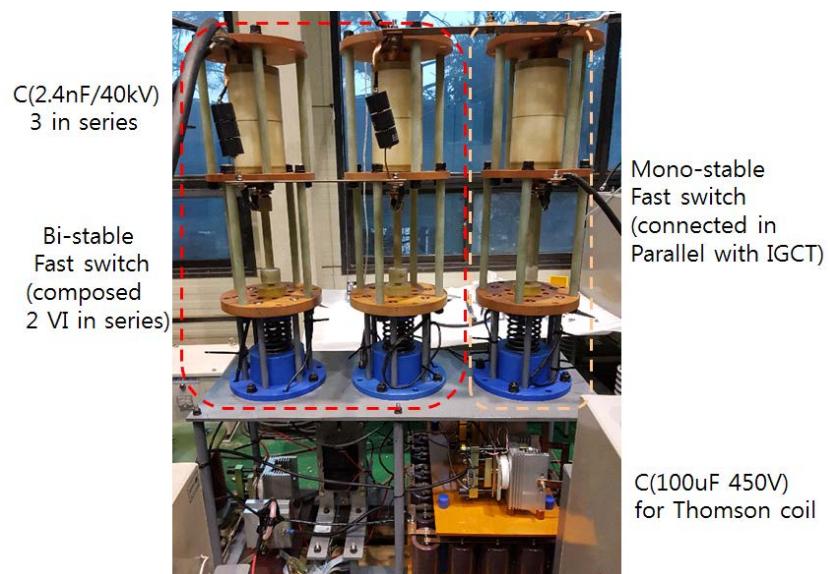


그림 3.6.27 고속스위치(Fast Switch)

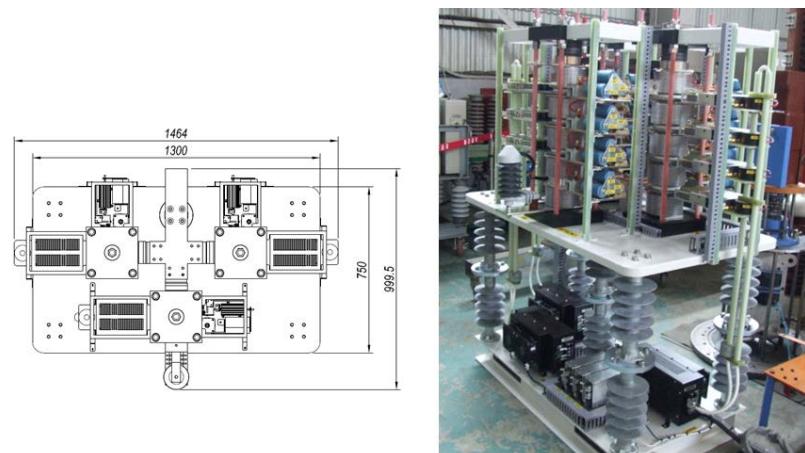


그림 3.6.28 전력반도체 스위치

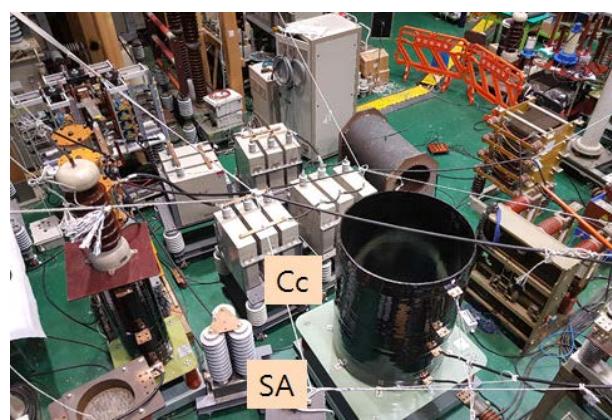


그림 3.6.29 전류(轉流)용 커패시터 뱅크(Cc) 및 피뢰기(SA)

위의 시험 조건으로 시험한 결과를 표 3.6.3, 그림 3.6.30 및 그림 3.6.31에 나타내었다. 표 3.6.3과 그림 3.6.30에서 알 수 있듯이 차단되는 고장 전류가 작을 때는 낮은 Spike voltage만 측정되었고 전류(轉流)용 커패시터에 고장 전류가 흐른다고 할지라도 그 충전 전압이 피뢰기가 동작할 정도로 크지 않기 때문에 피뢰기에 의한 고장 전류 차단은 관찰되지 않았다. 그러나 고장 전류가 점점 증가하면서 Spike voltage 및 전류(轉流)용 커패시터의 충전 전압도 증가하는 것을 확인할 수 있다. 또한 그림 3.6.31에서는 80kV급 전력반도체 스위치 차단방식 DC 차단기의 고장 전류 차단 과정을 나타내고 있는데 그림 3.6.31(a)에서 고장 전류가 mono-stable switch로부터 전력반도체 스위치로 전류(轉流)되는 것을, 그림 3.6.31(b)에서는 전력반도체 스위치로 전류(轉流)된 고장 전류가 전류(轉流)용 커패시터, 피뢰기 순으로 전류(轉流)되는 것을 확인할 수 있다. 또한 고장 전류가 전류(轉流)용 커패시터로 흐를 때 커패시터가 충전되면서 약 112kV까지 전압이 상승되다가 피뢰기가 동작하면서 고장 전류가 최종적으로 차단되는 것도 확인할 수 있다. 본 시험으로부터 검증된 80kV급 전력반도체 스위치 차단방식 DC 차단기의 차단 전류는 약 8kA이며 mono-stable switch에서 전류(轉流)되는 시점부터의 차단 시간은 2ms임을 확인할 수 있다. 또한 이 때 인가되는 전압이 9.3kV로 설계된 전력반도체 스위치의 정격 전압보다 낮아 안전성을 확보할 수 있었다.

표 3.6.3 80kV급 전력반도체 스위치 차단방식 DC 차단기 성능 평가 결과

순번	정격전압(kV)	차단전류(kA)	차단시간(ms)	Spike voltage(kV)
1	-	0.9	2	1.3
2	-	3.8	2	5.6
3	91	7.0	2	7.6
4	91	8.0	2	9.3

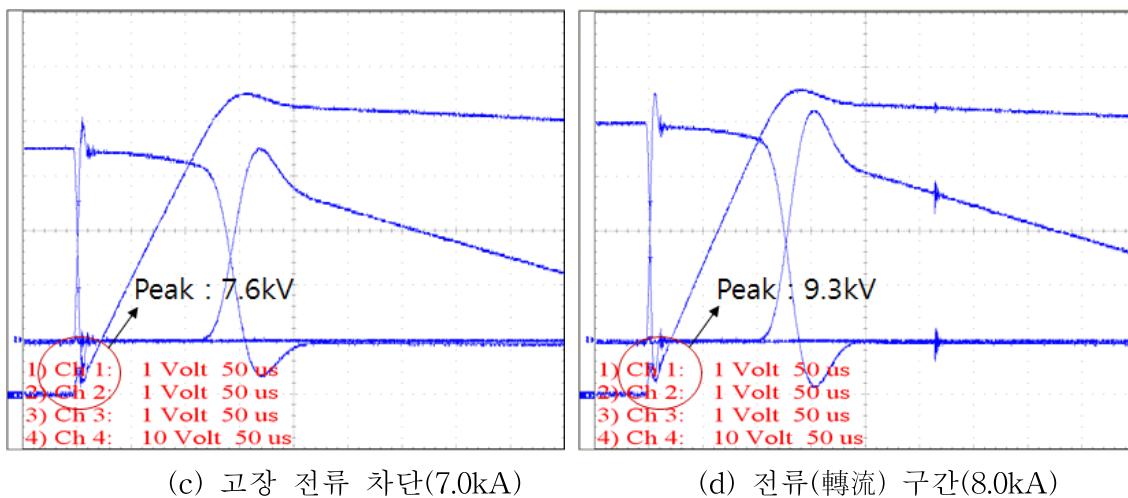
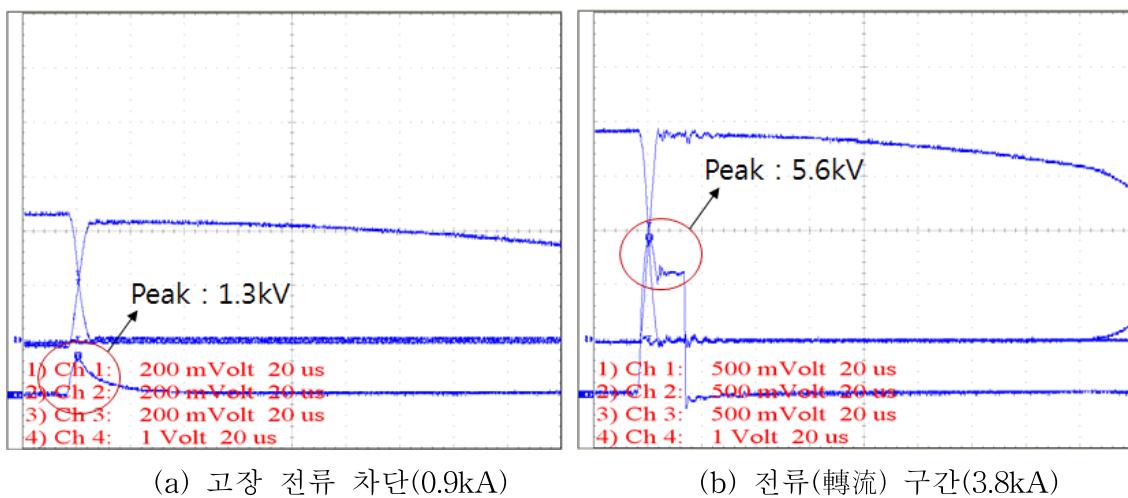


그림 3.6.30 80kV급 전력반도체 스위치 차단방식 DC 차단기 성능 검증 결과(Spike voltage)

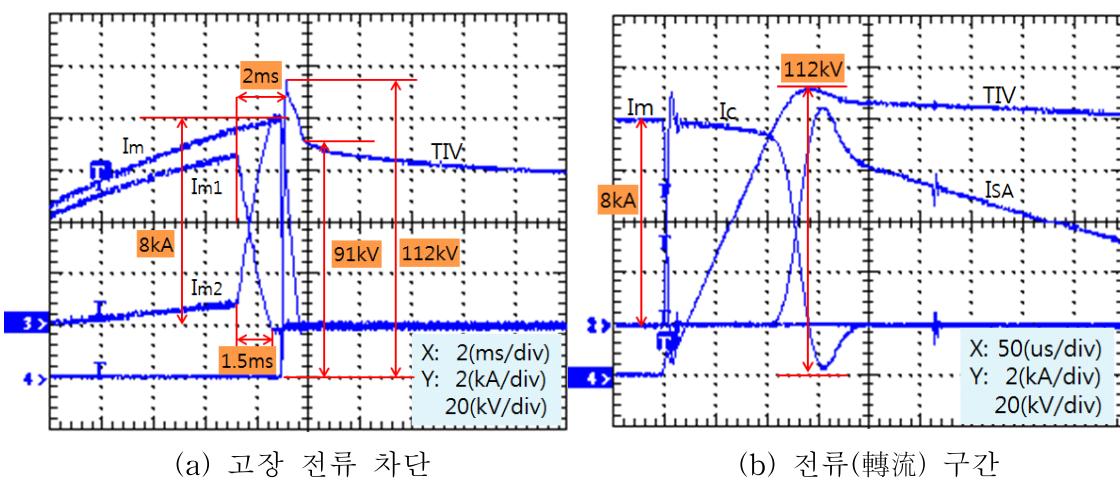


그림 3.6.31 80kV급 전력반도체 스위치 차단방식 DC 차단기 성능 검증 결과

(나) 역전류 주입방식

본 연구에서 개발된 역전류 주입방식 DC 차단기의 성능 평가를 위해 그림 3.6.32과 같은 역전류 주입방식의 회로를 구성하였다. 역전류 주입방식 회로는 전류원 커패시터로부터 흐르는 고장 전류와 역전류원 커패시터로부터 발생시킨 역전류를 이용하여 전류 영점을 만들어 주며 역전류원 커패시터 또는 리액턴스를 조절하면서 고장 전류의 di/dt 를 간단하게 변경시킬 수 있는 장점이 있다.

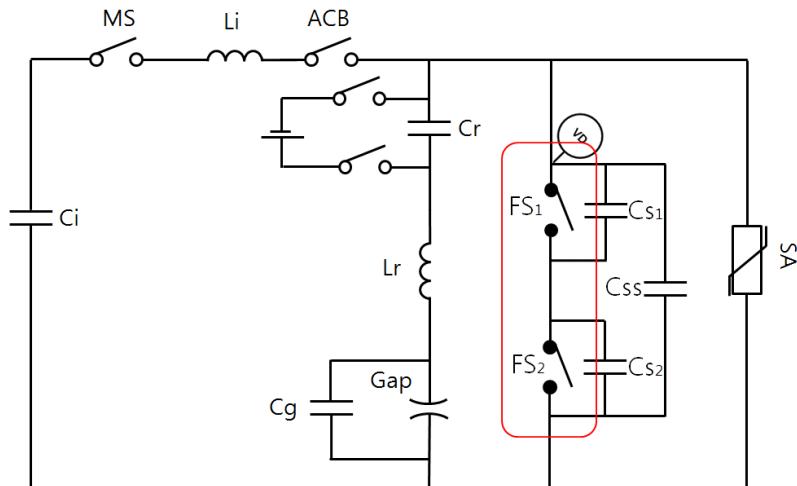


그림 3.6.32 역전류 주입방식 DC 차단기 성능 검증 회로

이 회로의 동작 원리는 역전류원 커패시터인 C_r 을 미리 충전한 후 고장 전류가 DC 차단기를 통해 흐를 때 고장 전류와 반대방향의 역전류를 흘려주기 위해 Gap을 동작 시켜 DC 차단기에서 전류 영점을 만들어 내는 것이다. 이 때 Gap은 역전류원 커패시터 C_r 이 시험 전 방전되는 것을 방지하고 적절한 시점에서 역전류를 투입해 주기 위한 장치로서 스위치 기능이 있는 전력반도체를 사용하여도 된다. 그러나 이 경우 시험 정격이 커질수록 내압도 커져야 하기 때문에 전력반도체를 그만큼 많이 사용해야 된다는 점을 고려해야 한다. 사용된 Gap은 그림 3.6.33과 같이 주어진다.



Rated voltage	DC 150kV
Operating Voltage	DC 10 to 150kV
Discharge Current	Peak 10kA Time constant 300 μ s
Discharge Life	10,000 times
Stroke	0 to 30mm
내부매질	진공

그림 3.6.33 역전류 주입방식 DC 차단기 성능 검증에 사용된 Gap 및 사양

그림 3.6.34는 그림 3.6.32에 따라 구성한 역전류 주입방식 DC 차단기 성능 검증

회로를 보여준다. 고속스위치의 대용량화 및 고압화를 위해 38kV 진공인터럽터를 장착하여 고속스위치에서 고장 전류가 차단되는 시점인 1.7ms에서 스트로크가 5mm 이상이 되도록 하였으며 시험을 위해 사용된 회로 정수는 다음과 같다.

- 전류원 : $C_i = 36000\mu F$, $L_i = 8mH$, $V_{ci} = 6kV$
- 역전류원 : $C_r = 5.5\mu F$, $L_r = 35\mu H$, $V_{cr} = 32kV$
- Gap : $C_g = 1024pF$
- 고속스위치 전압분배용 : $C_{s1} = 633pF$, $C_{s2} = 633pF$, $C_{ss} = 2.6nF$
- SA : 44kV (3P)

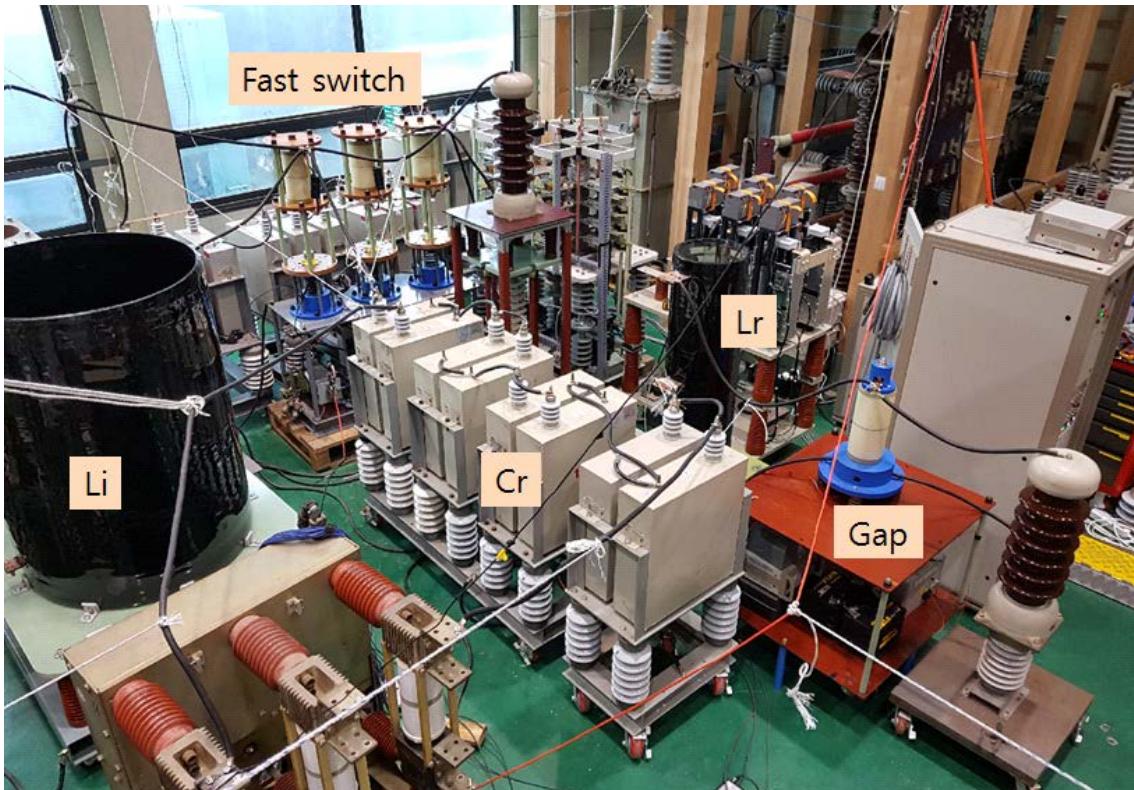


그림 3.6.34 역전류 주입방식 DC 차단기 및 시험 회로 구성

역전류 주입방식 회로를 이용한 DC 차단기 성능 평가는 그림 3.6.35와 같은 절차를 따라 수행하며 시험 회로 내 모든 장치의 동작은 DC 차단기의 후단에서 검출된 전류를 이용하여 간이합성시험장의 측정제어실 내 시퀀스 타이머 및 펄스생성기생성기에 의해 이루어진다. 먼저 전류원 회로에서 고장 전류를 발생시켜 DC 차단기로 흐르도록 하면 DC 차단기의 후단에 설치된 센서에서 전류를 검출한다. 일정 수준 이상의 전류는 펄스생성기에서 감지하고 감지된 전류에 의해 동작 신호를 발생시키는 펄스생성기는 DC 차단기가 동작하도록 톰슨코일에 전류를 인가하는 지령을 내린다. 이 지령에 따라 DC 차단기가 개방되며 일정시간 후 펄스생성기로부터 신호를 받은 투입스위치가 동작하여 사전에 미리 충전되어 있던 역전류원 커패시터 C_r 로부터 DC 차단기

쪽으로 역전류가 흐르도록 한다. 전류원 회로로부터 발생하는 고장전류와 역전류원 커페시터 C_r 로부터 인가되는 역전류에 의해 DC 차단기에서는 급격한 기울기로 전류 영점이 만들어지며 전류가 차단되게 된다. 이 때 고속스위치에서 차단된 전류는 역전류원 커페시터 C_r 로 전류가 흐르게 되고 커페시터의 전압이 일정 수준 이상으로 상승하게 되면 커페시터와 병렬로 연결되어 있는 피뢰기 SA에 의해 에너지가 소산되면서 차단이 완료된다.

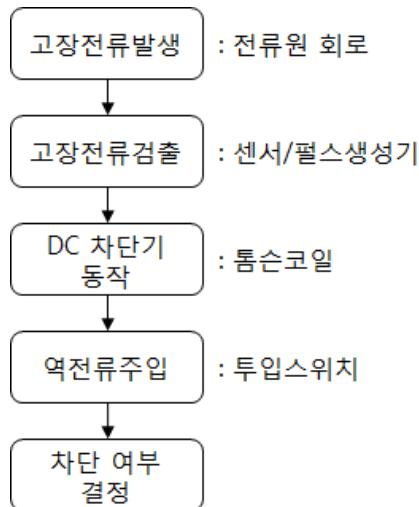


그림 3.6.35 역전류 주입방식 회로를 이용한 DC 차단기 성능 평가 절차

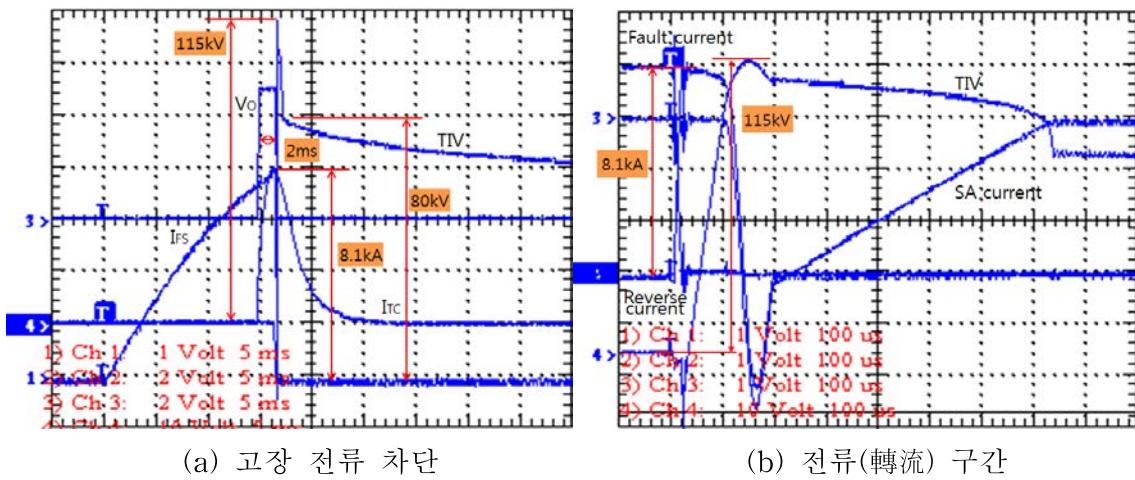
역전류 주입방식 DC 차단기 성능 평가 시험은 0.9kA부터 시작하여 8.1kA까지 차단 전류를 단계적으로 증가시키면서 수행하였고 이를 표로 정리하면 다음과 같다. 이 결과에서 차단전류가 증가하면서 전압이 상승하는 것을 볼 수 있으며 최종적으로 본 연구의 최종목표인 80kV 8kA 2ms를 달성하였음을 확인할 수 있다.

표 3.6.4 역전류 주입방식 DC 차단기 성능 평가 결과

순번	정격전압(kV)	차단전류(kA)	차단시간(ms)
1	37	0.9	2
2	60	1.9	2
3	60	3.9	2
4	60	6.8	2
5	60	8.0	2
6	80	8.1	2

최종목표 달성을 위한 시험파형은 그림 3.6.36에서 보여지며 8.1kA의 고장전

류를 2ms에 차단 후 역전류원 커��시터의 충전으로 인한 전압이 상승하여 DC 차단기 내 에너지 흡수장치인 피뢰기 SA의 동작 시는 최대 115kV까지 상승함을 확인할 수 있다. 여기서 I_{FS} 는 고장 전류를, I_{TC} 는 톰슨 코일 전류를, 그리고 V_o 는 DC 차단기 전단 전압을 나타낸다.



제 7 절 DC계통에서의 차단현상 분석

본 장에서는 시뮬레이션(Matlab Simulink 이용)을 통해 VSC기반 HVDC계통내 DC케이블에서 Line to Line 결함 발생시 차단 현상을 분석해 보았다. 먼저 two-terminal HVDC계통에서의 차단현상을 분석한 후 Multi-terminal HVDC계통에서의 차단현상을 분석하였다.

그림 3.7.1은 two-terminal HVDC 계통 전체 회로도를 보여준다. 시뮬레이션의 간략화를 위해 두 개의 terminal(Converter 1 & 2)은 DC Source, Resistor, Capacitor를 이용하여 표 3.7.1과 같이 구성하였다. Converter 1과 2의 DC 전압은 각각 640kV와 638kV로 정하여 전력이 Converter 1에서 2 방향으로 흐르게 하였다. 또한 Terminal 1과 2(Converter 1과 2)를 제외한 전체 계통에서 이용한 각 요소들의 세부 사양을 아래 표 3.7.2에 나타내었다.

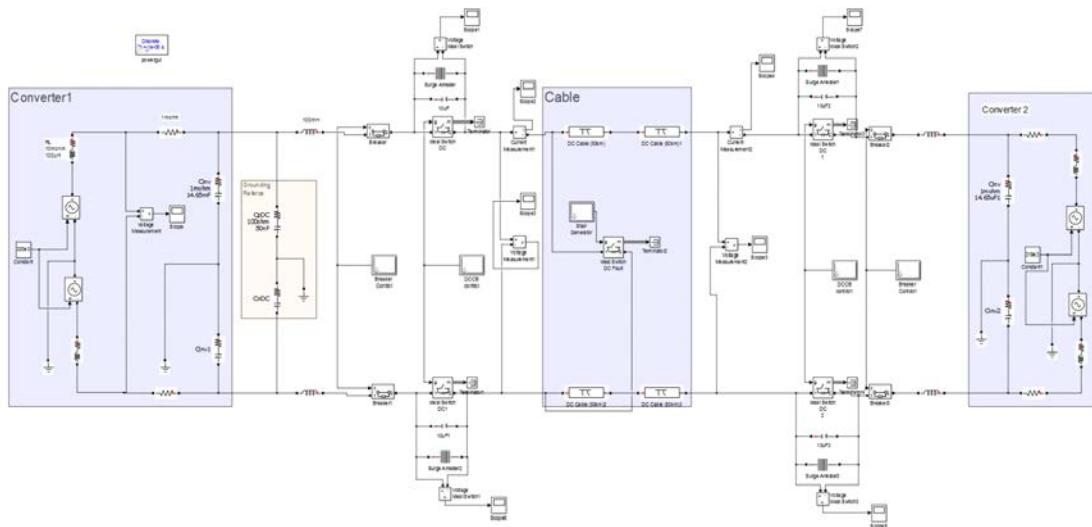
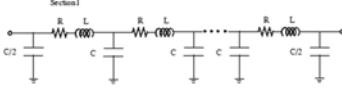
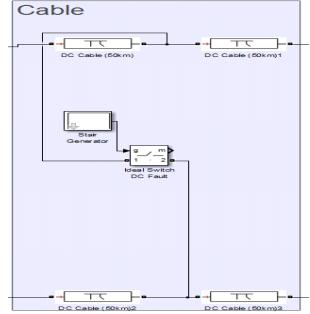
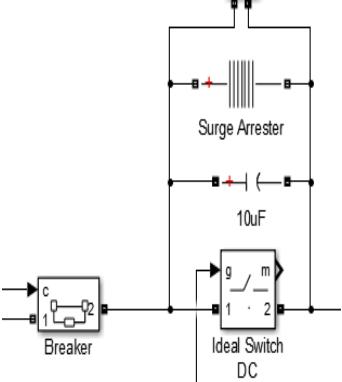


그림 3.7.1 Two-Terminal HVDC 계통도

표 3.7.1 각 Terminal(Converter)의 사양

구분	Converter 1	Converter 2	비고
DC Source (kV)	$320*2=640$ kV	$319*2=638$ kV	
DC Source와 Series 연결 RC	$RC_R=10$ mΩ $RC_C=100$ μH	$RC_R=10$ mΩ $RC_C=100$ μH	
Series 연결 R	$R=1$ mΩ	$R=1$ mΩ	
Aggregate Sub-Module R & C	$A_SM_R=1$ mΩ $A_SM_C=14.65mF$	$A_SM_R=1$ mΩ $A_SM_C=14.65mF$	

표 3.7.2 계통내 각 요소들의 세부 사양

구분	사양	비고
DC 케이블	Frequency used for rlc: 50Hz Resistance: 0.009Ω/km Inductance: 0.0014H/km Capacitance: 0.23μF/km Length: 50 km Number of pi section: 1 * line to line fault를 DC 케이블의 앞, 중간, 뒤에 모의하기 위해 50km 케이블 2개를 이용	 <Pi section model> 
Fault 모의용 ideal Switch	Internal resistance: 1 Ω Snubber resistance: 1e6 Ω Snubber capacitance: inf	
DC 차단기	* Breaker와 Ideal Switch의 직렬연결을 통해 차단기 구현. Ideal Switch는 capacitor와 surge arrest와 병렬연결 구조 * Breaker <ul style="list-style-type: none"> - Breaker resistance: 0.001 Ω - Snubber resistance: 1e6 Ω - Snubber capacitance: inf * Ideal Switch <ul style="list-style-type: none"> - Internal resistance: 0.001 Ω - Snubber resistance: 1e6 Ω - Snubber capacitance: inf * Capacitor: 10μF * Surge Arrester <ul style="list-style-type: none"> - Protection voltage: 480kV - Number of columns: 1 - Reference current/column: 2kA - k = [0.955 1.0 0.9915] - alpha = [50 25 16.5] 	

시뮬레이션은 0~10s동안으로 설정하였으며 Line to Line Fault의 위치는 DC 케이블의 앞단(Converter 1방향), 중간(DC 케이블 50km 지점), 끝단(Converter 2 방향)과 서로 다른 3 부분의 위치에서 분석하였다. 또한, 차단기의 동작시점은 고장 정류가

2kA가 되는 시점에 작동하도록 정하였다.

그림 3.7.2는 Line to Line Fault 위치를 DC 케이블 앞단(Converter 1방향)에 설정하였을 때 Converter 1과 2 방향의 positive line 전압 및 전류 파형을 보여준다. 이때 Converter 1과 2방향에서의 고장 전류가 2kA가 되는 시점은 fault 발생(7s) 후 약 0.00284s 및 0.002553s 이었다. 따라서, Converter 1과 2 방향 위치의 차단기 동작시점을 각기 7.000284s, 7.002553s로 설정하였다. 그림 3.7.2 (a)와 (b)에서 알 수 있듯이 Converter 2방향은 DC 케이블의 영향으로 인해 오실레이션이 생기며 이로인해 전압이 0으로 되는 시점이 느려짐을 알 수 있다. 또한 전류 차단 시점은 Converter 1 방향은 차단기 동작시점(7.000284s)으로부터 약 4ms이내가 되며 Converter 2 방향은 차단기 동작시점(7.002553s)으로부터 약 7ms이내가 됨을 알 수 있다.

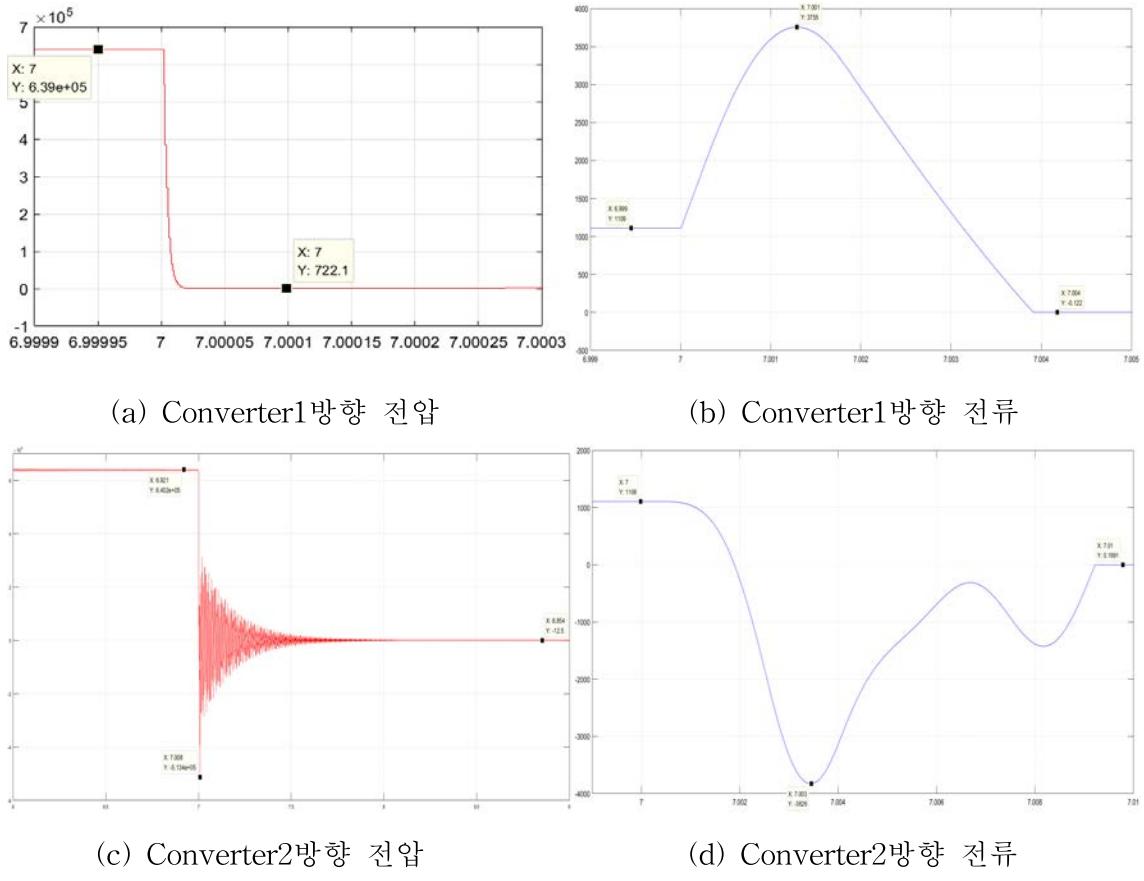


그림 3.7.2 positive line 신호: fault위치(DC 케이블 앞단(Converter 1방향)

그림 3.7.3은 Line to Line Fault 위치를 DC 케이블 뒷단(Converter 2방향)에 설정하였을 때 Converter 1과 2 방향의 전압 및 전류 파형을 보여준다. 이때 Converter 1과 2방향에서의 고장 전류가 2kA가 되는 시점은 fault 발생(7s) 후 약 0.001788s 및 0.000985s 이었다. 따라서, Converter 1과 2 방향 위치의 차단기 동작시점을 각기 7.001788s 및 7.000985s로 설정하였다. Fault 위치를 상기 DC 케이블의 앞단

(Converter 1방향)과는 반대로 뒷단(Converter 2방향)으로 설치하였기 때문에 Converter 1 방향에 DC 케이블 영향으로 인한 오실레이션이 발생하였으며 이로인해 전압이 0이 되는 시점이 Converter 2 방향 전압에 비해 느려짐을 알 수 있고 이를 그림 3.7.3 (a)에 나타내었다. 전류 차단 시점은 Converter 1 방향은 차단기 동작시점 (7.001788s)으로부터 약 8ms이내가 되며 Converter 2 방향은 차단기 동작시점 (7.000985s)으로부터 약 3.5ms이내가 됨을 알 수 있다.

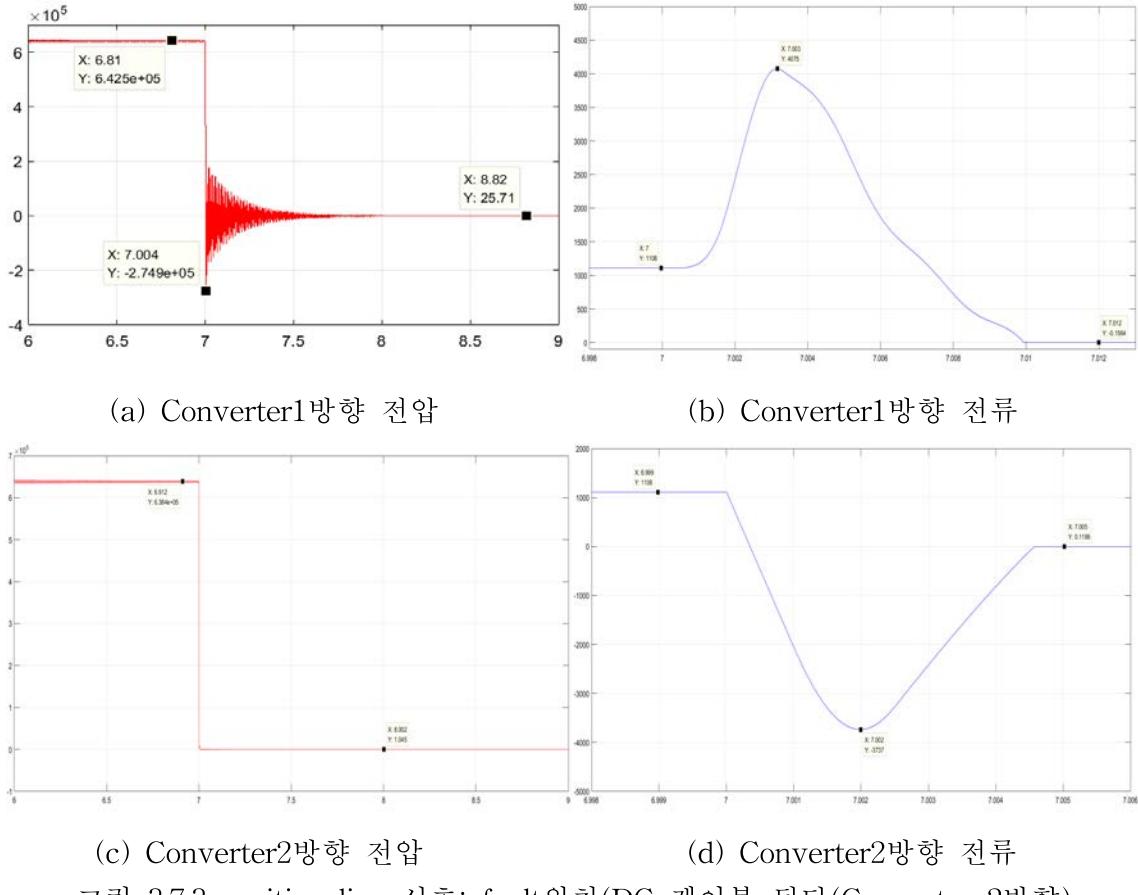


그림 3.7.3 positive line 신호: fault위치(DC 케이블 뒷단(Converter 2방향)

그림 3.7.4는 Line to Line Fault 위치를 DC 케이블 중간(50km지점)에 설정하였을 때 Converter 1과 2 방향의 positive line 전압 및 전류 파형을 보여준다. 이때 Converter 1과 2방향에서의 고장 전류가 2kA가 되는 시점은 fault 발생(7s) 후 약 0.000940s 및 0.001601s 이었다. 따라서, Converter 1과 2 방향 위치의 차단기 동작시점을 각기 7.000940s 및 7.001601s로 설정하였다. Fault의 위치가 케이블 중간이기 때문에 Converter 1과 2의 전압 신호에 DC 케이블의 영향으로 인한 오실레이션이 생기며 이로인해 전압이 0으로 되는 시점이 느려짐을 알 수 있다. 또한 전류 차단 시점은 Converter 1 방향은 차단기 동작시점(7.000940s)으로부터 약 5ms이내가 되며 Converter 2 방향은 차단기 동작시점(7.001601s)으로부터 약 4.5ms이내가 됨을 알 수

있다.

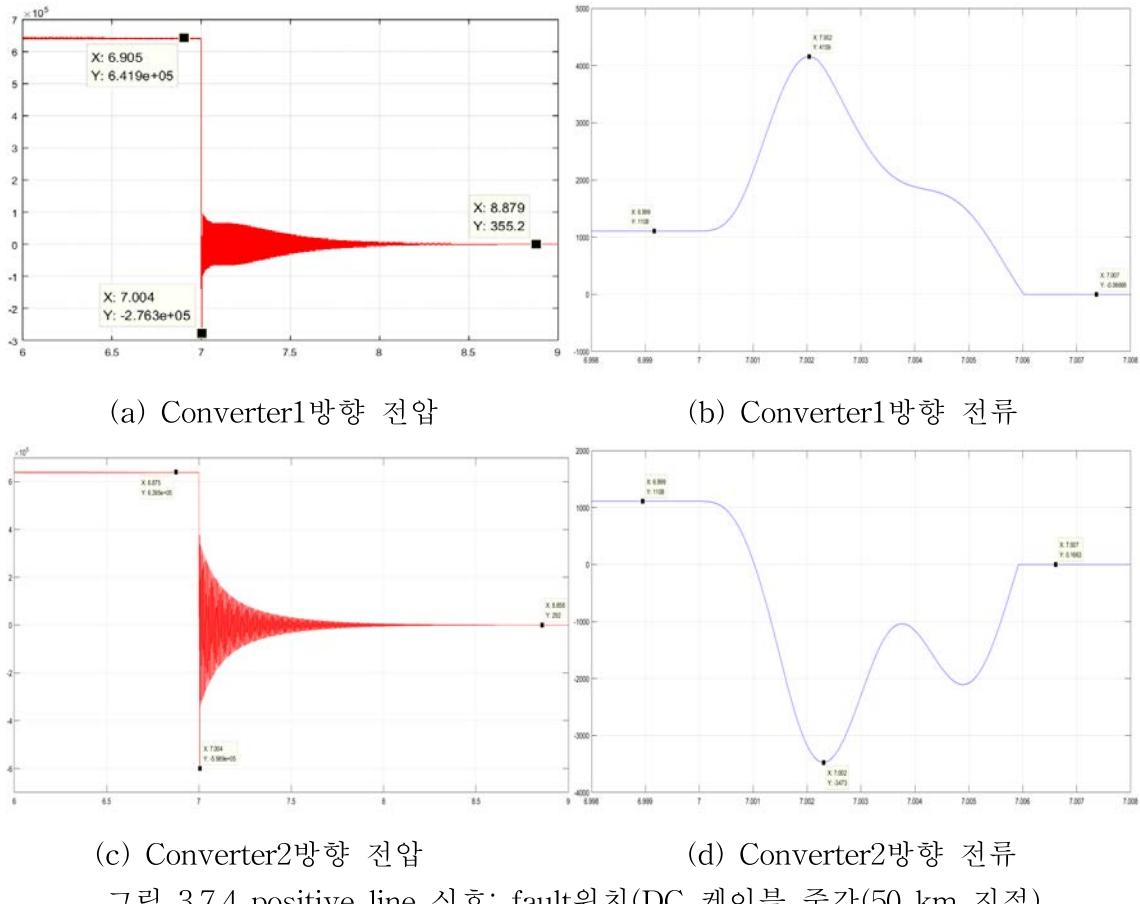


그림 3.7.4 positive line 신호: fault위치(DC 케이블 중간(50 km 지점)

상기는 two-terminal HVDC 계통에서의 차단현상을 분석하였고, 아래부터는 multi-terminal HVDC 계통에서의 차단현상을 분석하였다. 그림 3.7.5는 multi-terminal HVDC 계통 전체 회로도를 보여준다. 상기 시뮬레이션과 마찬가지로 간략화를 위해 각 terminal은 DC Source, Resistor, Capacitor를 이용하여 표 3.7.3과 같이 구성하였으며 각 terminal간의 DC 케이블 길이를 달리하였다. 또한 Terminal를 제외한 전체 계통에서 이용한 각 요소들의 세부 사양을 아래 표 3.7.4에 나타내었다. Line to Line Fault 위치는 240km DC 케이블의 뒷단(Terminal 2방향)으로 설정하였으며 DCCB는 fault가 발생한 케이블의 앞단(편의상 B-1방향), 뒷단(B-2방향)에 설치하였다.

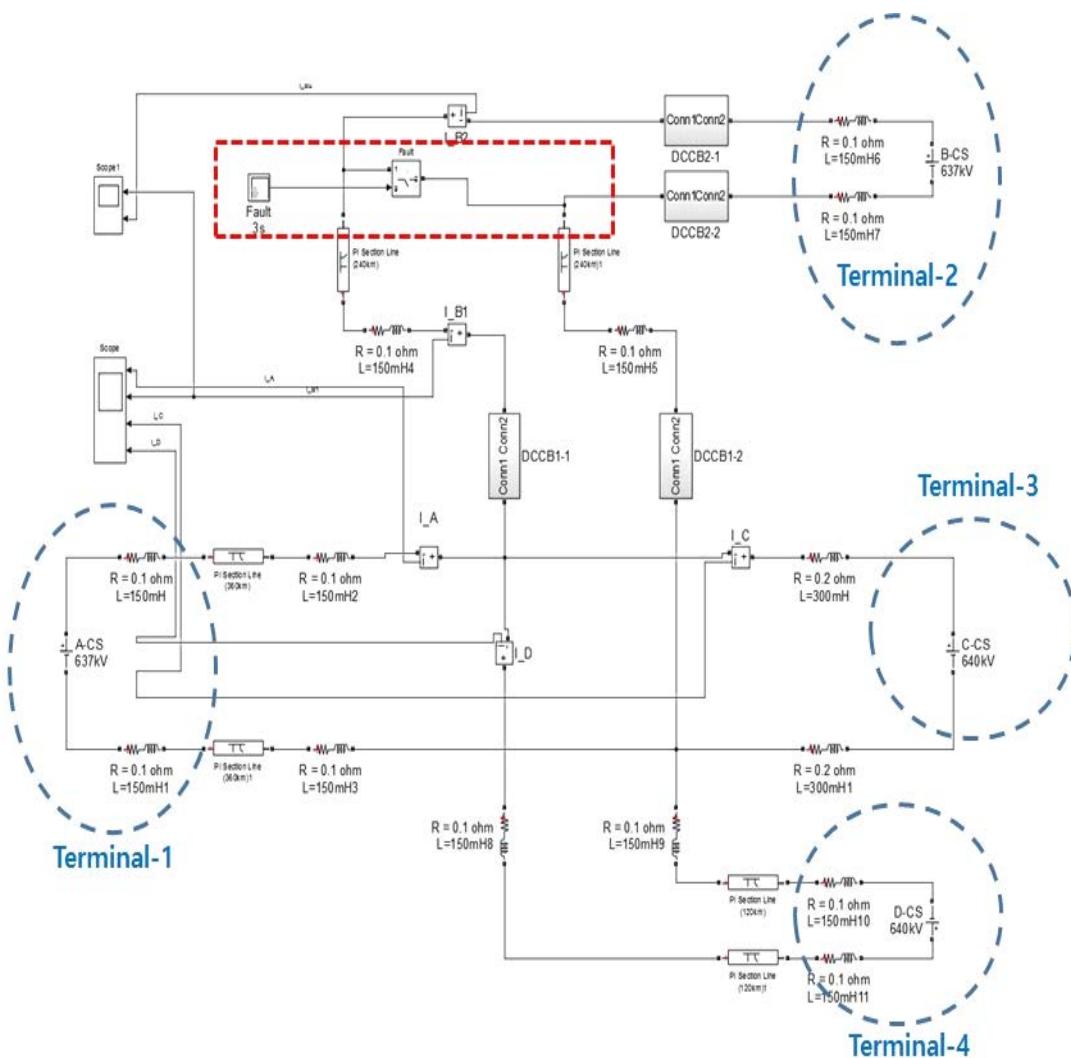


그림 3.7.5 multi-Terminal HVDC 계통도

표 3.7.3 Multi-terminal 계통내 각 Terminal의 사양

DC Source (kV)	<ul style="list-style-type: none"> * Terminal-1 : 637kV * Terminal-2 : 637kV * Terminal-3 : 640kV * Terminal-4 : 640kV
DC Source와 Series 연결 RL	<ul style="list-style-type: none"> * Terminal-1: $R=0.1\Omega$, $L=150\text{mH}$ * Terminal-2: $R=0.1\Omega$, $L=150\text{mH}$ * Terminal-3: $R=0.2\Omega$, $L=300\text{mH}$ * Terminal-4: $R=0.1\Omega$, $L=150\text{mH}$

표 3.7.4 Multi-terminal 계통내 각 요소들의 세부 사양

케이블	* Terminal-1방향 케이블 - length:360km - number of Π section: 6 * Terminal-2방향 케이블 - length:240km - number of Π section: 4 * Terminal-4방향 케이블 - length:120km - number of Π section: 2	Π 모델 이용 Frequency used for rlc: 60Hz Resistance: $0.009\Omega/\text{km}$ Inductance: $0.0014\text{H}/\text{km}$ Capacitance: $0.23\mu\text{F}/\text{km}$
Fault 모의용 ideal switch	Internal resistance: $1\text{ m}\Omega$ No snubber (continuos mode를 이용함)	
DC 차단기	snubber 회로를 없앤 것을 제외하면 표 3.7.2의 DC차단기의 구조 및 사양이 동일함	

그림 3.7.6는 Line to Line Fault가 발생하였을 때 B-1방향(240km 케이블 앞단)과 B-2방향(240km 케이블 뒷단)의 전류 파형을 보여준다. Fault 발생 시점은 0.5s로 설정하였으며 차단기 동작시점은 전류값이 3kA되는 시점에서 2ms이후로 설정하였다. Fault 발생시 B-1방향(240km 케이블 앞단) 전류가 3kA되는 시점은 0.5054s, B-2방향(240km 케이블 뒷단) 전류가 3kA되는 시점은 0.5018s였음. 따라서 차단기 동작 시점은 B-1방향(240km 케이블 앞단)은 0.5074s, B-2방향(240km 케이블 뒷단)은 0.5038s로 설정하였다. 전류 파형을 보면 전류 차단 시점은 B-1방향은 차단기 동작시점(0.5074s)으로부터 약 20ms이내가 되며 B-2방향은 차단기 동작시점(0.5038s)으로부터 약 7ms이내가 됨을 알 수 있다. B-1방향의 전류 차단 시간이 긴 것은 240km DC 케이블의 영향 때문이다.

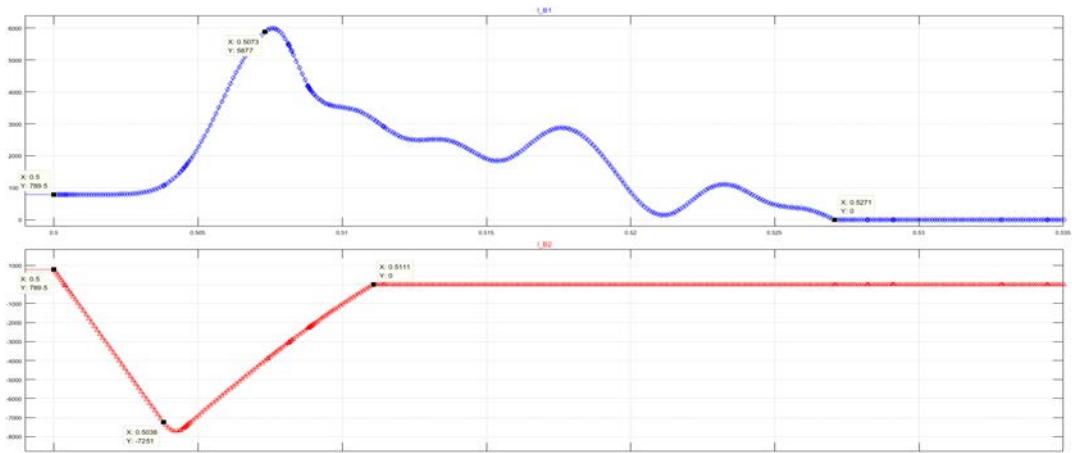


그림 3.7.6 positive line 전류 신호(파랑:B-1방향, 빨강:B-2방향)

제 8 절 결 론

Multi-terminal DC 직류송전이 앞으로의 전력 에너지 수급에 중요한 역할을 감당하게 될 것이라는 데에는 이견이 없어 보인다. 그리고 이를 구현하는데 가장 큰 장애로 여겨졌던 것 중 하나가 DC 차단기 기술이었고 따라서 DC 차단관련 기술에 대하여 현재 많은 연구가 세계적으로 진행되어 오고 있으며 다양한 제안들이 제시되고 있다.

본 연구는 세계적 기술 표준이 형성되기 전에 주요한 차단방안에 대한 기술적 입지 구축과 장차 형성될 새로운 증전기 기술 분야의 세계시장에서의 경쟁력 강화를 위해 선도적 대처방안으로 수행되었다.

그리고 주요 추진내용으로는 송, 배전급 DC 차단기법의 topology 확보 및 이에 대한 80kV급 까지의 차단성능 검증 및 이를 바탕으로 한 정격전압의 확장에 대한 기술적 검토를 포함하고 있다.

먼저 첫 번째로 DC 차단기법의 topology에 대해서는 hybrid DC 차단방식과 역전류 차단방식에 대하여 각각 기존 방식들에 대하여 장점을 가지는 DC차단기 구성을 제안하고 특허 출원을 수행하였다.

두 번째는 제안된 각 topology로 구성된 DC 차단기에 대하여 정격전압 80kV, 정격 차단전류 8kA 그리고 차단시간 2ms 이하의 기준으로 실제 구현하고 이에 대한 차단성능을 검증하였다.

마지막으로 80kV DC차단기 구성과 성능검증 실험을 바탕으로 초고압화를 위해 검토되어야 할 필요 기술 부분들을 제시하고 적용 차단 topology의 장단점을 살펴봄으로 앞으로 추진되어야 할 DC차단기의 초고압화에 길잡이로서의 도움이 될 수 있을 것으로 기대한다.

제 4 장 목표달성도 및 관련분야에의 기여도

당해 단계에서는 송전급 DC 차단기 개발에 있어 필수 기술인 대용량 고압화 기술을 개발하여 기개발된 배전급 DC 차단기에 적용하였고 합성시험 기술도 개발하여 평가시험까지 완료하여 그 성능을 검증하였다. 본 연구 수행 후 표 4.1.1에서 보는 바와 같이 당해 총 2차년도에 걸쳐 계획된 당해 단계 연구 목표치를 달성하여 80kV 2kA/8kA(정격전류/ 정격차단전류) 송전급 DC 차단기에 대한 설계 기술과 성능 평가 기술을 보유하게 되었다.

본 연구를 통해 개발된 이러한 기술들은 점차 시장이 확대될 것으로 예상되는 HVDC 송배전 기술분야에서 기존 HVDC 선로에 대한 효율성과 신뢰성을 제고할 수 있었고 HVDC 시장에 대한 기술 경쟁력을 확보할 수 있게 되었다. 또한 국내에서 전무했던 HVDC용 DC 차단기 기술을 개발함으로써 국내 HVDC 도입을 앞당기고 해외 시장 선점을 위한 토대를 마련하였으며 초고압 DC 차단기 기술 개발을 위한 핵심 기술들을 확보하여 중전기 분야의 새로운 성장 엔진으로서 국가 경쟁력 향상을 기대할 수 있게 되었다.

표 4.1.1 연구개발 내용

개발대상	평가항목 (주요성능 Spec.)	단 위	세계최고 수준, 보유국/기업 (스웨덴/ABB 일본/Hitachi)	현재 과제팀 수준	목표치		목표달성 검증방법
			성능수준	성능 수준	1차 년도	2차 년도	
DC차단기 설계기술	차단시간	ms	<2	<2	5	<2	성능시험/ 측정
	차단전류	kA	8	8	4	8	성능시험/ 측정
	정격전압	kV	320	33	33	80	성능시험/ 측정
성능평가 기술	DC 차단기 시험방안	-	실증시험	실험실적 시험 <10kA, <33kV	실험실적 시험 <10kA, <33kV	실험실적 시험 <8kA <80kV	성능시험/ 평가여부

제 5 장 연구개발결과의 활용계획

당해 단계에서 개발된 기술은 송전급용 DC 차단기에 대한 토폴로지 선정/해석 기술, 송전급 DC 차단기용 전력반도체 스위치 설계 및 제어 기술, 기계식 고속 스위치 설계 기술, 대용량 고압화 기술, DC 차단기 차단성능 평가 및 시험방안 기술 등이며 이러한 기술은 향후 더 높은 정격의 DC 차단기 개발 시 매우 유용하게 활용될 것으로 생각된다. 또한 HVDC용 DC 차단기는 기 형성된 시장에 진입하는 기술이 아니라 머지않아 형성될 것으로 기대되는 미래 지향적 기술의 성격을 가지는 것이며, 따라서 HVDC용 DC 차단기의 기술에 대해서는 단기간 내에 이윤추구를 기대할 수 있는 성격의 것은 아니기 때문에 단기적 수요처 확보는 단연할 수 없지만 현재의 HVDC 적용 경향으로 보아 머지않은 시점에서 많은 중전업체들이 본 기술의 수요처가 될 것으로 예상하고 있다. 현재 HVDC network의 발전 경향으로 보아 거대한 시장으로 발전할 수 있는 무한한 가능성을 내포하고 있고 머지않은 장래에 중전기기업체들이 해당 기술의 필요성을 인식하게 될 것으로 예상하고 있으며 관련 기술 확보를 위한 기업들의 요구에 본 연구를 통해 확보된 기술들이 기술이전의 방법으로 활용될 것으로 보인다. AC 차단기에서와 마찬가지로 HVDC용 DC 차단기도 적용되는 선로의 조건에 따라 다양한 요구조건을 가지게 될 것이기 때문에 폭 넓은 정격의 DC 차단기 개발을 위한 후속과제로의 연계가 가능하며 이는 이 분야의 새로운 기술 개발과 발전의 추진력으로 작용하게 될 것이다.

제 6 장 참고문헌

- [1]C. M. Franck, "HVDC circuit breakers: a review identifying future research needs," IEEE Trans. Power Deliver, vol. 26, pp. 998–1007, Apr. 2011.
- [2]M. K. Bucher and C. M. Franck, "Contribution of fault current sources in multi-terminal HVDC cable networks," IEEE Trans. Power Deliver, vol. 28, pp. 1796–1803, Jul. 2013.
- [3]J. Häfner and B. Jacobson, "Proactive hybrid HVDC breakers - a key innovation for reliable HVDC grids," in Proc. CIGRE The electric power system of the future: integrating supergrids and microgrids international symposium in Bologna, Italy, Sep. 2011, p. B4-264.
- [4]W. Li, Y. W. Jeong, H. S. Yoon, and C. S. Koh, "Analysis of parameters influence on the characteristics of Thomson coil type actuator of arc eliminator using adaptive segmentation equivalent circuit method," Journal of Electrical Engineering & Technology, vol. 5, pp. 282–289, 2010.
- [5]Y. Li, K. Xia, W. Liu, and D. Li, "Design and simulation analysis of electromagnetic repulsion mechanism," in Proc. 2010 IEEE International Conference on Industrial Technology (ICIT 2010), pp. 914–918.
- [6]P. Dordizadeh B., P. Gharghabi, and K. Niayesh, "Dynamic analysis of a fast-acting circuit breaker (Thompson) drive mechanism," Journal of the Korean Physical Society, vol. 59, pp. 3547–3554, Dec. 2011.
- [7]A. Bissal, J. Magnusson, and G. Engdahl, "Comparison of two ultra-fast actuator concepts," IEEE Trans. Magnetics, vol. 48, pp. 3315–3318, Nov. 2012.
- [8]Y. W. Jeong, H. W. Lee, and S. W. Lee, "High-speed AC circuit breaker and high-speed OCR," in Proc. 22nd International Conference and Exhibition on Electric Distribution(CIRED2013), pp. 1–4.
- [9]J. M. Meyer and A. Rufer, "A DC hybrid circuit breaker with ultra-fast contact opening and integrated gate-commutated thyristors (IGCTs)," IEEE Trans. Power Delivery, vol. 21, pp. 646–651, Apr. 2006.
- [10]J. Magnusson, O. Hammar, and G. Engdahl "Modelling and experimental assessment of thomson coil actuator system for ultra fast mechanical switches for commutation of load currents," in Proc. 2010 Actuator 10, 12th International Conference on New Actuators & 6th International Exhibition on Smart Actuators and Drive Systems, pp. 488–491.
- [11]Md Habibur Rahman, and Lie Xu, "System protection and coordination of DC-DC converters and DC circuit breakers," International High Voltage Direct Current Conference, Oct. 2015.

<대과제 및 세부과제의 경우>

주 의

1. 이 보고서는 국가과학기술연구회에서 시행한 주요사업의 연구보고서입니다.
2. 이 보고서 내용을 발표할 때에는 반드시 국가과학기술연구회에서 시행한 주요사업의 연구결과임을 밝혀야 합니다.
3. 국가과학기술 기밀유지에 필요한 내용은 대외적으로 발표 또는 공개하여서는 아니됩니다.