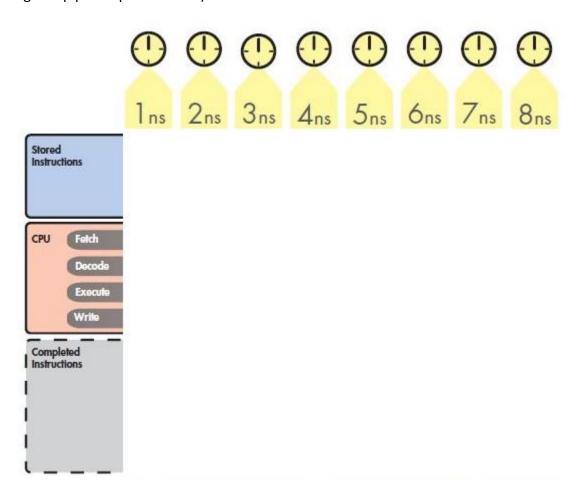
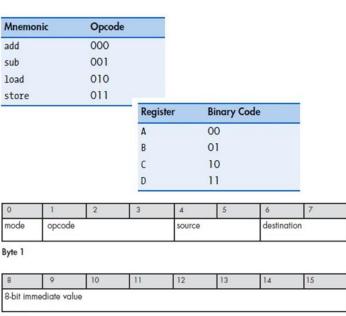
1. Compléter le schéma de ce pipeline (pour un ensemble de 4 instructions, chaque étage du pipeline prenant 1 ns) :



- Donner le completion rate théorique maximum de ce pipeline.
- Donner le completion rate réel moyen de ce pipeline après 20ns si le celui-ci n'était pas préalablement chargé.
- Donner le program execution time d'un programme comprenant 15 instructions.
- 2. Illustrer graphique le phénomène de décrochage du pipeline.

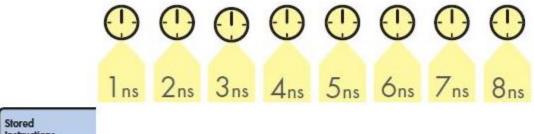
- Citer une des causes principales de ces décrochages.
- 3. Citer les 2 limites du pipeline. Expliquer brièvement.

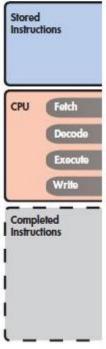
- 4. Comment les architectes systèmes ont-ils rendu plus rapide la lecture des données par l'ALU ?
- 5. Etre capable d'expliquer des instructions assembleurs simples(soyez précis, utilisez les termes corrects) (Ex : ADD A,D,C) :
- 6. Citer 4 catégories d'instructions.
- 7. Quel avantage l'utilisation d'adresse relative offre au programmeur ? Expliquer brièvement.
- 8. Soit le mapping et le format d'instructions suivant :



Byte 2

- Traduire en langage machine des instructions
- Traduire en langage assembleur des instructions numériques (Ex : 00110100110101)
- 9. Pourquoi était-il nécessaire d'encoder les programmes en format binaire dans les premiers ordinateurs ?
- 10. Qu'est-ce que le program counter ? L'instruction register ?
- 11. Expliquer la boucle Fetch-Decode-Execute.
- 12. Qu'est-ce que le PSW? A quel type d'instruction est-il principalement utile?
- 13. Donner un schéma d'architecture superscalaire.
- 14. Compléter le schéma de ce pipeline superscalaire (pour un ensemble de 8 instructions, chaque étage de pipeline prenant 1 ns, 2 ALUs en parallèle) :





- Donner le completion rate théorique maximum de cette architecture.
- Donner le completion rate réel moyen de ce pipeline après 20ns si le celui-ci n'était pas préalablement chargé.
- Donner le program execution time d'un programme comprenant 15 instructions.
- 15. Donner le schéma représentant le type d'opérations possibles sur les différents types de nombres.
- 16. Expliquer le problème lié aux dépendances des données dans l'architecture superscalaire. Donner un exemple d'instructions problématiques. Donner une solution.
- 17. Expliquer le problème lié à la structure du CPU dans l'architecture supersclaire. Donner une solution.
- 18. Expliquer le problème lié aux instructions de saut dans l'architecture superscalaire.

 Donner les solutions.

19.

- 20. Le concept d'ISA, proposé par IBM, a permis de résoudre un problème présent à l'époque des premiers ordinateurs.
 - Lequel?
 - En quoi l'ISA résout-il ce problème ?
- 21. Définitions:

- Microcode engine
- Mémoire cache
- 22. Citer les 2 principes du RISC. Quel était le but recherché ?
- 23. Classer ces mémoires en fonction de leur vitesse, de la plus rapide à la plus lente (cache L1, mémoire centrale, registres, disque dur, cache L3).
- 24. Expliquer le fonctionnement des mémoires caches (2 mémoires caches : L1 et L2) du point de vue du processeur si le code recherché se trouve dans le cache L2.
- 25. Compléter le schéma suivant décrivant le pipeline du Pentium original :

