

ARCHITECTURE DES SYSTEMES A MICROPROCESSEUR

Présentation du module

N.ABOUCHI

membre de UNIVERSITÉ DE LYON

LYON
CPE
ÉCOLE SUPÉRIEURE
DE CHIMIE PHYSIQUE ÉLECTRONIQUE
DE LYON

Objectifs du cours



Comprendre le fonctionnement interne et externe d'un microprocesseur et de son intégration dans un système électronique (ordinateur).

Comprendre comment mettre en œuvre et programmer une application électronique basée sur un microprocesseur (microcontrôleur).

- Identifier à partir de sa documentation les principales caractéristiques d'un microprocesseur.
- Concevoir un système simple contenant un microprocesseur, des mémoires et des circuits périphériques d'entrées sorties.
- Ecrire un programme en langage assembleur ou en langage C, l'implémenter et utiliser les outils de DEBUG pour vérifier son fonctionnement.

Organisation du module



Première partie : généralités

- 6X4 heures de cours TD (7, 10, 11, 25, 26 septembre et 8, 9 octobre).
- 1X4 heures de TP (10 octobre)
- 2 heures d'évaluations (10 octobre).

Deuxième partie : mise en œuvre du 8051

- 2X4 heures de cours, TD (22 et 23 octobre).
- 4X4 heures de TP (5, 6, 19 et 20 novembre).
- 8 heures de mini-projet (3 et 4 décembre).
- 2 heures d'évaluations (7 décembre).

Troisième partie : notions avancées sur les microprocesseur et sordinateurs

- Recherche bibliographique (travail personnel).
- 4 heures de présence aux exposés le **11/01/2019** (un exposé d'une demi heure par binôme).

Recherche bibliographique



Objectif du travail demandé :

L'objectif de travail est une initiation aux méthodes de la recherche en ingénierie, dans le périmètre de l'architecture des ordinateurs au sens le plus large.

Il s'agit d'un travail de recherche bibliographique qui donnera lieu à la rédaction d'un court rapport et à une soutenance devant un groupe d'étudiants et un professeur.

Le travail doit avoir un aspect d'actualité et innovant si possible (bien choisir les questions auxquelles vous voulez apporter des réponses).

Le travail doit être abordé au travers de travaux publiés, doit donner lieu à une synthèse rigoureuse scientifiquement et éthiquement (absence de plagiat, citation des références).

L'exposé ayant lieu **le vendredi 11 janvier 2018 après midi**, vous devrez déposer, via le e-campus, au plus tard **le mardi 8 janvier 2018 minuit**, votre rapport au format PDF (impérativement).

Choix du sujet (par binôme) : courant septembre

Rendus attendus :

Nous ne vous demandons qu'un seul document : ce dernier sera divisé en 2 parties.

Une première partie contiendra la partie présentation orale (le "powerpoint" de présentation). C'est cette partie que vous utiliserez pour votre présentation orale de 20 minutes, par binôme, suivie de 10 minutes de questions **(une quinzaine de diapositives)**.

La seconde partie plus détaillée, plus fournie, correspondra à la partie "rapport écrit" de cet exposé. Cette partie apportera des précisions, des détails, des illustrations supplémentaires par rapport à la partie 1 **(une dizaine de pages)**.

N'oubliez pas de citer vos sources documentaires et de faire apparaître dans votre rendu une bibliographie et une webographie.

Suggestion de plan :

- **Introduction** : rappelez le contexte et les objectifs de votre sujet de recherche bibliographique. Préciser quelles sont les questions auxquelles vous voulez répondre.
- **Démarche** : expliquez comment vous avez procédé pour mener votre travail de recherche, quels documents vous avez utilisés, comment vous avez définis les contours de votre sujet.
- **Présentation du travail réalisé** : présenter votre travail.
- **Conclusion** : rappelez les questions auxquelles vous vouliez répondre et les réponses apportées.

Evaluation



- **DS1 : 30 %** évaluation individuelle des connaissances générales relatives aux systèmes à microprocesseur.
- **DS2 : 40 %** évaluation individuelle des compétences relatives aux architectures à base du 8051.
- **Mini-projet : 15 %** évaluation par binôme des compétences relatives aux architectures à base du 8051.
- **Recherche bibliographique : 15 %** exposé plus rendu par binôme.

Intervenants :

Nacer ABOUCHI

François JOLY

Damien FAVRE

Evelyne STEFFEN

Serge NICOLLE

Contenu du cours (Partie 1)



Cours / TD 1 : Introduction générale (4h)

- Architecture et composants d'un système à microprocesseur (ordinateur).
- Organisation de la mémoire principale et des entrées sorties.
- Codage et traitement d'instructions.

Cours / TD 2 : Logique combinatoire (4h)

- Algèbre de Boole (opérateurs élémentaires, règles de base, simplifications)
- Numération (binaire, Hexa), codage (entiers positifs et signés),
- Logique et fonctions combinatoires combinatoire (décodeur, multiplexeur, UAL)

Cours / TD 3 : Logique Séquentielle (4h)

- Bascules
- Registres
- Compteurs

Contenu du cours

Cours / TD 4 : Architecture et structure interne d'un ordinateur (4h)

- Architecture et composants d'un système à microprocesseur (ordinateur)
- Organisation et adressage de la mémoire et des entrées sorties
- Codage et traitement d'instructions

Cours / TD 5 : Les mémoires à semi-conducteurs (4h)

- Classification, organisation, fabrication et fonctionnement des mémoires
- Association en série et en parallèle des boîtiers mémoires
- Mémoire cache, pagination et segmentation de la mémoire

Cours / TD 6 : Gestion des périphériques d'entrées sorties (4h)

- Principes de fonctionnement d'un périphérique d'entrées sorties
- Principaux modes d'échanges (programmé, interruption, DMA)
- Exemples : liaison série, liaison parallèle.

TP 1 : Logique combinatoire et séquentielle (4h)

Contenu du cours (partie 2)



Cours /TD1 : connaissance du 8051F020 et initiation à l'assembleur (4h)

- Architecture du 8051 – 8051F020
- Organisation de la mémoire
- Modes d'adressages
- Programmation et initiation à l'assembleur

Cours/TD2 : périphériques, sous programmes et interruptions, programmation en C (4h)

- Programmation C pour microcontrôleur 8051
- Gestion de la pile
- Ecriture de sous programmes
- Déplacement de données entre zones mémoires ,Analyse et manipulation de la pile et du pointeur de

Contenu du cours (partie 2)

TP1 & 2 : Prise en main, connaissance du 8051F020 et initiation à l'assembleur (8h)

- Architecture du 8051 – 8051F020
- Connaissance de l'environnement KEIL.
- Identification et manipulation des registres internes.
- Identification et manipulation des espaces mémoires internes et externes.
- Compréhension et manipulation des modes d'adressages.
- Manipulations d'un port d'entrées sorties.
- Initialisation de la pile.
- Ecriture de sous programmes.
- Déplacement de données entre zones mémoires.
- Analyse et manipulation de la pile et du pointeur de pile.
- Programmation de durée de temporisation logicielle.

Contenu des Travaux pratiques



TP3 et 4 : Mise en œuvre de périphérique et programmation en C (8h)

- Programmation C pour microcontrôleur 8051
- Analyse d'une documentation et méthodologie de mise œuvre des interruptions.
- Validation et test de mise œuvre sur un exemple simple.
- Application à système de contrôle commande.
- Débogage et vérification du fonctionnement.

Mini-projet : Conception et mise en œuvre d'une Application (8h)

- Analyse d'un cahier des charges.
- Proposition d'une solution.
- Mise en œuvre d'une maquette.
- Débogage et vérification du fonctionnement.

Avez-vous des questions ?

Généralités

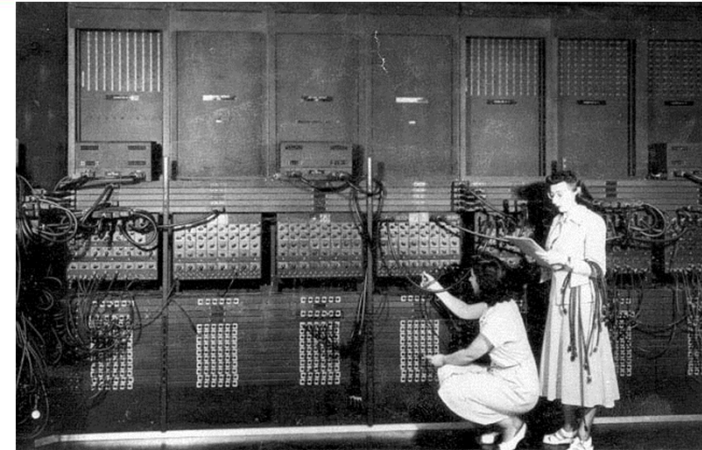
ENIAC : Le premier gros ordinateur (1944)

(Electronic Numerical Integrator and Computer)

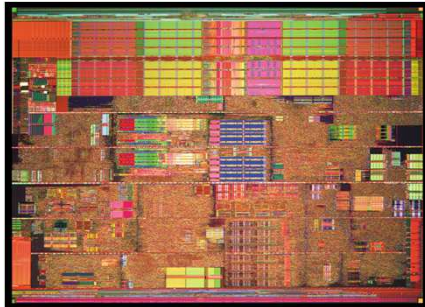
- 30 tonnes,
- 160 mètres carrés,
- 18000 tubes (équivalent du transistor)
- Programmation par fils
- Vitesse d'horloge de 100 KHz
- 5000 opérations arithmétiques / s
- 200 Kwatts,
- etc.



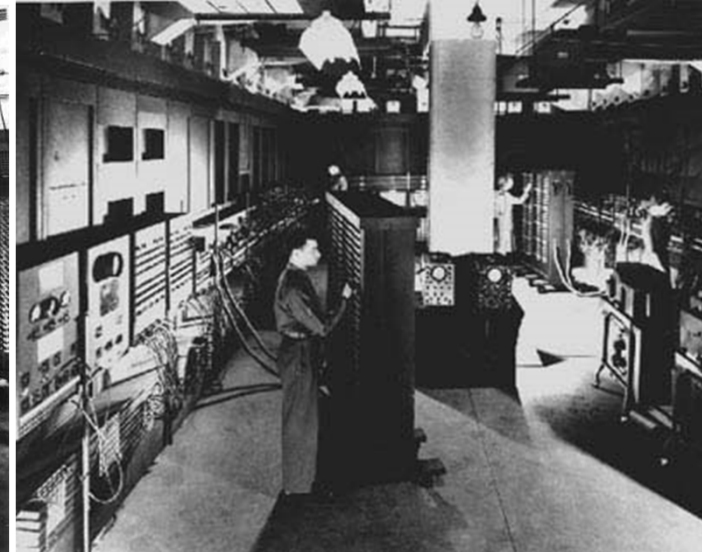
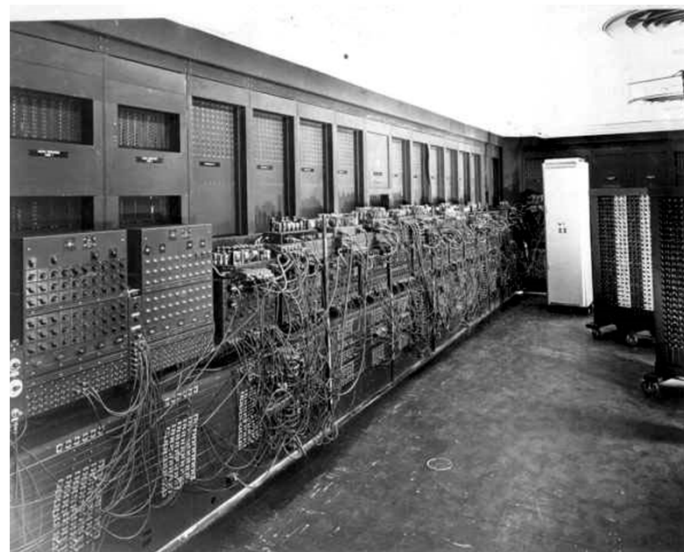
Avant



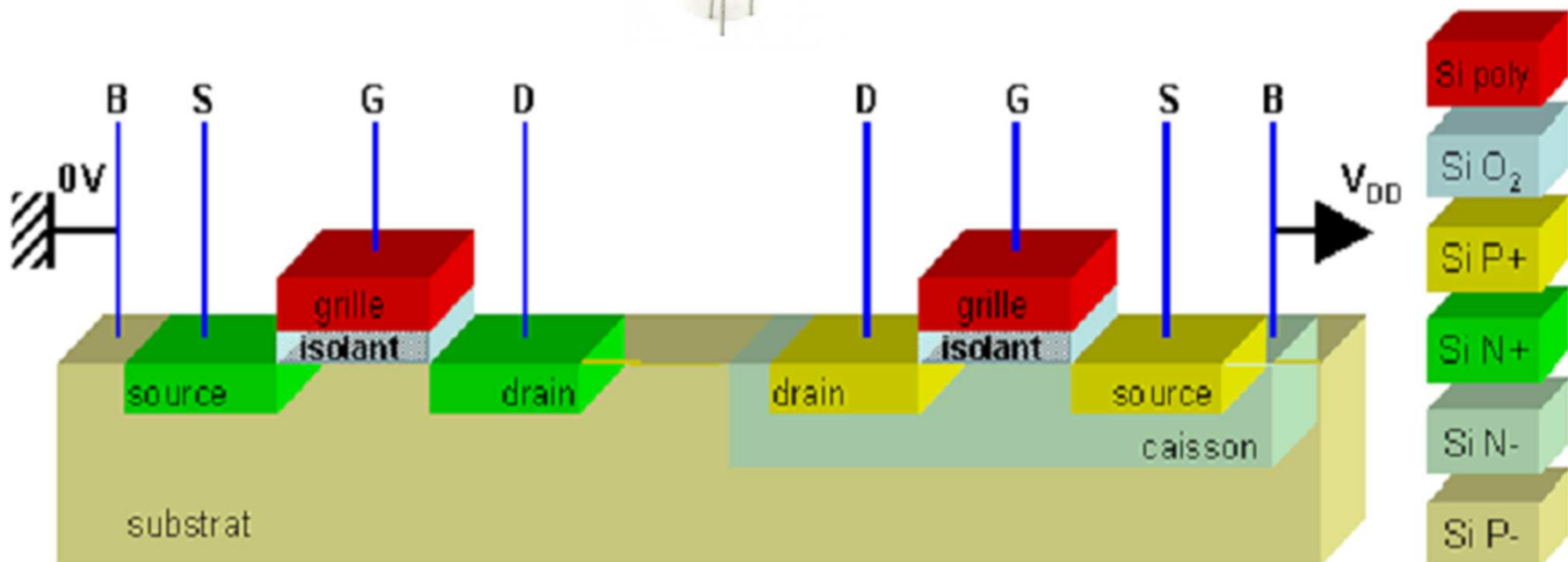
Grace aux transistors



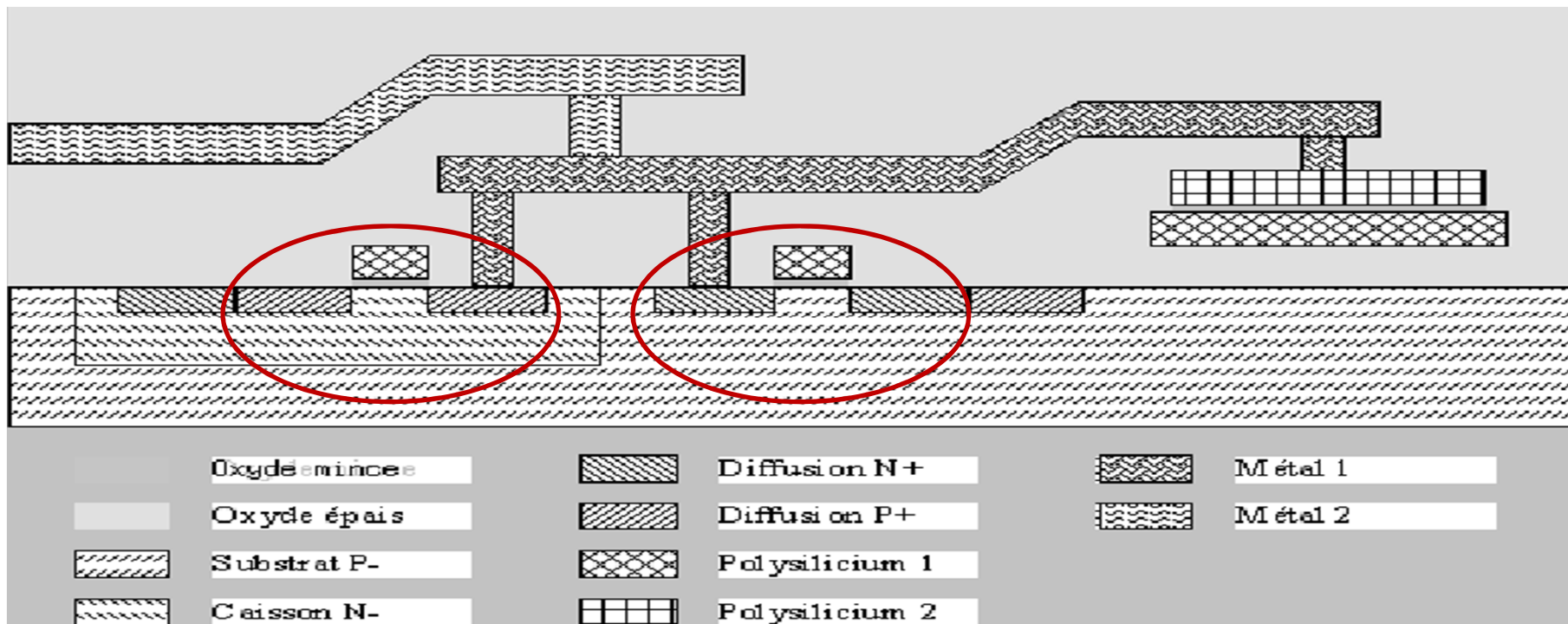
Maintenant



Notions de technologie : (Semi-conducteur et transistor MOS)



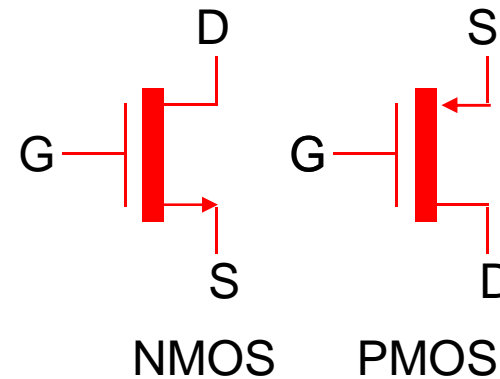
Notions de technologie : (Transistor MOS)



Types de MOS : MOS à déplétion

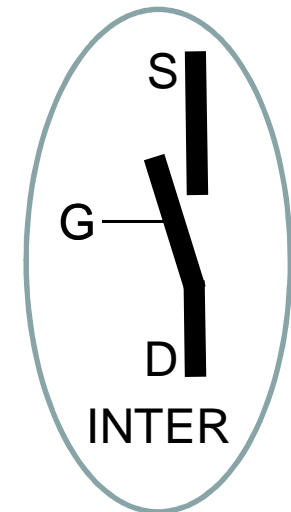
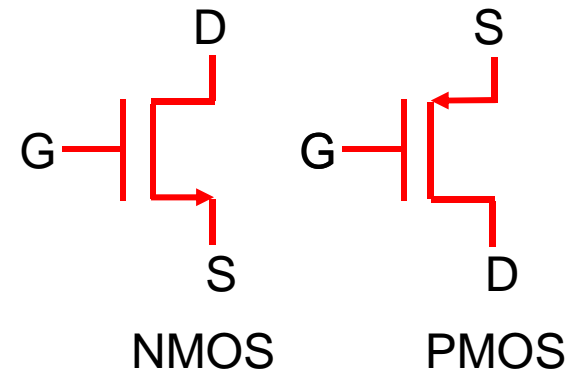
à déplétion

- ❑ Conduit pour une tension grille-source nulle
- ❑ NMOS : électrons porteurs du courant
- ❑ PMOS : trous porteurs du courant

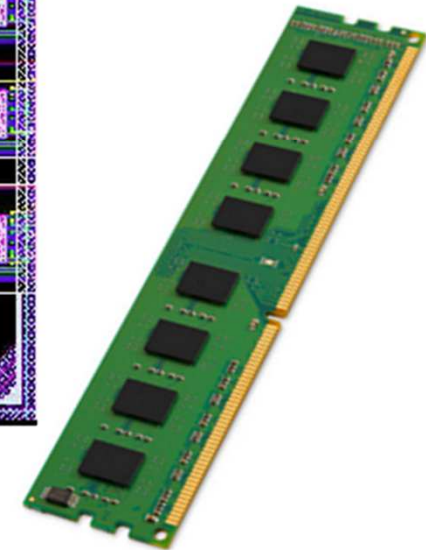
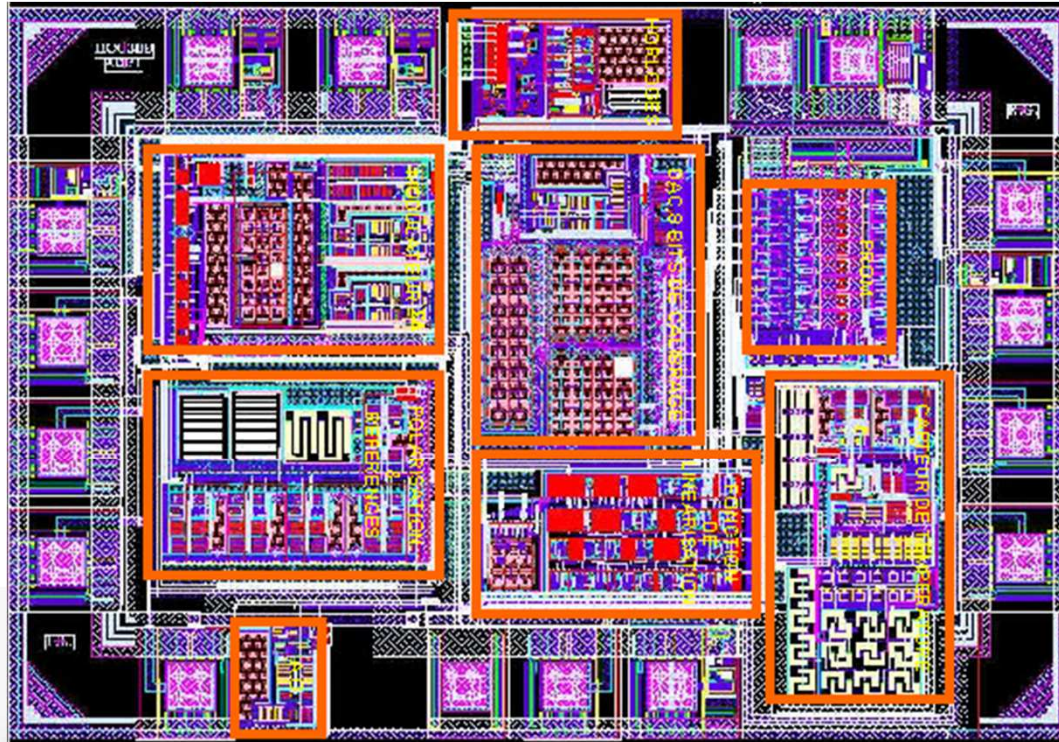


à enrichissement

- ❑ Conduit pour une tension grille-source non nulle
- ❑ NMOS : électrons porteurs du courant
- ❑ PMOS : trous porteurs du courant



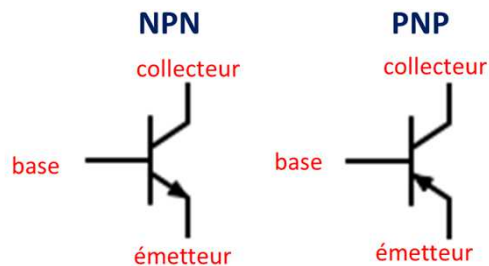
Notions de technologie : (Masque d'un circuit)



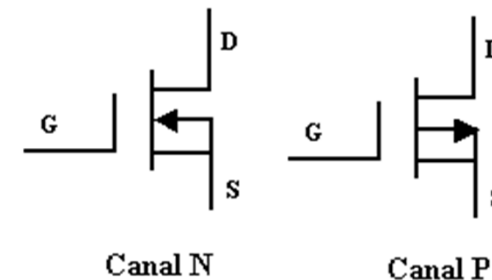
Notions de technologie : (transistor en commutation)

Pour le numérique les transistors fonctionnent en commutation :

- transistor passant : **interrupteur ouvert**
- transistor bloqué : **interrupteur fermé**



Transistors bipolaires :
interrupteurs commandés par
un courant (courant de base).

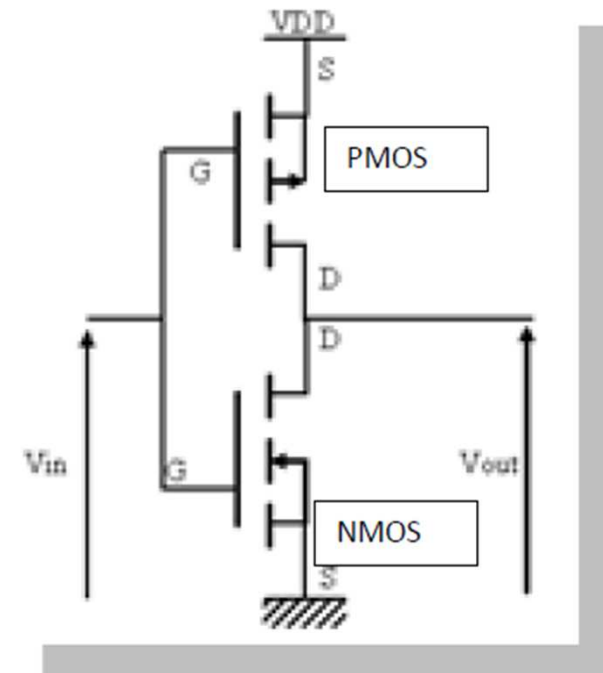


Transistors à effet de champ :
interrupteurs commandés par une
tension (tension de grille)

Notions de technologie : (Inverseur CMOS)

Sortie = entrée inversée

- ▶ **$V_{in} = 0$**
 - NMOS bloqué, PMOS passant
 - donc **$V_{out} = V_{DD} = 1$**
- ▶ **$V_{in} = V_{DD} = 1$**
 - NMOS passant, PMOS bloqué
 - donc **$V_{out} = 0$** .
- ▶ **Fonction réalisée: inverseur**



Historique

Années 1940 : apparition du transistor

Années 1950 : sortie du premier circuit intégré (Texas Instrument)

~ 2250

Année 1968 : Création de INTEL (INTEgrated Electronics)

Année 1971 : Création du 4004 (processeur 4 bits)

Année 1972 : Création du 8008 (processeur 8 bits)

Année 1974 : Création du 8080 (processeur 8 bits)

Année 1976 : Création du 8085 (processeur 8 bits)

Année 1978 : Création du 8086 (processeur 16 bits)

~ 29000

Année 1978 : Création du 8088 (processeur 8 bits)

Année 1979 : Création du 80186 (processeur 16 bits)

Année 1981 : Association Intel/IBM (micro-ordinateur PC)

Année 1983 : Création du 80286 (processeur 16 bits)

Année 1985 : Création du 80386 (processeur 32 bits)

Année 1989 : Création du 80486 (processeur 32 bits)

Année 1991 : Création du pentium (processeur 64 bits)

Année 1994 : Création du pentium pro (processeur 64 bits)

~ 8 M

Année 1998 : Création du pentium 2 (processeur 64 bits)

Année 2000 : Création du Celeron (processeur 64 bits)

Année 2002 : Création du pentium 4 (processeur 64 bits)

~100 M

...

Année 2012 : Intel core I3, I5, I7 (processeur 64 bits)

~1400 M

...

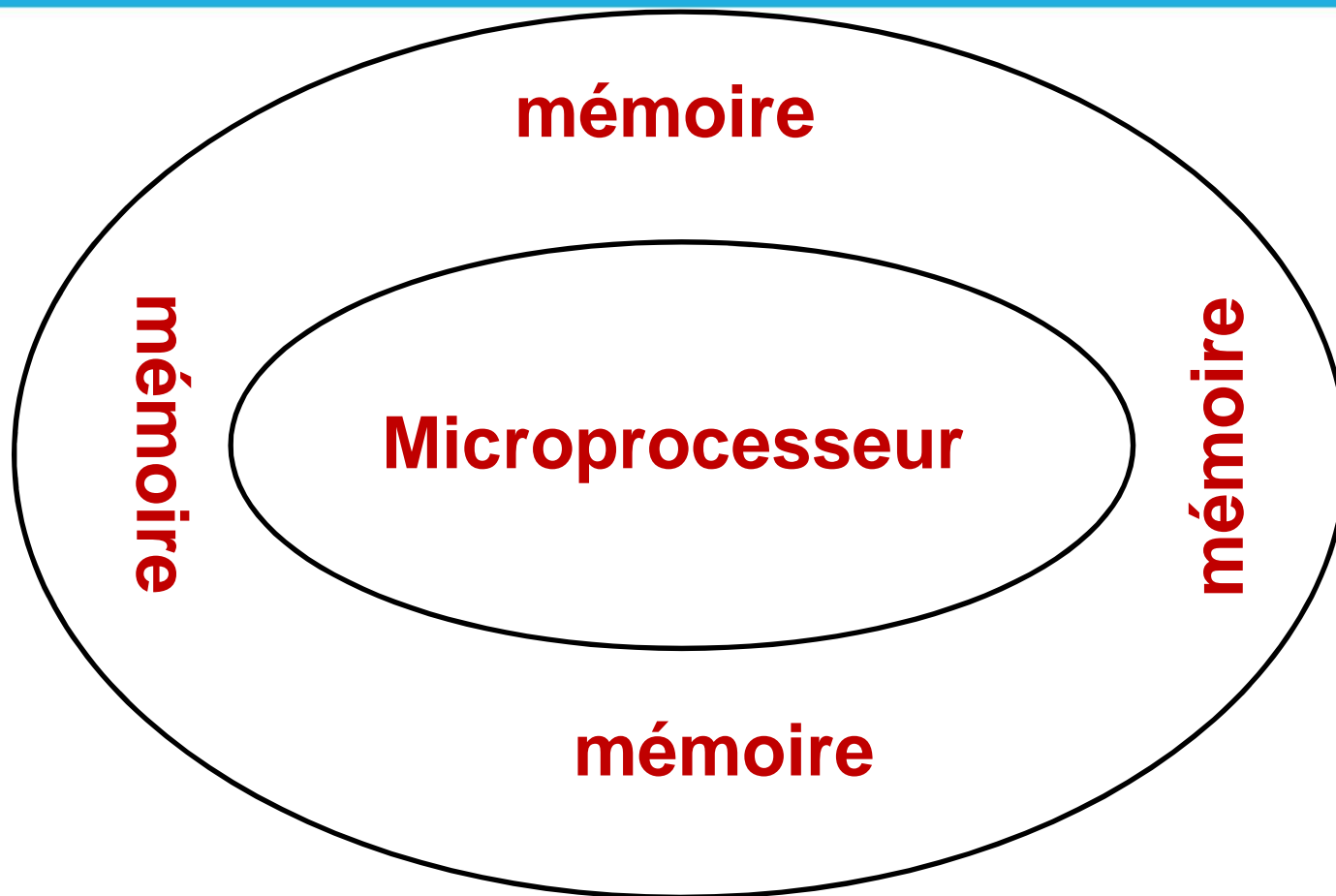
Années avensirs : Architecture mixte, processeur asynchrone, VLIW, etc.

Date	Nom	Nombre de transistors	Finesse de gravure (nm)	Fréquence de l'horloge	Largeur des données	MIPS
1971	Intel 4004	2 300	10 000	108 kHz	4 bits/4 bits bus	0,06
1974	Intel 8008	6 000	6 000	2 MHz	8 bits/8 bits bus	0,64
1979	Intel 8088	29 000	3 000	5 MHz	16 bits/8 bits bus	0,33
1982	Intel 80286	134 000	1 500	6 à 16 MHz (20 MHz chez AMD)	16 bits/16 bits bus	1
1985	Intel 80386	275 000	1 500	16 à 40 MHz	32 bits/32 bits bus	5
1989	Intel 80486	1 200 000	1 000	16 à 100 MHz	32 bits/32 bits bus	20
1993	Pentium (Intel P5)	3 100 000	800 à 250	60 à 233 MHz	32 bits/64 bits bus	100
1997	Pentium II	7 500 000	350 à 250	233 à 450 MHz	32 bits/64 bits bus	300
1999	Pentium III	9 500 000	250 à 130	450 à 1 400 MHz	32 bits/64 bits bus	510
2000	Pentium 4	42 000 000	180 à 65	1,3 à 3,8 GHz	32 bits/64 bits bus	1 700
2004	Pentium 4 D (Prescott)	125 000 000	90 à 65	2.66 à 3,6 GHz	32 bits/64 bits bus	9 000
2006	Core 2 Duo (Conroe)	291 000 000	65	2,4 GHz (E6600)	64 bits/64 bits bus	22 000
2007	Core 2 Quad (Kentsfield)	2*291 000 000	65	3 GHz (Q6850)	64 bits/64 bits bus	2*22 000 (?)
2008	Core 2 Duo (Wolfdale)	410 000 000	45	3,33 GHz (E8600)	64 bits/64 bits bus	~24 200
2008	Core 2 Quad (Yorkfield)	2*410 000 000	45	3,2 GHz (QX9770)	64 bits/64 bits bus	~2*24 200
2008	Intel Core i7 (Bloomfield)	731 000 000	45	3,33 GHz (Core i7 975X)	64 bits/64 bits bus	?
2009	Intel Core i5/i7 (Lynnfield)	774 000 000	45	3 06 GHz (I7 880)	64 bits/64 bits bus	76 383
2010	Intel Core i7 (Gulftown)	1 170 000 000	32	3,47 GHz (Core i7 990X)	64 bits/64 bits bus	147 600
2011	Intel Core i3/i5/i7 (Sandy Bridge)	1 160 000 000	32	3,5 GHz (Core i7 2700K)	64 bits/64 bits bus	Wikipédia
2011	Intel Core i7/Xeon (Sandy Bridge-E)	2 270 000 000	32	3,5 GHz (Core i7 3970X)	64 bits/64 bits bus	
2012	Intel Core i3/i5/i7 (Ivy Bridge)	1 400 000 000	22	3,5 GHz (Core i7 3770K)	64 bits/64 bits bus	
2015	Intel Core i3/i5/i7 (Skylake)		14	4 GHz (Core i7 6700K)	64 bits/64 bits bus	

Aujourd'hui : les microprocesseurs (microcontrôleurs) sont présents partout



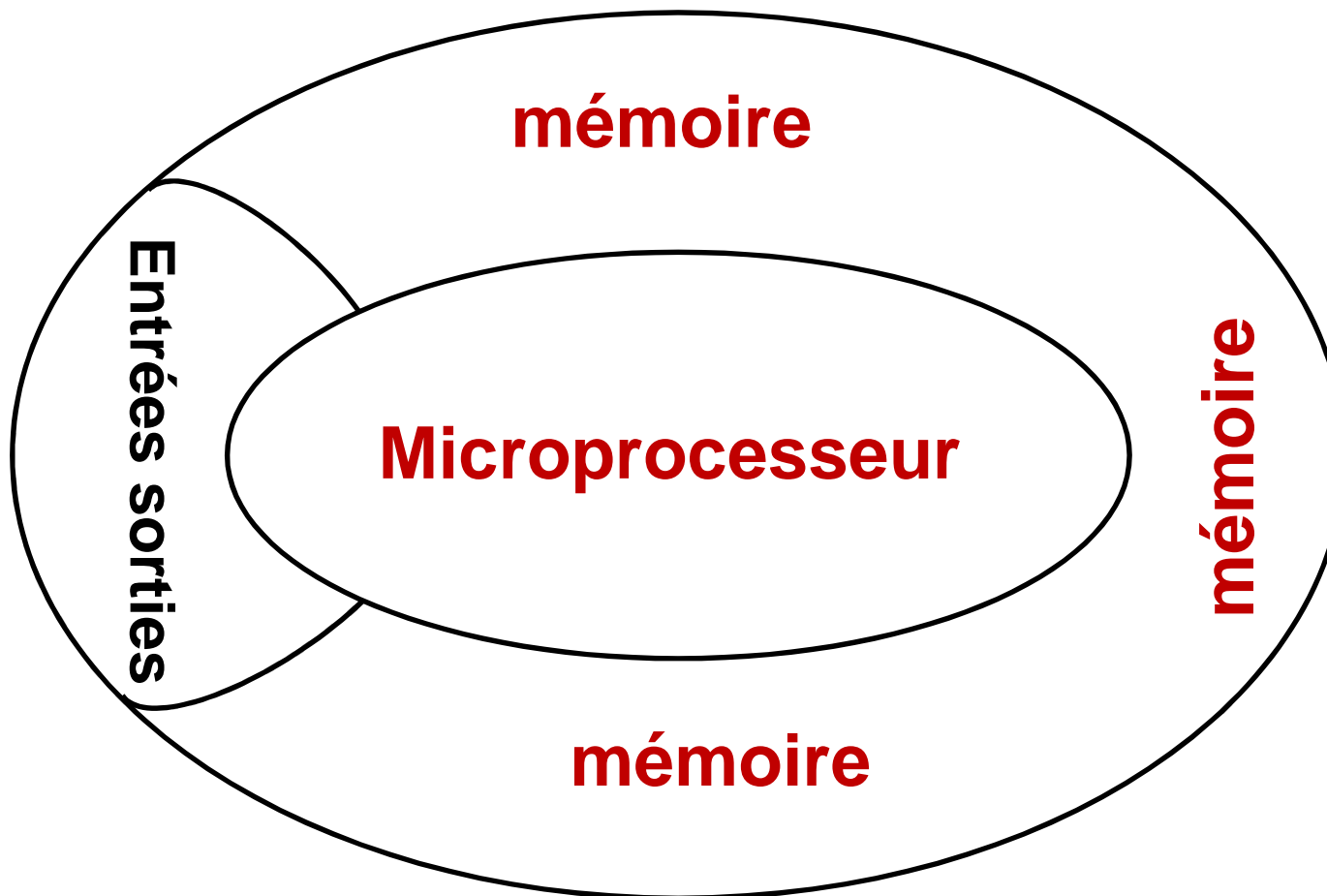
Modèle simplifié d'un système à microprocesseur



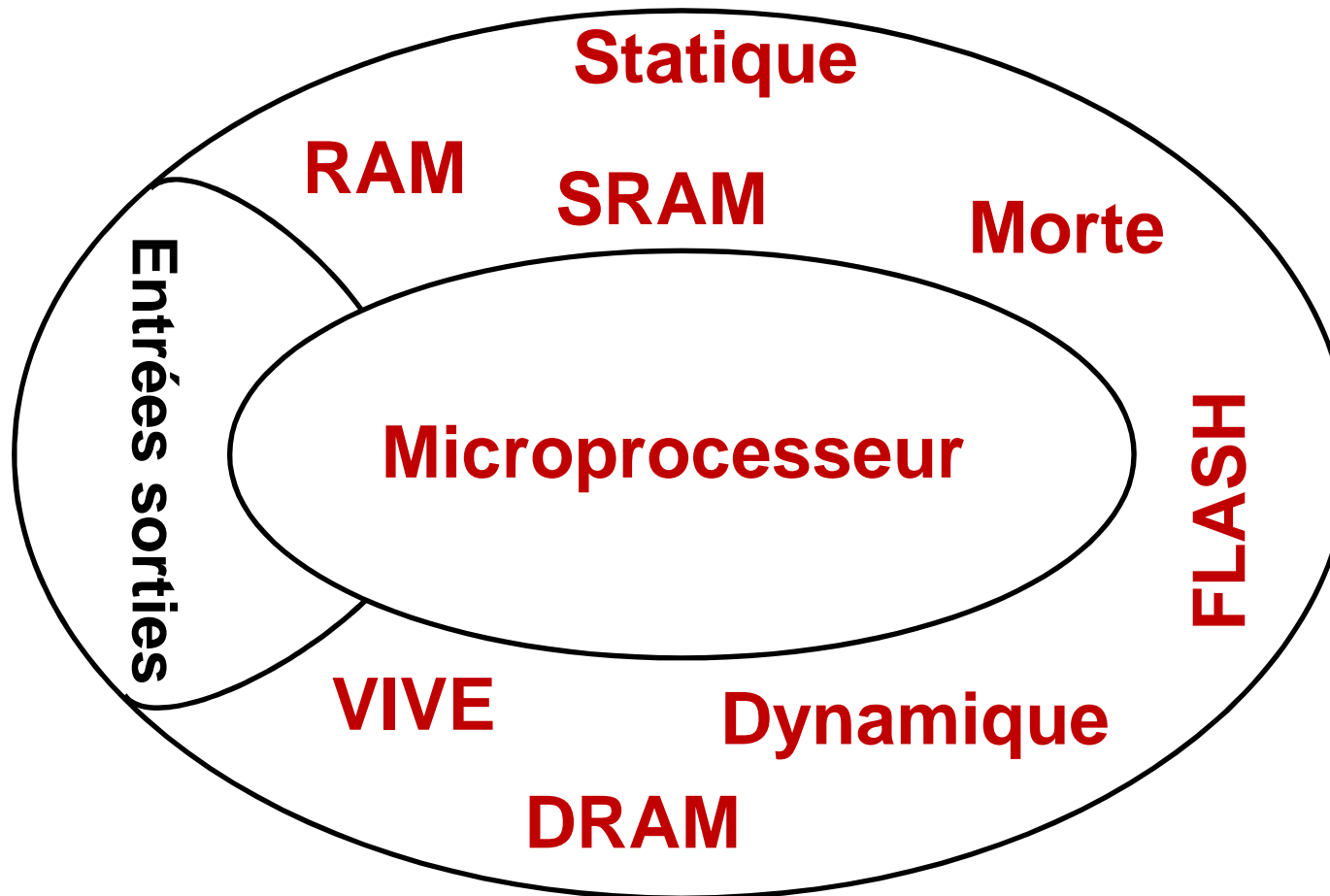
Le microprocesseur ne voit que des positions mémoires

Modèle simplifié :

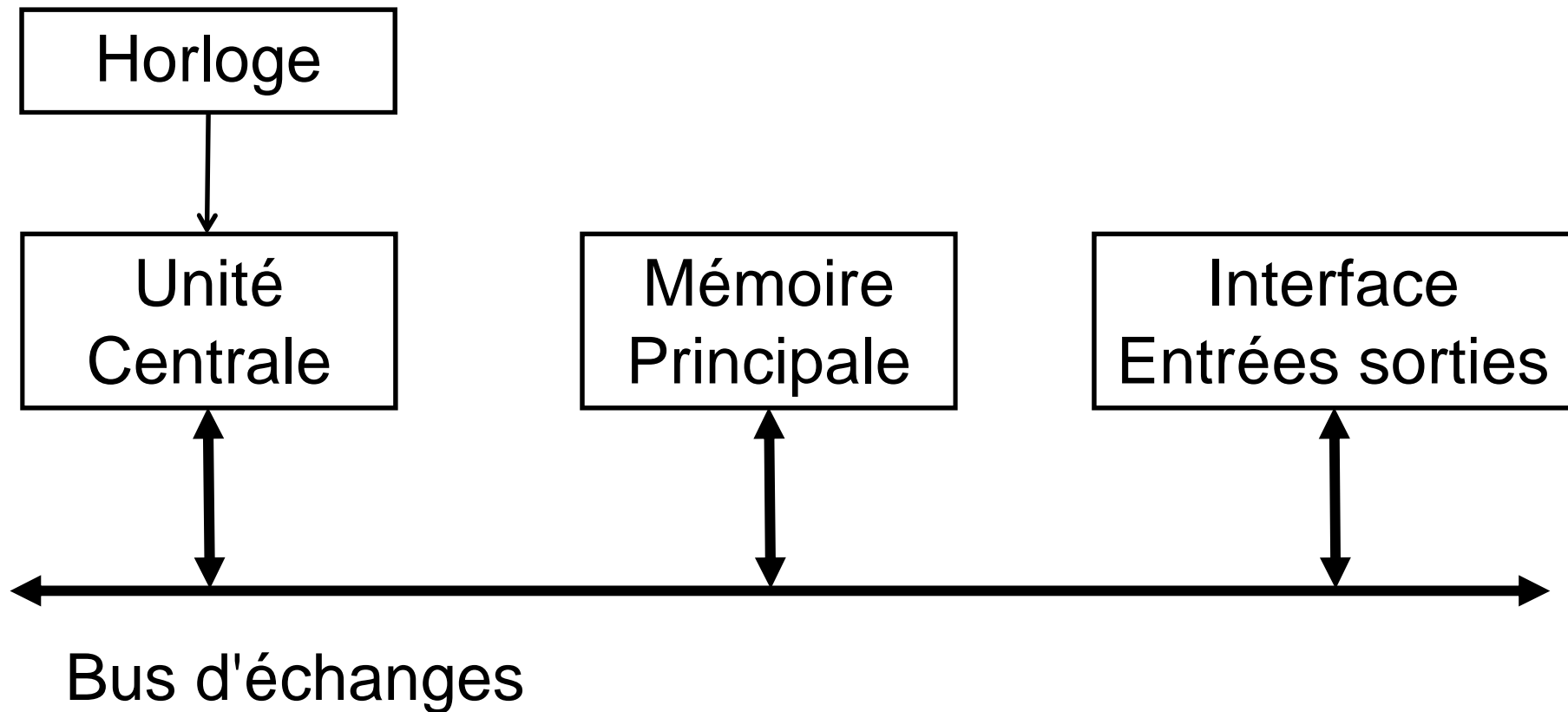
Entrées sorties, une zone mémoire particulière



Modèle simplifié : Des mémoires particulières

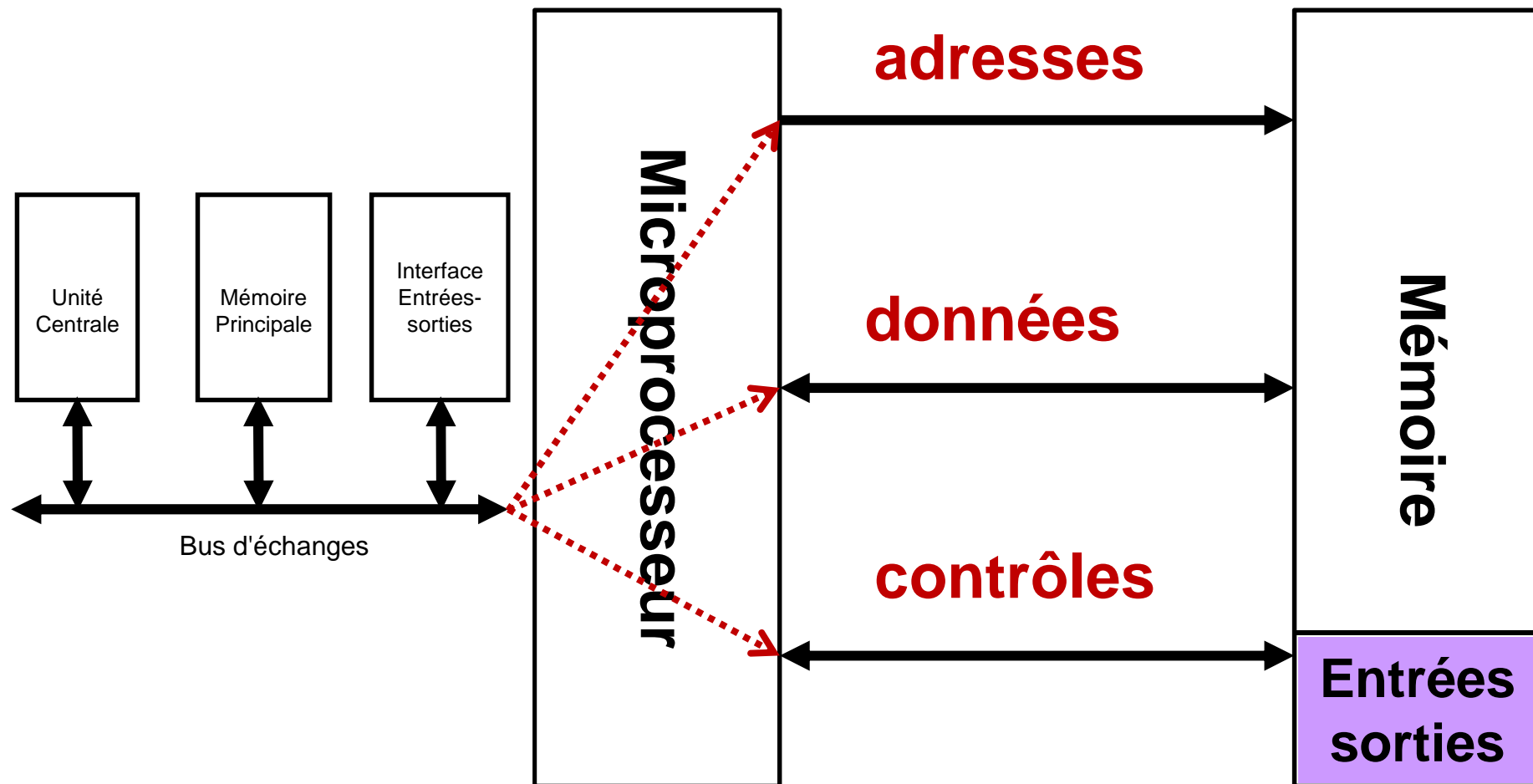


Modèle simplifié : Organisation d'un système à microprocesseur

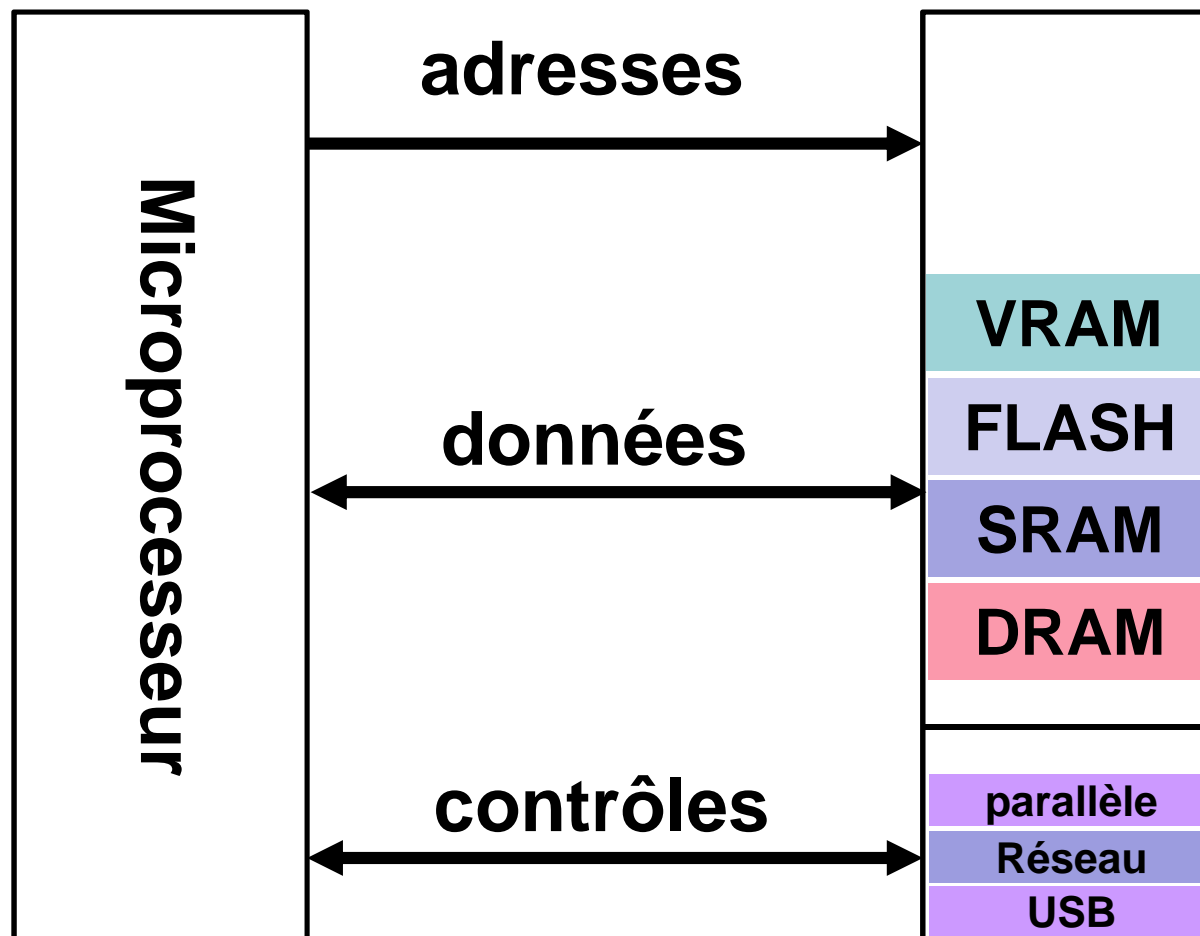


Architecture de base :

Les bus dans un système à microprocesseur



Architecture de base : différents types de mémoires et d'entrées-sorties



A une position mémoire correspond un numéro unique d'adresse.

Le décodeur d'adresses permet d'identifier le bloque mémoire avec lequel communique le microprocesseur.

A un instant donné, un seul bloque mémoire est en communication avec le microprocesseur.

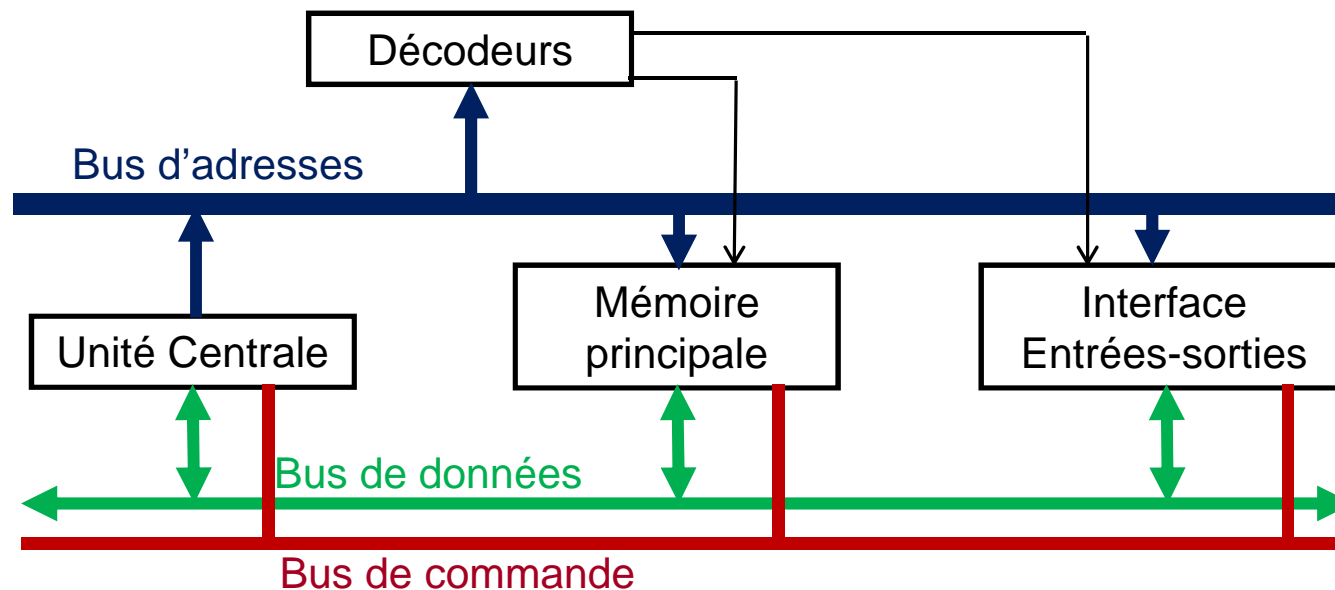


décodeur d'adresses

Décodage d'adresses

La présence de plusieurs blocs mémoires et périphériques autour du microprocesseur nécessite, afin d'éviter des conflits, le recours à un décodeur d'adresses chargé d'aiguiller les données vers la zone adressée. On attribue à chaque bloc mémoire ou périphérique une zone d'adresses.

un seul composant doit être sélectionné à la fois. Lorsqu'un composant n'est pas sélectionné, ses sorties sont mises à l'état haute impédance (Z).



Haute impédance

la **haute impédance** est l'état d'une broche de sortie d'un circuit qui n'est pas imposé par le circuit, cela signifie que le signal n'est ni mis à un niveau logique haut, ni mis à un niveau logique bas, on l'appelle aussi troisième état.

Un tel signal peut être vu comme un circuit ouvert (ou comme un fil « flottant ») car en le connectant à un composant à basse impédance il ne va pas l'affecter.

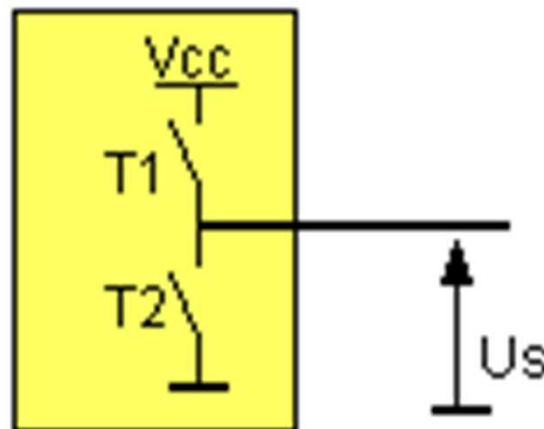
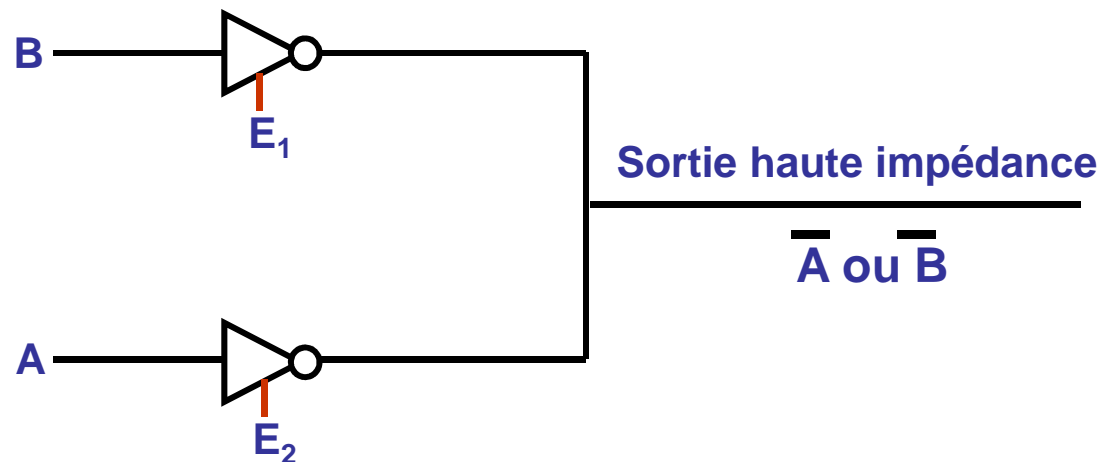


Illustration de la haute impédance

Dans une logique à trois états, il est possible de bloquer simultanément les deux transistors de sortie.

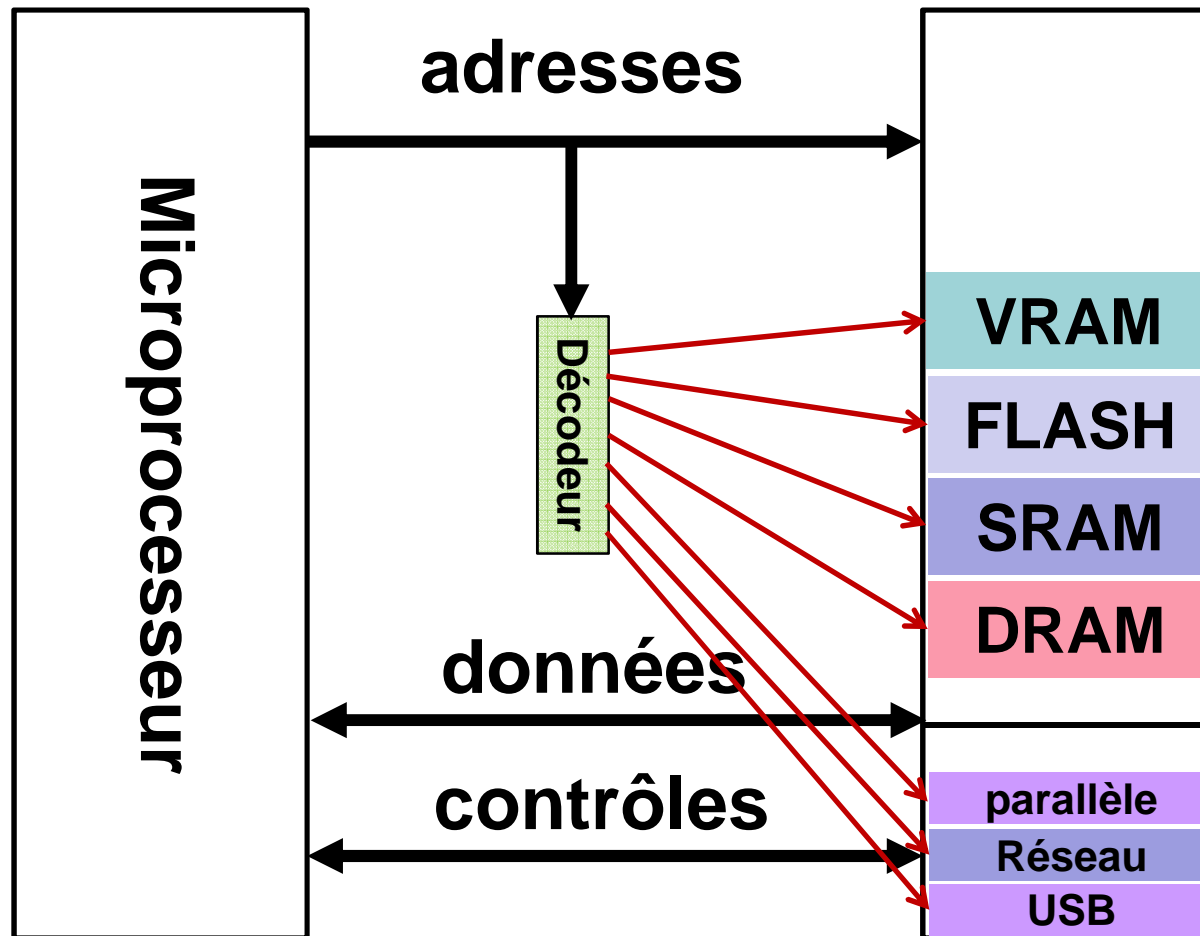
- Soit la sortie est à l'état haut
- Soit la sortie est à l'état bas
- Soit la sortie est en **haute impédance** (T1 et T2 ouverts)



E1 et E2 sont des signaux de commande (mise en haute impédance du circuit)
qui ne doivent jamais être actifs simultanément, souvent : $E1 = \overline{E2}$

Modèle simplifié :

Un élément important, le décodeur d'adresses

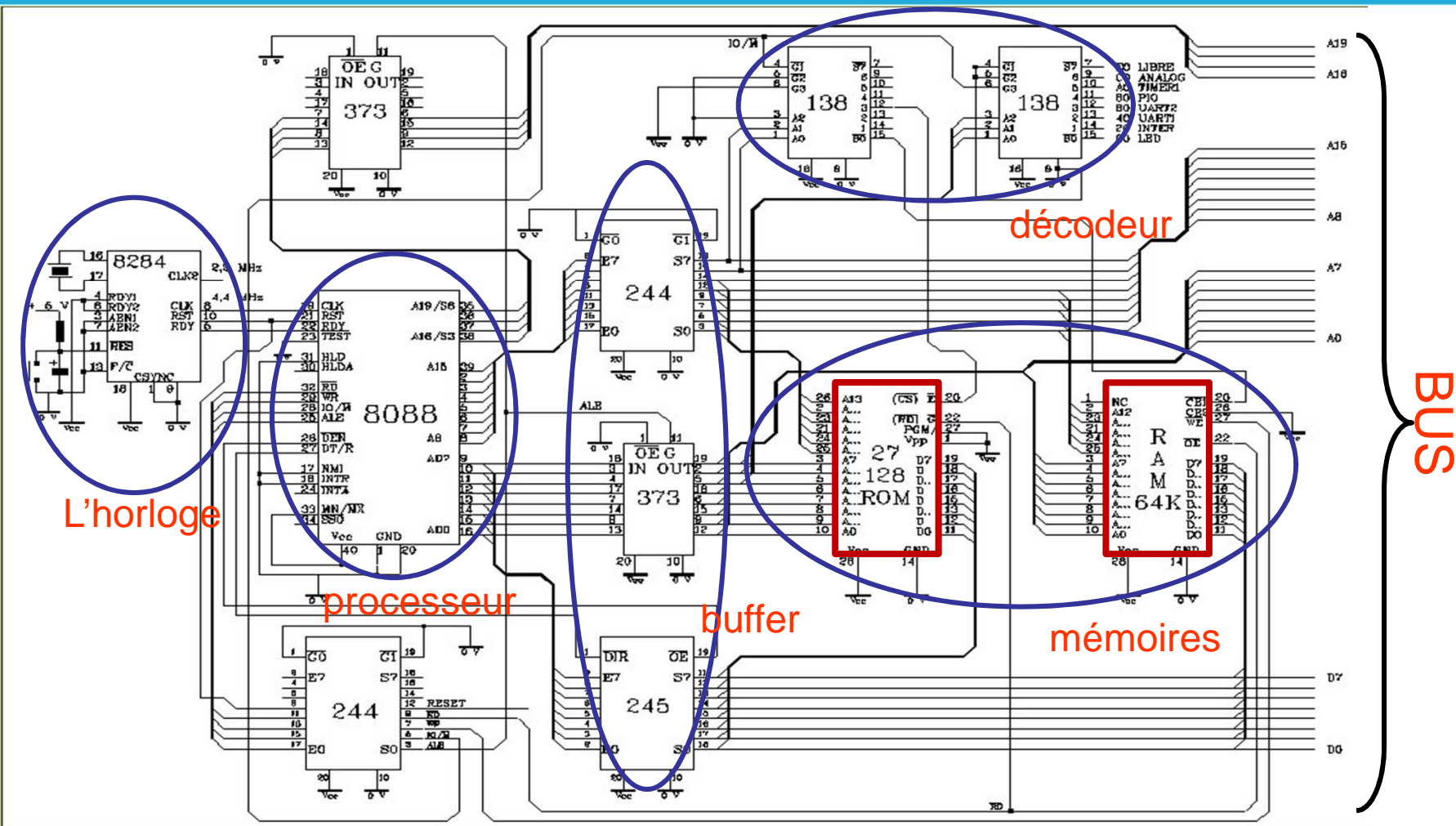


A une position mémoire correspond un numéro unique d'adresse.

Le décodeur d'adresses permet d'identifier le bloque mémoire avec lequel communique le microprocesseur.

A un instant donné, un seul bloque mémoire est en communication avec le microprocesseur.

Exemple d'un système à microprocesseur (premier PC)



Les rôles

L'unité centrale, composée par le microprocesseur, est chargée d'interpréter et d'exécuter les instructions d'un programme, de lire ou de sauvegarder les résultats dans la mémoire et de communiquer avec les unités d'échanges.

La mémoire principale contient les instructions du ou des programmes en cours d'exécution et les données associées à ce ou ces programmes.

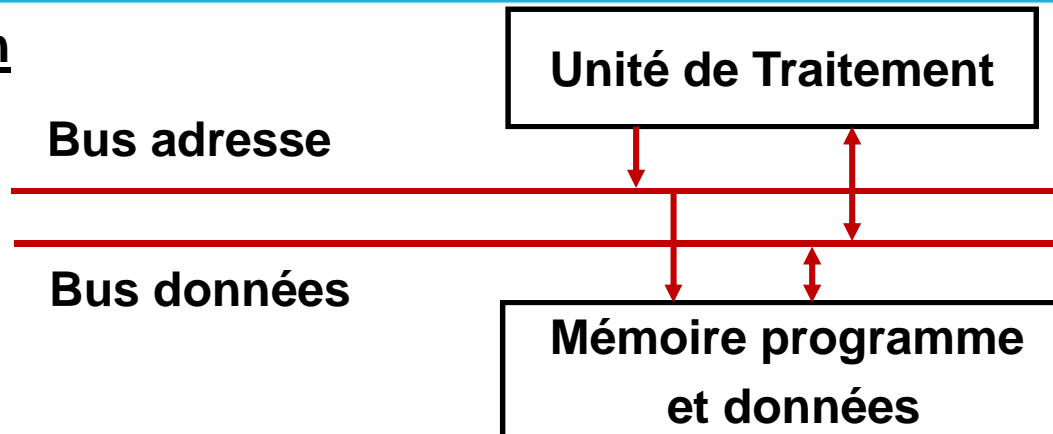
Les interfaces d'entrées-sorties permettent d'assurer la communication entre le microprocesseur et les périphériques (clavier, écran, imprimante, réseau, etc.).

Le bus est un ensemble de fils qui assure la transmission du même type d'information (**bus de données, bus d'adresses, bus de commande**).

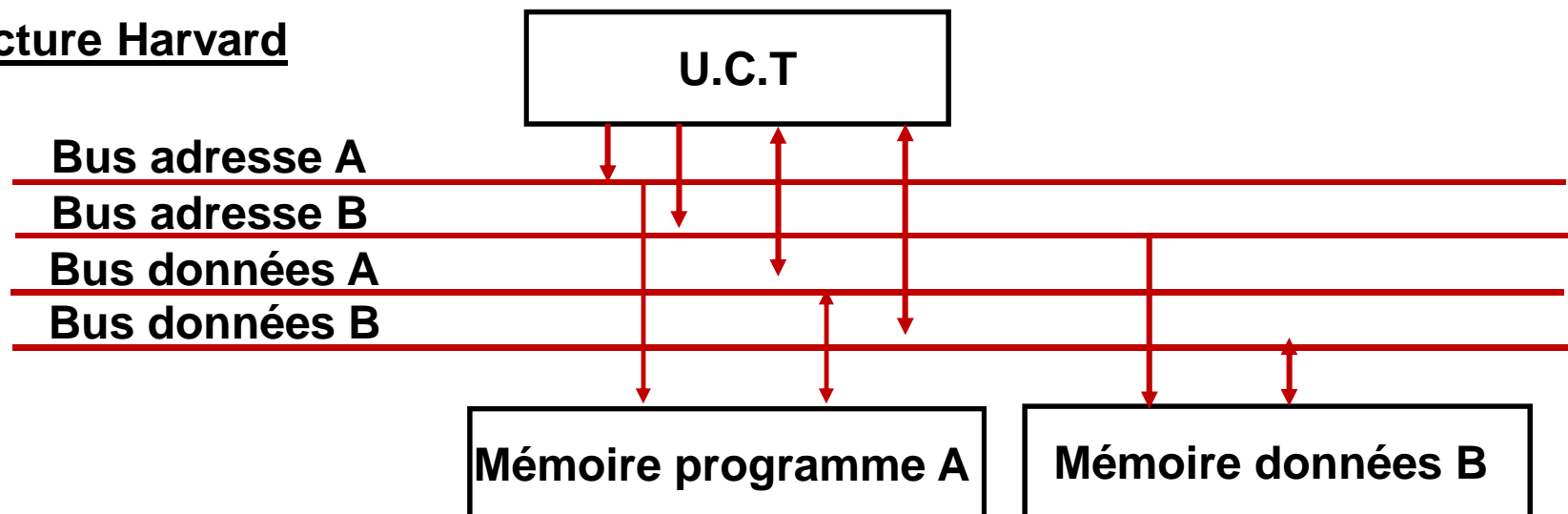
On **caractérise** le microprocesseur par la fréquence de **l'horloge** qui permet de cadencé ses activités, le nombre d'instructions qu'il est capable d'exécuter par secondes (MIPS, MFLOPS), la taille des données qu'il est capable de manipuler (bits) et l'espace mémoire qu'il est capable d'adresser.

Mémoire : modèles d'architectures

Architecture Von Neumann



Architecture Harvard



Microprocesseur : définition

Un microprocesseur est un circuit intégré complexe qui intègre sur une même puce des **fonctions logiques combinatoires** (multiplexeurs, codeurs, décodeurs, comparateurs, etc.), des **fonctions logiques séquentielles** (registres, compteur, mémoires, etc.) et des **éléments de calculs arithmétiques et logiques** (additionneurs, soustracteurs, multiplieurs, diviseurs, opérateurs logiques, etc.).

Que fait le microprocesseur ?

Le microprocesseur est capable de :

1. lire les instructions d'un programme,
2. les interpréter,
3. lire les données,
4. exécuter les instructions,
5. sauvegarder les résultats dans la mémoire ou les communiquer aux périphériques d'entrées sorties.

Rappel

Les informations traitées par un microprocesseur peuvent être des caractères alphanumériques, du son, des images vidéo, etc.

Elles sont toujours représentées sous un format binaire.

En **binaire**, une information élémentaire est appelée bit et ne peut prendre que deux valeurs différentes : 0 ou 1, représentées physiquement par 2 niveaux de tensions. Une **information plus complexe** sera codée sur plusieurs bits.

En **binaire** les nombres sont exprimés par des chiffres pouvant prendre deux valeurs 0 ou 1. A chaque chiffre est affecté un poids exprimé en puissance de 2.

$$(101)_2 \Leftrightarrow 1 \times 2^2 + 0 \times 2^1 + 1 \times 2^0 = (5)_{10}$$

Rappel



Lorsqu'une donnée est représentée sur plus de 4 bits, on l'exprime souvent **en hexadécimal**.

Les nombres sont exprimés par des chiffres et des lettres pouvant prendre 16 valeurs : 0 1 2 3 4 5 6 7 8 9 A B C D E F.

A chaque chiffre est affecté un poids exprimé en puissance de 16.

$$(8BA)_{16} \Leftrightarrow 8 \times 16^2 + B \times 16^1 + A \times 16^0 = 8 \times 256 + 11 \times 16 + 10 \times 1 = (2234)_{10}$$

Éléments combinatoires :

- multiplexeurs,
- codeurs et décodeurs,
- comparateurs

Plus l'horloge

Éléments séquentiels :

- registres (bascules, registres à décalage, registres universels),
- compteurs (synchrone, asynchrones, binaires, BCD).

Éléments arithmétiques et logiques :

- additionneurs et soustracteurs,
- multiplieurs et diviseurs,
- opérateurs arithmétiques et logiques,
- etc.