

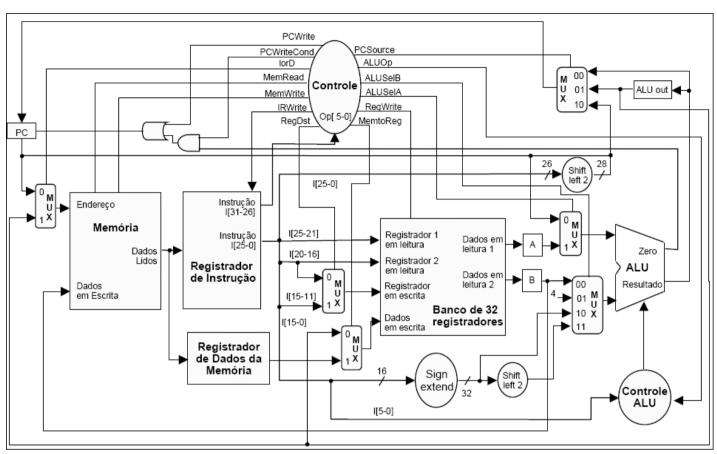
## UFFS – Universidade Federal da Fronteira Sul Curso de Ciência da Computação

Disciplina: Organização de Computadores

Aluno: Nota:	

- 1. **(1,0)** Apresente os conceitos de localidade espacial e localidade temporal. Para cada um deles indique como os mesmos foram incorporados na implementação da memória cache.
- 2. **(2,0)** Suponha um sistema computacional com um espaço de endereçamento de 512 Kcélulas, possuindo cada uma 8 bits. A cache associada a este sistema usa mapeamento associativo por conjuntos e possui um tamanho de 4096 quadros e 512 conjuntos. Sabendo que cada bloco contém 16 células, pergunta-se:
  - a) Qual é a quantidade de blocos da memória principal? Justifique.
  - b) Qual a divisão do endereço do ponto de vista da cache para este sistema. Justifique.
  - c) Qual o overhead percentual da política considerando os dados acima, a política de substituição aleatória e a política de escrita em ambas? Justifique.
  - d) Qual é o bloco que corresponde ao endereço de memória 347231<sub>10</sub>, e a qual conjunto o mesmo está destinado? Justifique.
- 3. (2,0) No que diz respeito a Memória Virtual responda:
  - a) Conceitue memória virtual e apresente as motivações para sua implementação.
  - b) Quais os recursos disponibilizados pelo Hardware e pelo Sistema Operacional para a implementação da mesma.
  - c) Considerando um espaço de endereçamento de 26 bits, uma memória física com 12 K células e páginas com 512 células, como se dá o processo de tradução de endereços lógicos em endereços físicos, considerando a existência de uma TLB (explique usando os tamanhos dos endereços de acordo com estes dados)?
- 4. **(1,5)** Suponha um sistema computacional com um processador rodando a 2.2 GHz. Para cada operação de polling são gastos 800 ciclos de clock. Determine a fração de tempo de processador gasto nas operações de E/S para os seguintes dispositivos:
  - a) Mouse amostrado 40 vezes por segundo usando polling.
  - b) Disco rígido que transfere informações em blocos de 1KB a 8MB/s.
  - c) A placa de rede que possui uma taxa de 100 Mbps transferindo 32 bytes por vez.
- 5. **(1,0)** Apresente a hierarquia do subsistema de memória descrevendo cada um dos níveis quanto a sua utilização. Conceitue três características do subsistema: capacidade, volatilidade e tempo de ciclo.

6.(2,5) Considerando o processador MIPS multiciclo e tendo em vista o trecho de programa mostrado abaixo apresente o estado de cada uma das saídas de controle durante cada ciclo de clock relativo a execução das primeiras 2 instruções do programa (Os valores do primeiro ciclo estão respondidos).



## Programa:

)

LW \$s0,-1(\$s1)
BEQ \$s4,\$so, laco
ADD \$s0, \$s0, \$s2
J fim
AND \$s1,\$s2,\$s3

Sinal\Ciclo	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
PCWrite	1														
PcwriteCond	0														
IorD	0														
MemRead	1														
MemWrite	0														
IRWrite	1														
RegDst	Х														
MemtoReg	Х														
RegWrite	0														
AluSelA	0														
AluSelB	01														
AluOp	00														
PCSource	00														