

# 重庆大学课程设计报告

课程设计题目:	MIPS SOC设计与性能优化
学 院:	计算机学院
专 业 班 级:	计算机科学与技术01班
年 级:	2019
学 生:	姓名1 姓名2
学 号:	学号1 学号2
完 成 时 间:	2019年 12月 30日
成 绩:	90
指 导 教 师:	钟将

重庆大学教务处制

3*项目	3*分值	优秀	良好	中等	及格	不及格	3*评分
		$100 > x \geq 90$	$90 > x \geq 70$	$80 > x \geq 70$	$70 > x \geq 60$	$x < 60$	
		参考标准					
学习态度	15	学习态度认真,科学作风严谨,严格保证设计时间并按任务书中规定的进度开展各项工作	学习态度比较认真,科学作风良好,能按期圆满完成任务书规定的任务	学习态度尚好,遵守组织纪律,基本保证设计时间,按期完成各项工作	学习态度尚可,能遵守组织纪律,能按期完成任务	学习马虎,纪律涣散,工作作风不严谨,不能保证设计时间和进度	
技术水平与实际能力	25	设计合理、理论分析与计算正确,实验数据准确,有很强的实际动手能力、经济分析能力和计算机应用能力,文献查阅能力强、引用合理、调查调研非常合理、可信	设计合理、理论分析与计算正确,实验数据比较准确,有较强的实际动手能力、经济分析能力和计算机应用能力,文献引用、调查调研比较合理、可信	设计合理,理论分析与计算基本正确,实验数据比较准确,有一定的实际动手能力,主要文献引用、调查调研比较可信	设计基本合理,理论分析与计算无大错,实验数据无大错	设计不合理,理论分析与计算有原则错误,实验数据不可靠,实际动手能力差,文献引用、调查调研有较大的问题	
创新	10	有重大改进或独特见解,有一定实用价值	有较大改进或新颖的见解,实用性尚可	有一定改进或新的见解	有一定见解	观念陈旧	
论文(计算书、图纸)撰写质量	50	结构严谨,逻辑性强,层次清晰,语言准确,文字流畅,完全符合规范化要求,书写工整或用计算机打印成文;图纸非常工整、清晰	结构合理,符合逻辑,文章层次分明,语言准确,文字流畅,符合规范化要求,书写工整或用计算机打印成文;图纸工整、清晰	结构合理,层次较为分明,文理通顺,基本达到规范化要求,书写比较工整;图纸比较工整、清晰	结构基本合理,逻辑基本清楚,文字尚通顺,勉强达到规范化要求;图纸比较工整	内容空泛,结构混乱,文字表达不清,错别字较多,达不到规范化要求;图纸不工整或不清晰	

指导教师评定成绩:

指导教师签名:

# MIPS SOC设计报告

姓名1、姓名2

## 1 设计简介

本次硬件综合实训设计了一个基于经典五级流水线可以上板运行 57 条 MIPS 指令并通过 axi 总线连接了 cache 的 CPU。实验的最初代码来自于小组成员在计算机组成原理课程实验 4 中设计的可以运行 10 条 MIPS 指令的 CPU 和实验五实现的写回 cache。在此基础上经过以下 5 个阶段的修改,我们逐步完成了最终的 CPU 设计。

- 第一阶段:在原有代码的基础上我们按照逻辑运算指令-> 移位运算指令-> 数据移动指令-> 算术运算指令-> 转移指令的顺序,逐步扩展到 52 条指令。这一部分主要修改了 controller、alu 和 datapath,除此之外还添加了 hilo 寄存器,乘除法器等功能模块。
- 第二阶段:我们在扩展到 52 条指令过后就通过 sram 接口连接 soc。然后调试了 hazard 模块。
- 第三阶段:这个阶段添加的 5 条指令全部和异常处理有关,包括特权指令和自陷指令,为此我们添加了 cp0 协处理器。
- 第四阶段:在这个阶段,我们将 CPU 通过类 sram 接口连接到 axi 总线,这里参考了计算机组成原理实验 5 的代码,复用了部分 axi 接口相关的文件和完成的写回 cache,经过我们的调试后先后通过了 axi 的功能测试和性能测试并上板。
- 第五阶段:尝试优化 CPU 性能,如 cache,除法器。

### 1.1 小组分工说明

- 邹正强:负责逻辑运算、数据移动指令、连接axi总线。
- 黄优文:算术运算指令、转移指令、异常处理指令。
- 罗梓元:移位运算指令、Cache设计、harzard 模块调试与修改。

## 2 设计方案

### 2.1 总体设计思路

本次硬件设计主要设计和完善了一个可以基于 AXI 总线协议运行的 SOC 系统。其中,系统内存 (Ram)、外设 (Confreg), 以及负责管理和仲裁上述从设备与处理器间的数据交互请

求, 并进行数据传输的 AXI 1X2 Bridge 模块均已在课程资料包中提供。因此, 本次设计的主要目标是构建一个支持 AXI 协议的 MIPS32 架构的 CPU, 即下图中的mycpu\_top模块。

## 2.2 XX模块设计(可选)

对模块内部设计方案进行更进一步描述。可以包含: 模块的功能意图, 模块的输入输出, 模块内部的数据通路和控制逻辑, 以及可能的软硬件交互机制。

# 3 设计过程

## 3.1 设计流水账

记录哪一天, 几点到几点, 谁做了什么事, 结果如何。事情不要展开来写。

## 3.2 错误记录

具体描述实验过程中的错误, 仿真阶段、上板阶段的都可以记录。

### 3.2.1 错误1

- (1) 错误现象:描述这个错误产生时的现象。
- (2) 分析定位过程:说清楚你碰到这个问题是如何分析定位出错原因的。可能你分析定位过程中经历了多轮尝试, 把它们都记录下来。
- (3) 错误原因:给出一个出错原因的正式说明。
- (4) 修正效果:说明你修正这个错误的方法, 并说明它是否有效。
- (5) 归纳总结(可选):说说你觉得这个错误是哪种类型的, 今后如何提前规避。

### 3.2.2 错误2

.....

# 4 设计结果

请不要大篇幅地直接粘贴代码。

## 4.1 设计交付物说明

说明所提交设计的目录层次,各目录下对应的内容是什么。提供所提交设计进行仿真、综合、上板演示的必要操作提示步骤。

## 4.2 设计演示结果

以文字、图、表等形式展示设计的演示结果。

## 5 参考设计说明

如果在提交设计中使用了第三方IP或者借鉴了他人的部分源代码,请在此处逐一列举,并说明出处。所谓“借鉴”是指从模块划分、接口定义、数据通路结构、状态机、关键信号含义这些方面均与原设计存在较高的相似度。

## 6 总结

7 供同学们吐槽之用。有什么问题都可以直接写在这。

### 7.1 姓名1

.....

### 7.2 姓名2

.....

## 8 参考文献

由于Latex有自带的参考文献引用方式,可以直接采用谷歌学术、百度学术搜索论文、课本的方式,选择bib格式的内容合并至一个文件(reference.bib),添加到该目录内,使用下方命令即可自动生成。提交时请删除本段section