

گزارش آزمایش شماره ۲ آزمایشگاه DSD

نام و نام خانوادگی: داریوش امیری

شماره دانشجویی: ۹۸۱۰۱۱۸۲

طی این آزمایش با استفاده از سیگنال های ورودی و خروجی، مدار ترتیبی طوری طراحی گردید که درهای یک اتاق انتظار، باز و بسته شده و نیز پس از پر شدن ظرفیت اتاق، اجازه ورود به افراد دیگر داده نشود. ابتدا با فشردن دکمه Ent، در ورودی اتاق انتظار در صورت دارا بودن ظرفیت باز شده و پس از ورود فرد به اتاق، در ورودی بسته خواهد شد. در این هنگام سیگنال In به جای عدد 0 عدد 1 را نشان می دهد. ضمناً مادامیکه فردی در اتاق وجود دارد در خروجی (Exit) باز می ماند.

ماژول up_down_counter در این آزمایش تعداد افراد حاضر را شمارش می نماید. چنانچه سیگنال In برابر 1 باشد در صورت ورود فرد، کانتر به صورت فزاینده شمارش کرده و چنانچه سیگنال Out برابر 1 باشد، کانتر به صورت کاهنده شمارش خواهد نمود.

شایان ذکر است در صورتی که Cin که Xor بیت های In و Out است برابر با 1 باشد، تغییرات فوق enable خواهند شد. چنانچه اگر هر دو In و Out مساوی با 1 و یا 0 باشند تعداد تغییر نمی کند. ماژول های JKFF و DFF را نیز با استفاده از گیت های پایه طراحی میکنیم.

باز شدن در ورودی مستلزم $t=1$ یعنی انجام کار در ساعات اداری، فشردن دکمه Ent و همچنین تعداد افراد داخل اتاق کمتر از ظرفیت 15 نفر بوده و به And سه شرط فوق P می گوئیم.

در ورودی در صورتی باز می شود که $1=P$ باشد. چنانچه سیگنال In از 0 به 1 و از 1 به 0 تغییر نماید، نشان دهنده این ست که فرد خواستار ورود به اتاق بوده و اکنون وارد اتاق شده است. برای باز ماندن در ورودی شرط $1=P$ کنترل نخواهد شد. در واقع در ورودی با لبه بالا رونده P باز شده و با لبه پایین رونده سیگنال In

بسته می شود. به این ترتیب با لبه بالا رونده شدن سیگنال P Or NOT In، وضعیت در ورودی تغییر کرده سیگنال Open برابر با P Or In بوده و Set شدن سیگنال Open برابر با لبه بالا رونده سیگنال P Or NOT In می باشد.

شایان ذکر است سیگنال P Or NOT In جهت Sync شدن به DFF داده می شود. تعداد افرادی که در اتاق حضور دارند جزء یکی از خروجی های مدار (خروجی شمارنده 4 بیتی) می باشد.