

باسمه تعالی

آزمایشگاه معماری کامپیوتر



دانشکده مهندسی کامپیوتر دانشگاه صنعتی شریف

تأسیسات ۱۴۰۳

استاد:

دکتر حمید سربازی آزاد

مهندس عطیه غیبی فطرت

اعضای گروه:

زهره آذر — ۹۹۱۰۹۷۴۴

سعید فراتی کاشانی — ۴۰۱۱۰۶۲۹۹

امیرحسین صوری — ۴۰۱۱۰۶۱۸۲

فهرست عناوین

- موضوع آزمایش: ۳
- شرح کلی آزمایش: ۳
- فرم کلی مدار ۳
- پیاده‌سازی مدار در پروتئوس: ۴
- خروجی مدار ۵
- پیاده‌سازی مدار به صورت فیزیکی: ۶
- تراشه‌های مورد استفاده ۶
- توضیحات مدار ۶
- نمایش خروجی روی Seven Segment ۸

موضوع آزمایش:

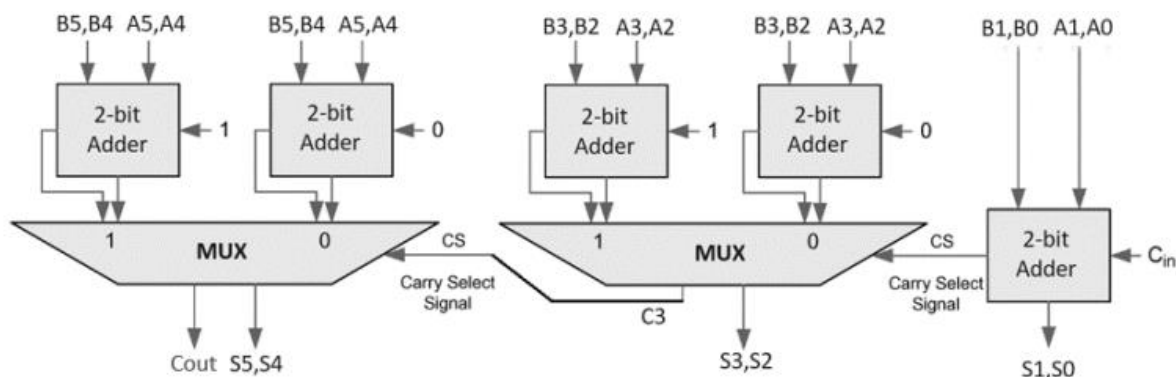
طراحی Carry Select Adder

شرح کلی آزمایش:

در این آزمایش قصد داریم جهت افزایش سرعت عمل جمع برای جمع دو عدد ۶ بیتی از تعدادی جمع کننده ۲ بیتی معمولی و multiplexer برای ساخت مدار Carry Select Adder ۶ بیتی استفاده کنیم.

فرم کلی مدار

در مدار جمع کننده عادی (اگر با جمع کننده های ۲ بیتی ساخته شده باشد) خروجی c_{out} جمع کننده دوییتی با ارزش کمتر را به جمع کننده با ارزش بالاتر به عنوان c_{in} ورودی می دهیم. این یعنی تاخیر خروجی به اندازه مجموع تاخیر تمام جمع کننده های دوییتی است. در carry select adder این تاخیر کاهش می یابد زیرا جمع ارقام با ارزش بالاتر را یک بار با $c_{in} = 1$ و یک بار با $c_{in} = 0$ (دو جمع کننده مجزا) محاسبه می کنیم و با آماده شدن خروجی جمع ارقام با ارزش پایین تر، با توجه به c_{out} این جمع، از بین خروجی های دو جمع کننده با ارزش بالاتر یکی را انتخاب می کنیم (به کمک multiplexer). بنابراین فرمت کلی مدار Carry select adder ۶ بیتی به شکل زیر خواهد بود:



شکل ۱ مدار جمع کننده ۶ بیتی carry select adder

پایه‌سازی مدار در پروتئوس:

برای پایه‌سازی این جمع‌کننده در پروتئوس از دو تراشه‌ی آماده استفاده کردیم:

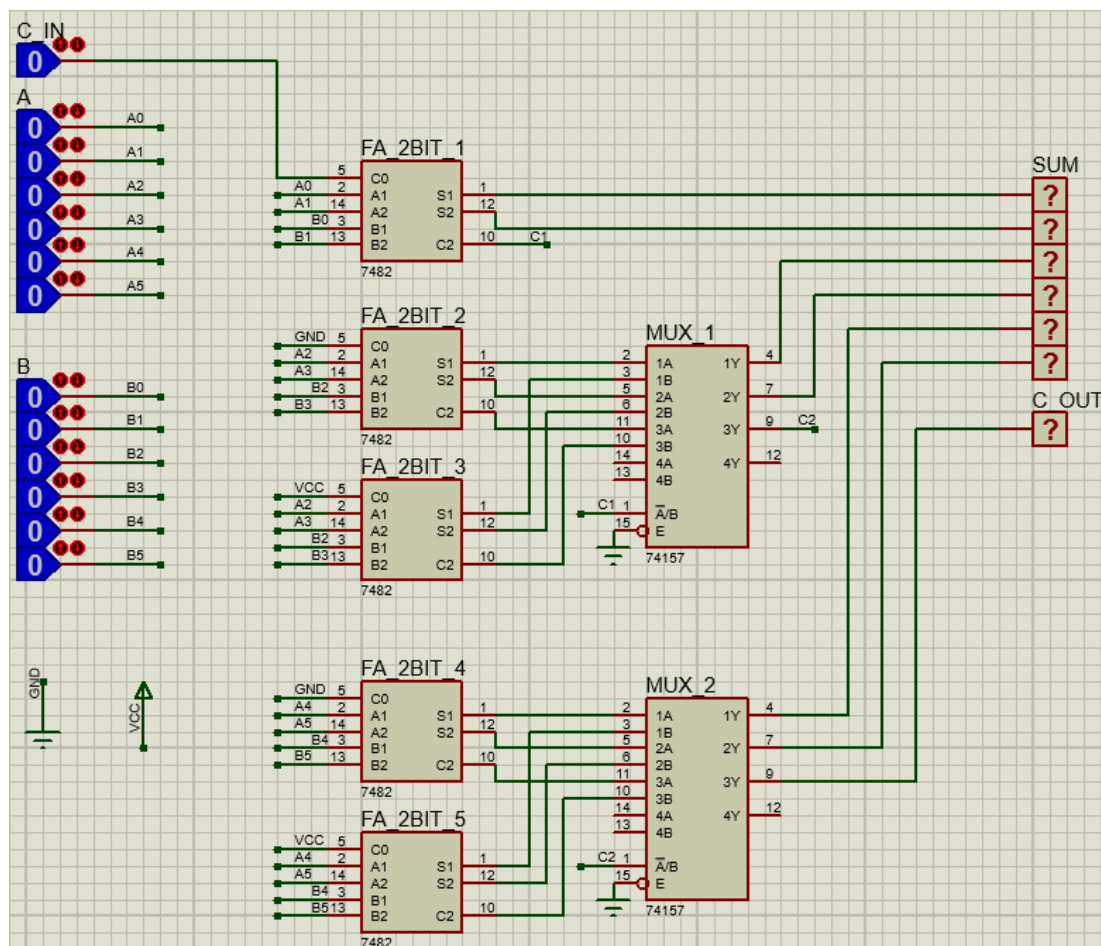
- ۷۴۸۲: ۲-bit full adder

این ic دو عدد دوبیتی و یک بیت نقلی را ورودی گرفته و یک عدد دو بیتی (جمع ورودی‌ها) و یک بیت نقلی را خروجی می‌دهد.

- ۷۴۱۵۷: ۲ to ۱ quadric multiplexer

این ic ۴ مقدار دو بیتی و یک بیت select را ورودی گرفته و بر مبنای بیت select از هر مقدار دوبیتی یکی از بیت‌ها را انتخاب می‌کند. (یک بیت Enable نیز برای فعال کردن مدار استفاده می‌شود).

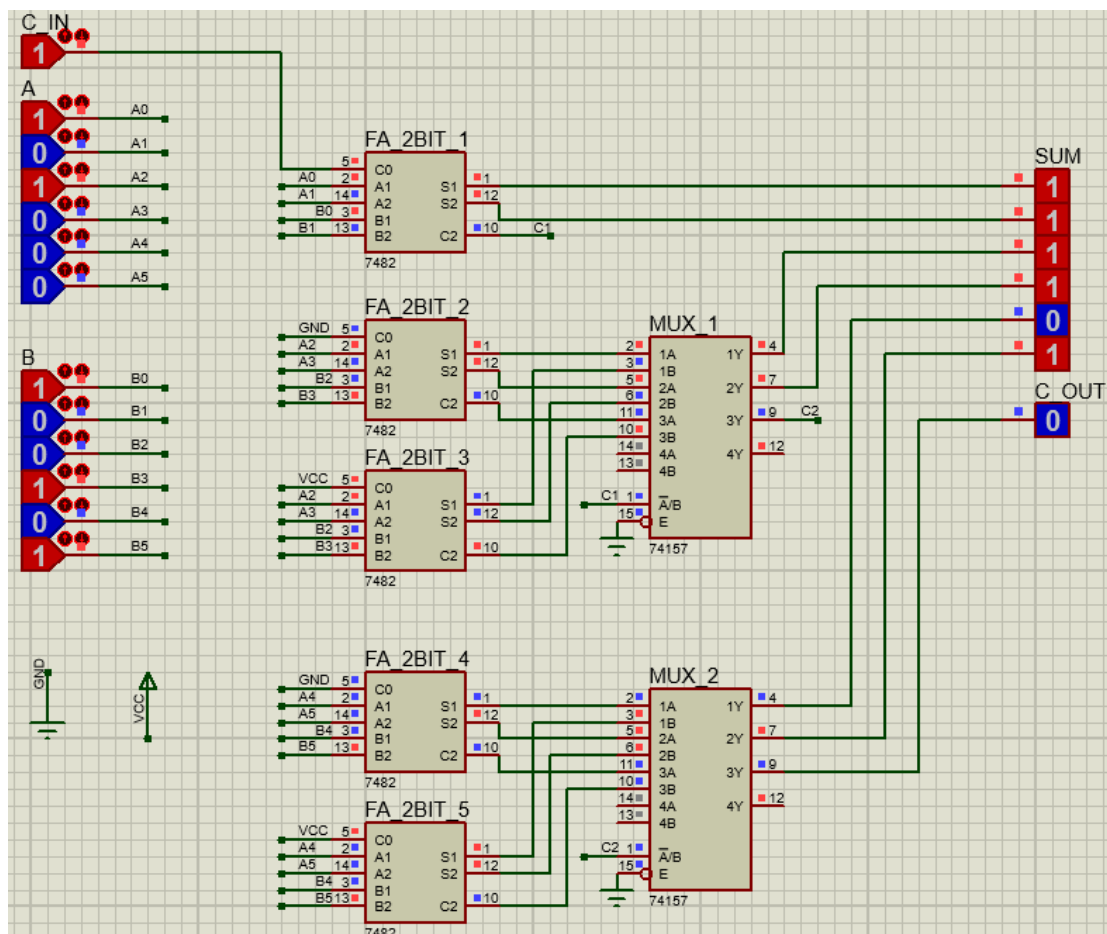
با توجه به فرم کلی‌ای که بالاتر برای مدار مشخص کردیم، پایه‌سازی مدار به شکل زیر خواهد بود:



شکل ۲ مدار جمع‌کننده‌ی ۶ بیتی carry select adder در پروتئوس

خروجی مدار

در این قسمت یک نمونه ورودی و خروجی برای این مدار نمایش داده شده است:



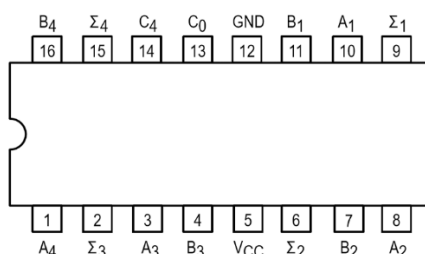
شکل ۳ جمع دو عدد ۴ و ۴۱ با بیت نقلی ۱

پیاده‌سازی مدار به صورت فیزیکی:

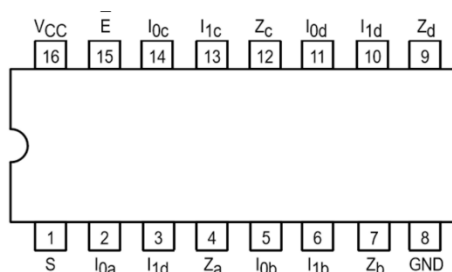
مداری را که در پروتئوس پیاده‌سازی کردیم بر روی بردبورد نیز به صورت فیزیکی آماده کردیم.

تراشه‌های مورد استفاده

- ۴-bit full adder: ۷۴۸۳



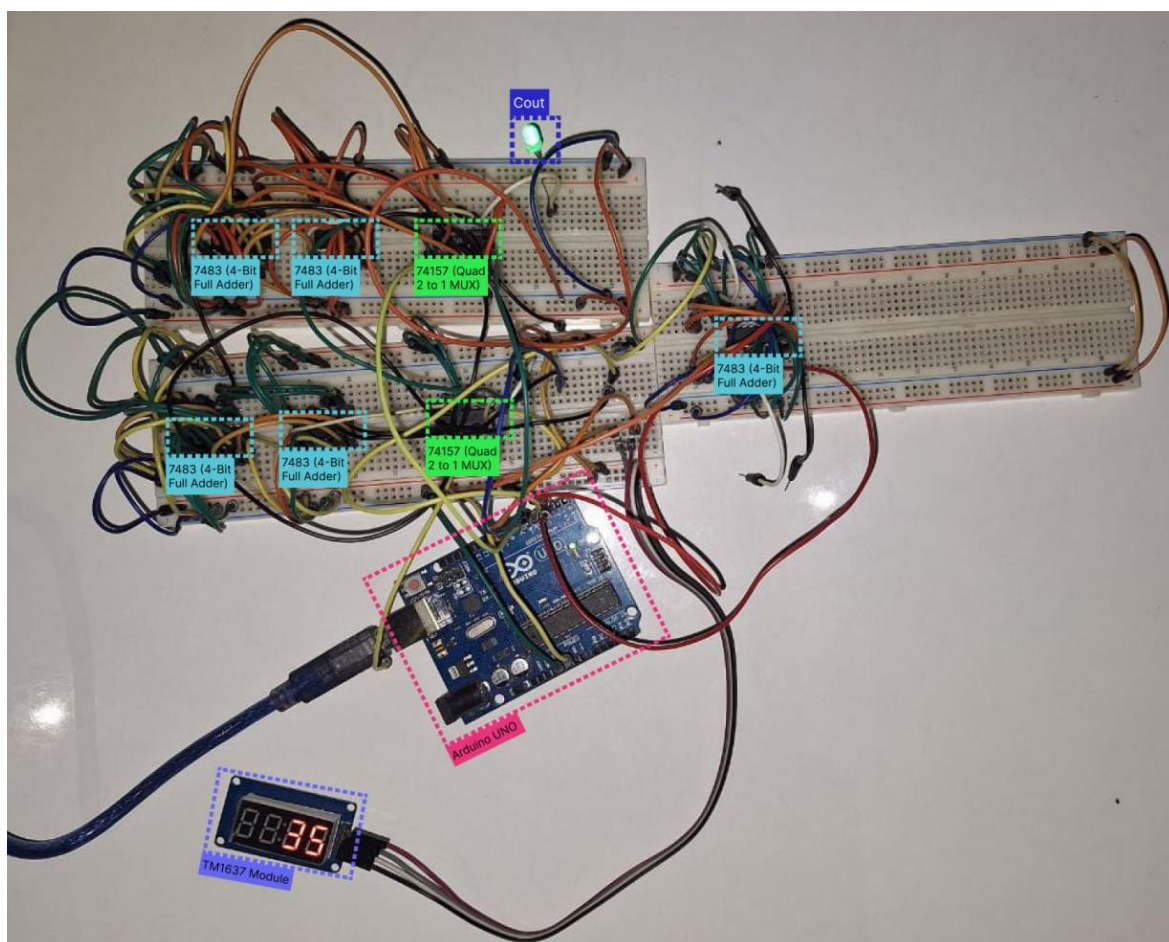
- Quadric ۲-to-۱ multiplexer: ۷۴۱۵۷



توضیحات مدار

به دلیل کمبود تعداد جمع‌کننده‌ی دوبیتی از جمع‌کننده‌ی ۴بیتی به جای این تراشه استفاده کردیم. برای این کار دو رقم پرارزش ورودی‌ها را صفر قرار داده و از رقم سوم خروجی به عنوان cout استفاده کردیم. خروجی مدار به وسیله‌ی seven segment و یک LED (بیت نقلی) نمایش داده شده است.

تصویر مدار پیاده‌سازی شده در ادامه آمده است:



شکل ۴ مدار جمع‌کننده ۶ بیتی carry select adder

نمایش خروجی روی Seven Segment

برای نمایش دادن خروجی با ظاهری بهتر، به جای استفاده از LED از ماژول TM1637 استفاده کردیم. اتصالات آن به این صورت است که پین‌های CLK و DIO ماژول به ترتیب به پین‌های ۸ و ۹ آردوینو، و ۶ بیت خروجی نیز به ترتیب از بیت کم‌ارزش به پرارزش به پین‌های ۲ تا ۷ متصل می‌شوند. قطعه کد استفاده شده نیز در ادامه آمده است:

```
#include <TM1637Display.h>

#define CLK 8
#define DIO 9

TM1637Display display(CLK, DIO);

const int binPins[6] = {2, 3, 4, 5, 6, 7};

void setup() {
    for (int i = 0; i < 6; i++) {
        pinMode(binPins[i], INPUT);
    }

    display.setBrightness(0x0f);
}

void loop() {
    int binaryInput = 0;

    for (int i = 0; i < 6; i++) {
        binaryInput |= digitalRead(binPins[i]) << i;
    }

    display.showNumberDec(binaryInput);

    delay(100);
}
```

شکل ۵ کد استفاده شده در آردوینو



شکل ۶ ماژول استفاده شده برای نمایش خروجی دهدهی