

Tytuł: Warblade

Autorzy: **Natalia Pluta (NP)**, **Hubert Mucha (HM)**

Ostatnia modyfikacja: 15.09.2021

1.	Repozytorium git	2
2.	Wstęp	2
3.	Specyfikacja	3
3.1.	Opis ogólny algorytmu	3
3.2.	Tabela zdarzeń	3
3.3.	Moduł: main	4
3.3.1.	Schemat blokowy.....	4
3.3.2.	Porty	4
a)	vga, output	4
b)	sseg, output.....	4
c)	uart, input, output.....	5
d)	uart, input.....	5
e)	uart, output	5
3.3.3.	Interfejsy.....	5
a)	vga	5
b)	en_x_missiles and en_y_missiles	5
c)	level	6
d)	draw_ship_1 and draw_ship_2 to enemies (d2s).....	6
e)	draw_ship_1 and draw_ship_2 to text_box (d2t).....	6
f)	key_control_1 to draw_ship_1 (kc)	6
g)	key_control_2 to draw_ship_2 (kc)	6
3.4.	Rozprowadzenie sygnału zegara.....	7
4.	Implementacja.....	7
4.1.	Lista zignorowanych ostrzeżeń Vivado.	7
4.2.	Wykorzystanie zasobów	8
4.2.1.	Tabela z wykorzystania zasobów	8
4.3.	Marginesy czasowe	8
4.3.1.	Marginesy czasowe (WNS) dla setup i hold.	8
5.	Film.....	8

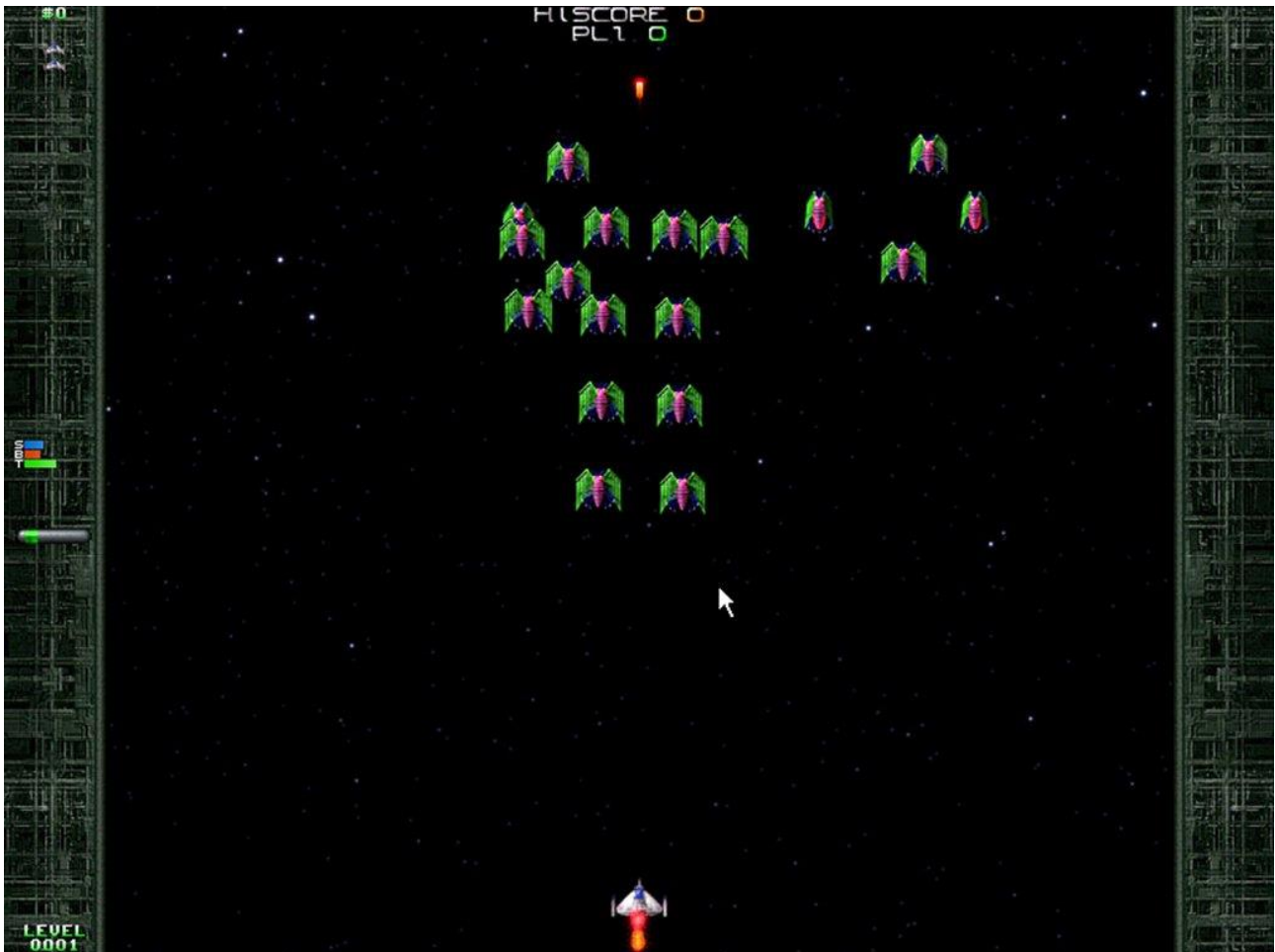
1. Repozytorium git

<https://github.com/hubertmuch/Warblade>

2. Wstęp

Gra Warblade bazuje na grze o tym samym tytule z 2003 roku wydanej przez Edgara M. Więcej informacji pod linkiem: <https://en.wikipedia.org/wiki/Warblade>.

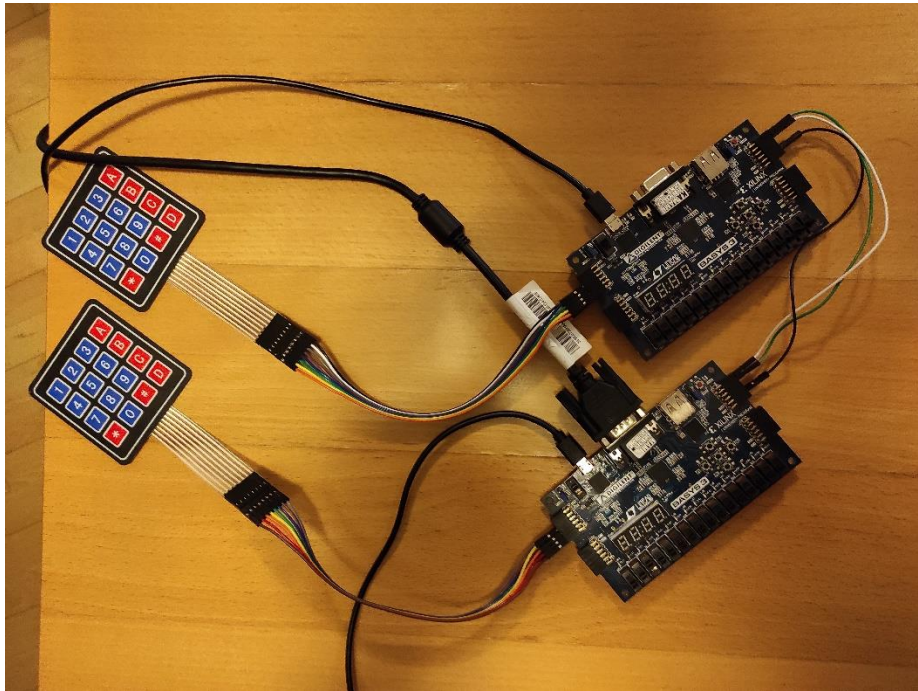
Na poniższej grafice przedstawiona jest gra która była inspiracją podczas realizacji naszego projektu.



3. Specyfikacja

3.1. Opis ogólny algorytmu

Gra rozpoczyna się na pierwszym poziomie i w wersji obecnej 1.0 zaimplementowane są jeszcze poziomy drugi i trzeci. Celem graczy jest zestrzelenie statków przeciwnika jednocześnie samemu unikając zestrzelenia przez wrogie pociski. Po zestrzeleniu wszystkich przeciwników na danym poziomie, poziom zwiększa się o jeden, a przeciwnicy odradzają się ponownie i poruszają się nową unikatową ścieżką.



Gracze do sterowania używają klawiatury membranowej typu 4x4, płytki komunikują się między sobą za pomocą Uart-a.

3.2. Tabela zdarzeń

Zdarzenie	Kategoria	Reakcja systemu
Przycisk BTND	Sterowanie	Przycisk resetu
Przycisk „7”	Sterowanie	Przemieszczenie statku gracza w lewo
Przycisk „8”	Sterowanie	Przemieszczenie statku gracza w prawo
Przycisk „3”	Sterowanie	Statek gracza wypuszcza pocisk
Dowolny Przycisk	Informacja	Wyświetlenie na wyświetlaczu 7-segmentowym symbolu naciśniętego przycisku
Trafienie pociskiem gracza statku przeciwnika	Gra	Przeciwnik znika i nie pojawia się dalej na danym poziomie
Trafienie pociskiem przeciwnika statku gracza	Gra	Gracz traci jedno życie
Gracz traci ostatnie życie	Gra	Gracz znika z pola gry, nie może strzelać. Drugi gracz nadal może kontynuować rozgrywkę.

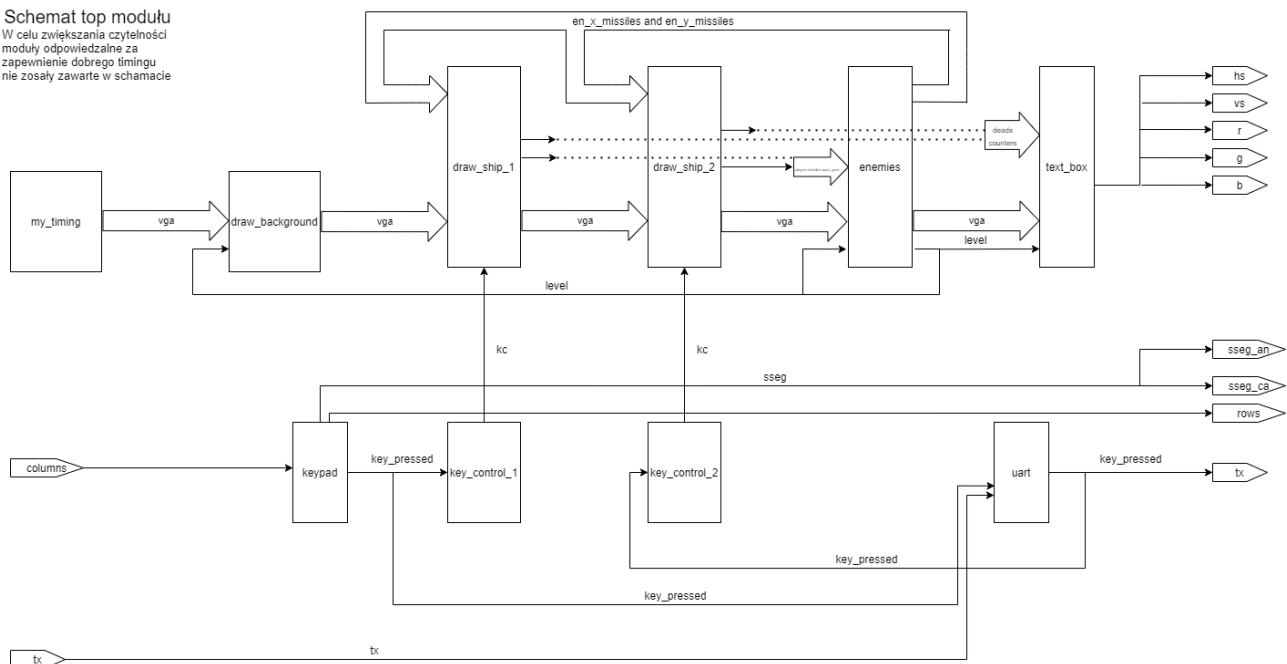
Obaj gracze stracili wszystkie życia	Gra	Statku dwóch graczy nie są widocznie na ekranie. Wyświetlany jest napis <i>game over</i> . Gra wymaga zresetowania.
Wszystkie statki przeciwnika zostały zestrzelone	Gra	Poziom gry zwiększa się o jeden, nowe statki przeciwnika pojawiają się, kolory tła zmieniają się.

3.3. Moduł: main

Osoba odpowiedzialna: HM

3.3.1. Schemat blokowy

Schemat top modułu
W celu zwiększenia czytelności moduły odpowiedzialne za zapewnienie dobrego timingu nie zostały zawarte w schemacie



3.3.2. Porty

a) vga, output

nazwa portu	opis
vga_vs	sygnał synchronizacji pionowej VGA
vga_hs	sygnał synchronizacji poziomej VGA
vga_r	składowa 4-bitowa koloru czerwonego
vga_g	składowa 4-bitowa koloru zielonego
vga_b	składowa 4-bitowa koloru niebieskiego

b) sseg, output

nazwa portu	opis
sseg_an	sygnał włączenia wyświetlacza 7-segmentowego
sseg_ca	sygnał sterowania wyświetlacza 7-segmentowego

c) *uart, input, output*

nazwa portu	opis
tx	sygnał transmisji danych
rx	Sygnał odbioru danych

d) *uart, input*

nazwa portu	opis
columns	pin klawiatury typu matrix 4x4, wartość kolumny

e) *uart, output*

nazwa portu	opis
rows	pin klawiatury typu matrix 4x4, wartość rzędu

3.3.3. Interfejsy**a) *vga***

nazwa sygnału	opis
vga_vsync	sygnał synchronizacji pionowej VGA
vga_hsync	sygnał synchronizacji poziomej VGA
vga_vcount [10:0]	licznik pionowy dla generatora pixeli
vga_hcount [10:0]	licznik poziomy dla generatora pixeli
vga_vblnk	sygnał wygaszenia pionowego
vga_hblnk	sygnał wygaszenia poziomego
vga_rgb	sygnał koloru pixela RGB

b) *en_x_missiles and en_y_missiles*

nazwa sygnału	opis
en_x_missile_group [10:0]	pozycja x pocisku przeciwnika numer 1
en_x_missile_group [21:11]	pozycja x pocisku przeciwnika numer 2
en_x_missile_group [32:22]	pozycja x pocisku przeciwnika numer 3
en_x_missile_group [43:33]	pozycja x pocisku przeciwnika numer 4
en_x_missile_group [54:44]	pozycja x pocisku przeciwnika numer 5
en_y_missile_group [10:0]	pozycja y pocisku przeciwnika numer 1
en_y_missile_group [21:11]	pozycja y pocisku przeciwnika numer 2
en_y_missile_group [32:22]	pozycja y pocisku przeciwnika numer 3
en_y_missile_group [43:33]	pozycja y pocisku przeciwnika numer 4
en_y_missile_group [54:44]	pozycja y pocisku przeciwnika numer 5

c) level

nazwa sygnału	opis
level	numer obecnego poziomu
level_change	sygnał zmiany poziomu

d) draw_ship_1 and draw_ship_2 to enemies (d2s)

nazwa sygnału	opis
d2s_xpos_missile_1	pozycja x pocisku gracza numer 1
d2s_ypos_missile_1	pozycja y pocisku gracza numer 1
d2s_xpos_missile_2	pozycja x pocisku gracza numer 2
d2s_ypos_missile_2	pozycja y pocisku gracza numer 2

e) draw_ship_1 and draw_ship_2 to text_box (d2t)

nazwa sygnału	opis
d2t_dead_count_1	licznik śmierci gracza numer 1
d2t_dead_count_2	licznik śmierci gracza numer 2

f) key_control_1 to draw_ship_1 (kc)

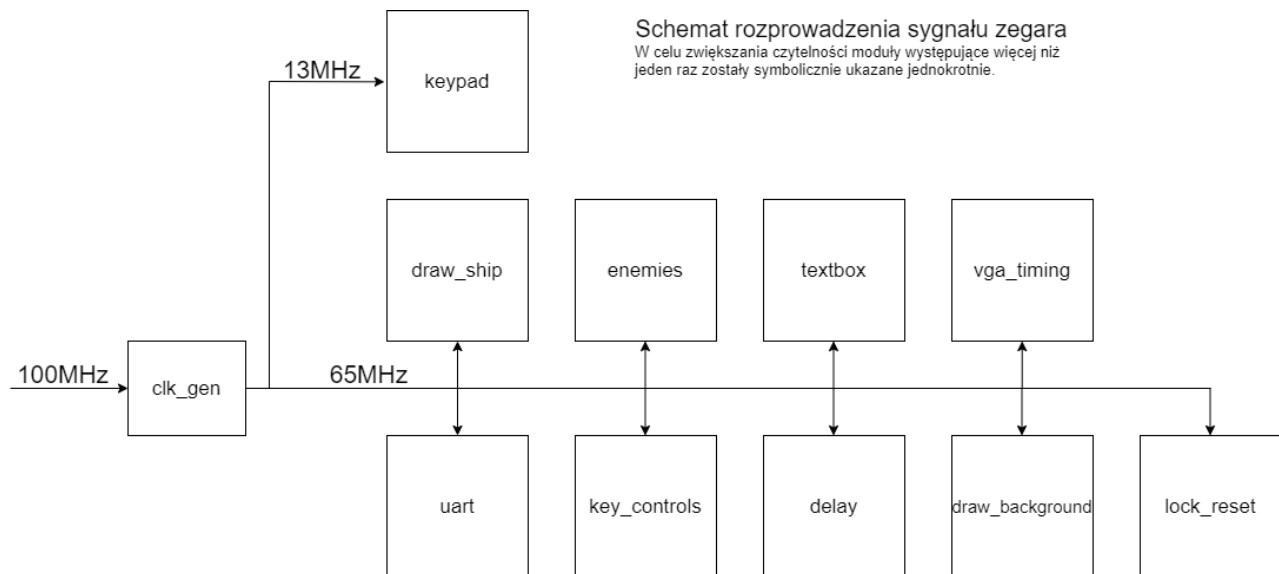
nazwa sygnału	opis
kc_left_control_1	sygnał „lewo” gracza pierwszego
kc_right_control_1	sygnał „prawo” gracza pierwszego
kc_shot_control_1	sygnał „strzał” gracza pierwszego

g) key_control_2 to draw_ship_2 (kc)

nazwa sygnału	opis
kc_left_control_2	sygnał „lewo” gracza drugiego
kc_right_control_2	sygnał „prawo” gracza drugiego
kc_shot_control_2	sygnał „strzał” gracza drugiego

3.4. Rozprowadzenie sygnału zegara

Osoba odpowiedzialna: NP



4. Implementacja

4.1. Lista zignorowanych ostrzeżeń Vivado.

Identyfikator ostrzeżenia	Liczba wystąpień	Uzasadnienie
Synth 8-6014	41	Ostrzeżenie wynikające z nieaktualnej wersji Vivado
Synth 8-332	67	Ostrzeżenie wynikające z nieaktualnej wersji Vivado
**DRC CHECK-3	2	Ostrzeżenie mówiące o tym, że Vivado osiągnęło limit 20 warningów zarówno dla ostrzeżenia DRC o identyfikatorze DRC: REQ-1839 oraz REQ-1840. Wyjaśnienia tych ostrzeżeń są podane poniżej.
**DRC REQ-1839	20	Ostrzeżenie wynikające z użycia w module lock_reset asynchronicznego sygnału wejściowego locked, w efekcie czego może powstać asynchroniczny sygnał wyjściowy rst_out. Vivado rozpoznaje to jako możliwość powstania problemu w dalszych modułach z wystąpieniem asynchronicznego resetu. Moduł locked (implementacja z zajęć – kontroler resetu) jest wymagany, aby prawidłowo rozprowadzić sygnał resetu we wszystkich modułach w projekcie. Jednakże w każdym module blok proceduralny always@ (posedge clk) umożliwia tylko reset synchroniczny .
**DRC REQ-1840	20	Ostrzeżenie wynikające z użycia w module lock_reset asynchronicznego sygnału wejściowego locked, w efekcie czego może powstać asynchroniczny sygnał wyjściowy rst_out. Vivado rozpoznaje to jako możliwość powstania problemu w dalszych modułach z wystąpieniem asynchronicznego resetu. Moduł locked (implementacja z zajęć – kontroler resetu) jest wymagany, aby prawidłowo rozprowadzić sygnał resetu we wszystkich modułach w projekcie. Jednakże w każdym module blok proceduralny always@ (posedge clk) umożliwia tylko reset synchroniczny .
*DRC DPIP-1	1	Ostrzeżenie związane z wykonywaniem bardziej skomplikowanych obliczeń matematycznych (mnożenia) w module main_gen. Vivado proponuje wykorzystanie pipeline'u w celu zwiększenia wydajności.
*DRC DPOP-1	1	Ostrzeżenie związane z wykonywaniem bardziej skomplikowanych obliczeń matematycznych (mnożenia) w module main_gen. Vivado proponuje wykorzystanie pipeline'u w celu zwiększenia wydajności oraz zmniejszenia poboru mocy.

*DRC DPOP-2	1	Ostrzeżenie związane z wykonywaniem bardziej skomplikowanych obliczeń matematycznych (mnożenia) w module main_gen. Vivado proponuje wykorzystanie pipeline w celu zwiększenia wydajności oraz zmniejszenia poboru mocy.
-------------	---	---

* Te ostrzeżenia nie pojawiają się przy każdorazowym generowaniu bitstreama (jednak zostały one wliczone do raportu kontrolnego).

** Podczas generowania bitstreamu ostrzeżenia: DRC-CHECK-3, DRC REQ-1839 oraz DRC REQ-1840 są wysyłane powtórnie (te same błędy zostały już zgłoszone po implementacji), więc nie zostały one podwójnie policzone w raporcie kontrolnym.

4.2. Wykorzystanie zasobów

4.2.1. Tabela z wykorzystania zasobów

Resource	Utilization	Available	Utilization %
LUT	2328	20800	11.19
LUTRAM	9	9600	0.09
FF	2782	41600	6.69
BRAM	19	50	38.00
DSP	1	90	1.11
IO	38	106	35.85
BUFG	3	32	9.38
MMCM	1	5	20.00

4.3. Marginesy czasowe

4.3.1. Marginesy czasowe (WNS) dla setup i hold.

Setup:

Worst Negative Slack – 2,265 ns

Hold:

Worst Hold Slack – 0,034 ns

5. Film.

Link do ściągnięcia filmu:

https://drive.google.com/file/d/16LAdFuIN_4uUwHMnYT1RPveKERys8hU5/view