

Signal	0 ns	2 ns	4 ns	6 ns	8 ns
/alu_module/x	00000100	80001000	80010000	80000000	00040000
/alu_module/y	00001101	00000001	80001001	00000001	00003001
/alu_module/add_sub					
/alu_module/add_sub_out	00001201	80001001	00011001	7FFFFFFF	0003CFFF
/alu_module/func	0	1	2		3
/alu_module/logic_func	0	1	2		0
/alu_module/logic_out	00000100	80001001	00011001	80000001	00000000
/alu_module/zero					
/alu_module/overflow					
/alu_module/output	00001101	00000001	00011001	7FFFFFFF	00000000

