

FUNDAMENTOS DE COMPUTADORES 1º Curso del Grado en Ingeniería Informática

PRÁCTICA 6

Implementación de un circuito combinacional usando una descripción algorítmica mediante VHDL

Objetivos

- Describir el funcionamiento de un sistema combinacional de forma algorítmica.
- Iniciación en el manejo del entorno ISE WebPACK de Xilinx.
- Introducción a la descripción de sistemas digitales en VHDL.
- Uso de un visualizador de 7 segmentos conectado a la placa de desarrollo.

Material disponible

- PC con el paquete de software Xilinx ISE WebPACK instalado.
- Tarjeta de desarrollo Xilinx Spartan-3E.
- Visualizador de 7 segmentos para placa Xilinx Spartan 3E.

Especificaciones

Un máquina expendedora de comida preparada recibe por un lado, codificado en cuatro bits en BCD (D3 D2 D1 D0), el dinero introducido (que puede ir de 0 a 9 euros) y por otro recibe codificado el producto que el usuario ha seleccionado, según la tabla adjunta. Si cada producto cuesta lo que se indica en la tabla, diseñar un circuito que visualice en un display de 7 segmentos cuánto dinero falta o sobra, y una salida **F** que indique con un "1" cuando falta dinero.

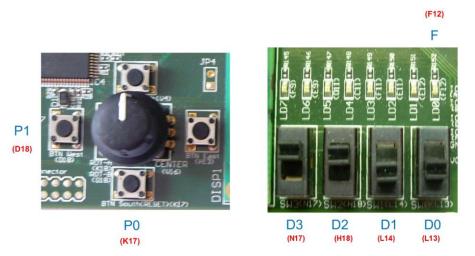
PRODUCTO	CODIFICACION RECIBIDA (P1 P0)	PRECIO (EN EUROS)
Coca Cola	00	2
Patatas fritas	01	3
Postre dulce	10	5
Albóndigas	11	6

Proceso operativo

- 1. Haciendo uso del entorno *Xilinx ISE WebPack*, modelar el circuito mediante VHDL, teniendo en cuenta que:
 - a. Si es necesaria alguna operación de resta, ésta puede realizarse así:
 - A <= B C:
 - b. La descripción del circuito se hará de forma algorítmica (pueden usarse las estructuras que se deseen: *if..then*, *case*, *with..select*, etc.). No se admite detallar todas las combinaciones una por una ni realizar tablas de verdad.
- 2. Ejecutar la simulación del fichero VHDL generado en el apartado 1, poniendo diferentes combinaciones de dinero y producto, para comprobar los resultados.
- 3. Implementar en el laboratorio el circuito del apartado 1 haciendo uso de la tarjeta de desarrollo Spartan-3E de Xilinx y comprobar su correcto funcionamiento. En el

archivo de restricciones deben usarse los conectores J1 y J2 situados a la derecha de la placa Xilinx para la conexión del visualizador de 7 segmentos.

Las entradas y la salida que indica si el dinero es a devolver se colocarán tal como se muestra en la siguiente figura:



Las salidas que controlan el visualizador de 7 segmentos se enviarán a los conectores J1 y J2. La distribución de las 7 conexiones (a,b,c,d,e,f,g) del visualizador se encuentran indicadas en el propio visualizador.