Universidad de Huelva

FUNDAMENTOS DE COMPUTADORES

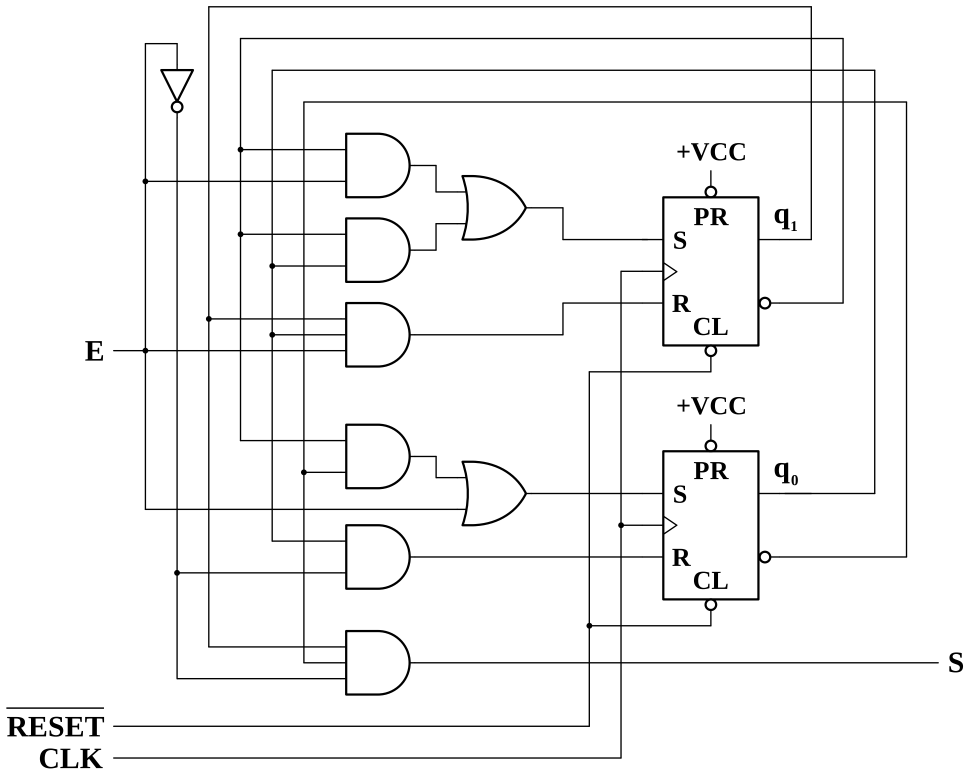
1° Curso del Grado en Ingeniería Informática

TEMA 6

Problemas resueltos

Problemas resueltos del tema 6

1. Analizar el siguiente sistema secuencial con flip-flops SR, obteniendo su diagrama de estados.



Solución:

En primer lugar, a partir del diagrama lógico se obtienen las ecuaciones de excitación de los biestables y de la salida, que son las siguientes:

$$\mathbf{S_1 = \overline{q}_1 E + \overline{q}_1 q_0}$$
$$\mathbf{R_1 = q_1 q_0 E}$$
$$\mathbf{S_0 = \overline{q}_1 \overline{q}_0 + E}$$
$$\mathbf{R_0 = q_0 \overline{E}}$$
$$\mathbf{S = q_1 \overline{q}_0 \overline{E}}$$

Seguidamente, a partir de las ecuaciones de excitación de los biestables se obtienen las ecuaciones de estado de los mismos.

$$\mathbf{Q_1 = S_1 + \overline{R}_1 q_1 = \overline{q}_1 E + \overline{q}_1 q_0 + \overline{q_1 q_0 E}\, q_1 = \overline{q}_1 E + \overline{q}_1 q_0 + (\overline{q}_1 + \overline{q}_0 + \overline{E}) q_1 =}$$

$$\mathbf{= \overline{q}_1 E + \overline{q}_1 q_0 + q_1 \overline{q}_0 + q_1 \overline{E}}$$

$$\mathbf{Q_0 = S_0 + \overline{R}_0 q_0 = \overline{q}_1 \overline{q}_0 + E + \overline{q_0 \overline{E}}\, q_0 = \overline{q}_1 \overline{q}_0 + E + (\overline{q}_0 + E) q_0 =}$$

$$\mathbf{= \overline{q}_1 \overline{q}_0 + E + q_0 E = \overline{q}_1 \overline{q}_0 + E}$$

Tomando como base las ecuaciones de estado y de salida obtenidas anteriormente, se representa la tabla de transición del circuito.

q_1q_0 \ E	0	1
00	01,0	11,0
01	10,0	11,0
10	10,1*	11,0
11	10,0	01,0

$\mathbf{Q_1Q_0,\ S}$

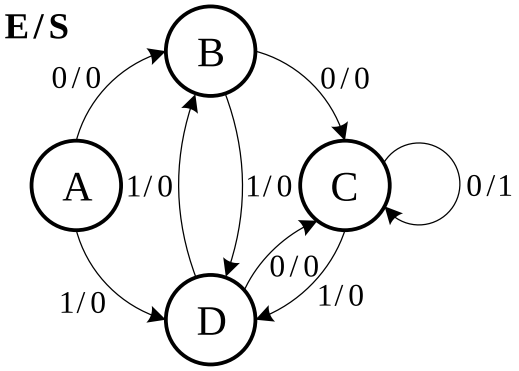
A continuación se establece un asignamiento de estados, que en este caso es el que se muestra seguidamente:

q_1	q_0	Estado
0	0	A
0	1	B
1	0	C
1	1	D

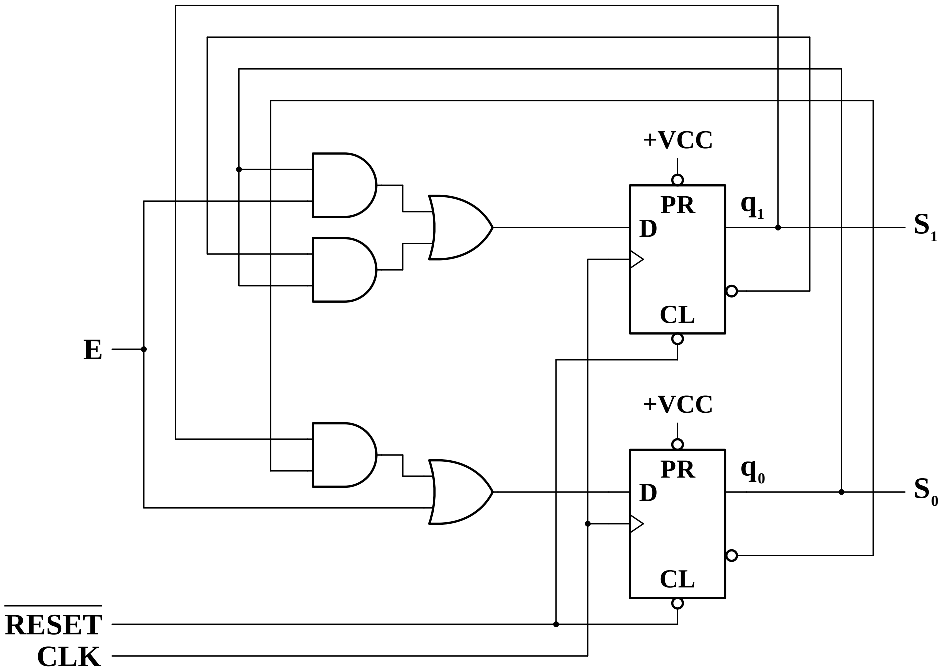
Aplicando a la tabla de transición el asignamiento de estados anterior se obtiene la tabla de estados del circuito.

	E = 0	E = 1
A	B,0	D,0
B	C,0	D,0
C	C,1*	D,0
D	C,0	B,0

Finalmente, a partir de la tabla de estados se obtiene el diagrama de estados que es el siguiente.



2. Analizar el siguiente sistema secuencial con flip-flops D, obteniendo su diagrama de estados.



Solución:

En primer lugar, a partir del diagrama lógico se obtienen las ecuaciones de excitación de los biestables y de la salida, que son las siguientes:

$$\mathbf{D_1 = q_0E + \overline{q}_1q_0}$$
$$\mathbf{D_0 = q_1\overline{q}_0 + E}$$
$$\mathbf{S_1 = q_1}$$
$$\mathbf{S_0 = q_0}$$

Seguidamente, a partir de las ecuaciones de excitación de los biestables se obtienen las ecuaciones de estado de los mismos.

$$\mathbf{Q_1 = D_1 = q_0E + \overline{q}_1q_0}$$
$$\mathbf{Q_0 = D_0 = q_1\overline{q}_0 + E}$$

Tomando como base las ecuaciones de estado y de salida obtenidas anteriormente, se representa la tabla de transición del circuito.

q_1q_0 \ E	0	1	$S_1 S_0$
00	00*	01	00
01	10	11	01
10	01	01	10
11	00	11*	11

$\mathbf{Q_1Q_0}$

A continuación se establece un asignamiento de estados, que en este caso es el que se muestra seguidamente:

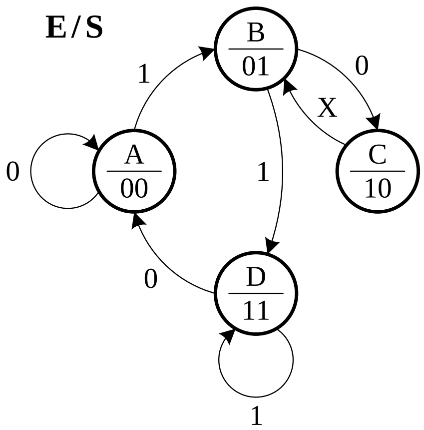
q_1	q_0	Estado
0	0	A
0	1	B
1	0	C
1	1	D

Aplicando a la tabla de transición el asignamiento de estados anterior se obtiene la tabla de estados del circuito.

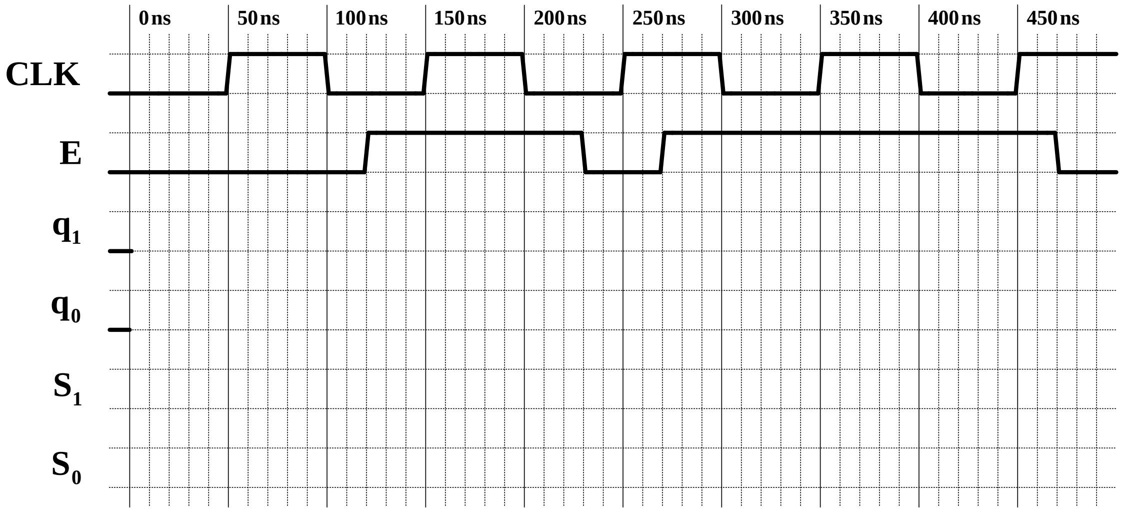
q_1q_0 \ E	0	1	$S_1 S_0$
A	A*	B	00
B	C	D	01
C	B	B	10
D	A	D*	11

$\mathbf{Q_1Q_0}$

Finalmente, a partir de la tabla de estados se obtiene el diagrama de estados que es el siguiente.

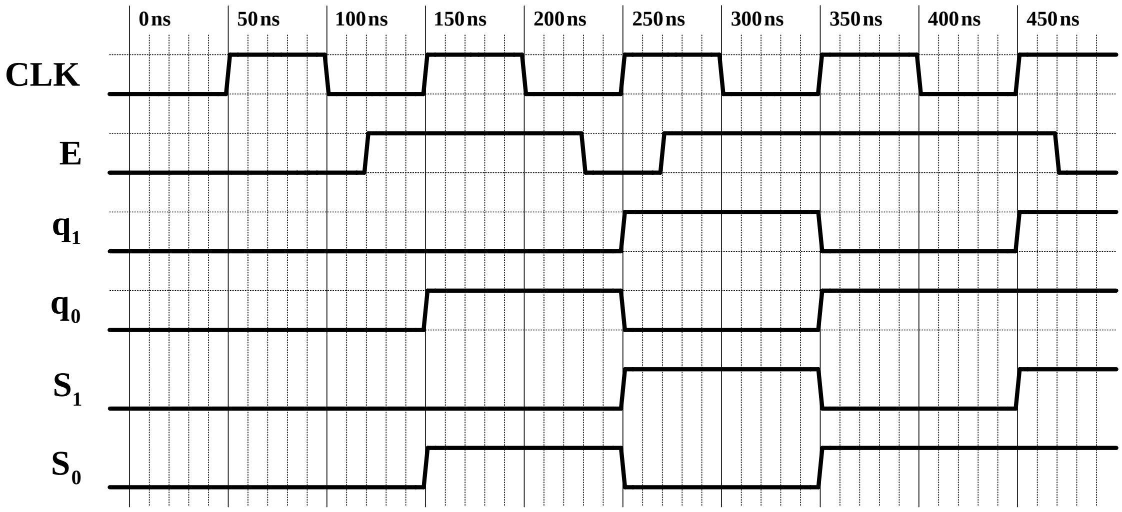


3. Completar el siguiente cronograma para el circuito del ejercicio anterior suponiendo que éste posee un retardo de 0 ns.

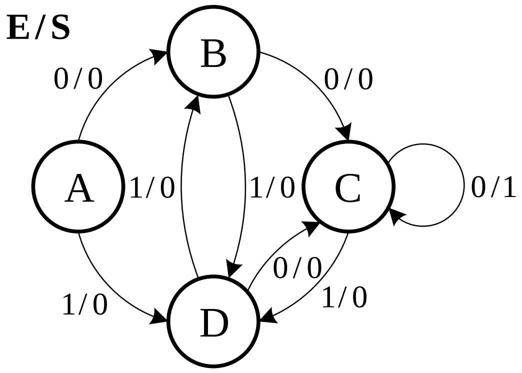


Solución:

Observando el diagrama de estados y la tabla de transición del circuito completamos el cronograma, teniendo en cuenta que el sistema solo puede cambiar de estado en los flancos de subida de la señal de reloj. El cronograma quedaría como sigue:



4. Diseñar un sistema secuencial cuyo funcionamiento se corresponda con el siguiente diagrama de estados usando flip-flops tipo SR.



Solución:

Para el diseño del sistema realizaremos el siguiente asignamiento de estados:

Estado	q_1	q_0
A	0	0
B	0	1
C	1	0
D	1	1

La tabla de estados correspondiente será:

q_1	q_0	E	Q_1	Q_0	S	S_1	R_1	S_0	R_0
0	0	0	0	1	0	0	X	1	0
0	0	1	1	1	0	1	0	1	0
0	1	0	1	0	0	1	0	0	1
0	1	1	1	1	0	1	0	X	0
1	0	0	1	0	1	X	0	0	X
1	0	1	1	1	0	X	0	1	0
1	1	0	1	0	0	X	0	0	1
1	1	1	0	1	0	0	1	X	0

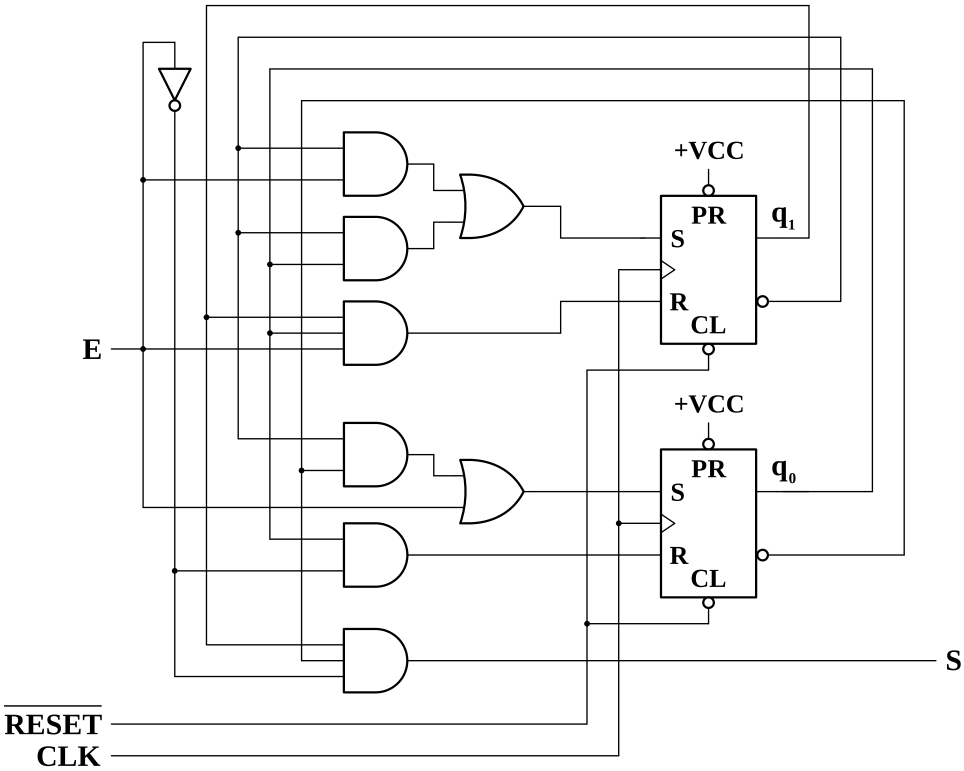
A partir de la tabla de estados se obtienen las expresiones canónicas numéricas de las entradas de los biestables y de la salida.

$$\mathbf{S_1 = \Sigma_3(1,2,3) + \Sigma_\phi(4,5,6)}$$
$$\mathbf{R_1 = \Sigma_3(7) + \Sigma_\phi(0)}$$
$$\mathbf{S_0 = \Sigma_3(0,1,5) + \Sigma_\phi(3,7)}$$
$$\mathbf{R_0 = \Sigma_3(2,6) + \Sigma_\phi(4)}$$
$$\mathbf{S = \Sigma_3(4)}$$

Simplificando por Karnaugh las funciones anteriores se obtienen las siguientes expresiones mínimas:

$$\mathbf{S_1 = \overline{q}_1 E + \overline{q}_1 q_0}$$
$$\mathbf{R_1 = q_1 q_0 E}$$
$$\mathbf{S_0 = \overline{q}_1 \overline{q}_0 + E}$$
$$\mathbf{R_0 = q_0 \overline{E}}$$
$$\mathbf{S = q_1 \overline{q}_0 \overline{E}}$$

Por último, el diagrama lógico del circuito será el representado en la siguiente página.



5. A un circuito digital se le aplican dos señales $\mathbf{E_1}$ y $\mathbf{E_0}$ y una señal de control periódica **CLK**. Con la salida de dicho circuito se debe controlar una señal **S**.

Las señales de entrada E_1 y E_0 están sincronizadas con la señal de control, de forma que las transiciones en las mismas siempre se producirán coincidiendo con los flancos de bajada de CLK y los valores adoptados por éstas serán evaluados por el circuito en los flancos de subida de dicha señal.

El funcionamiento del circuito debe ser el siguiente:

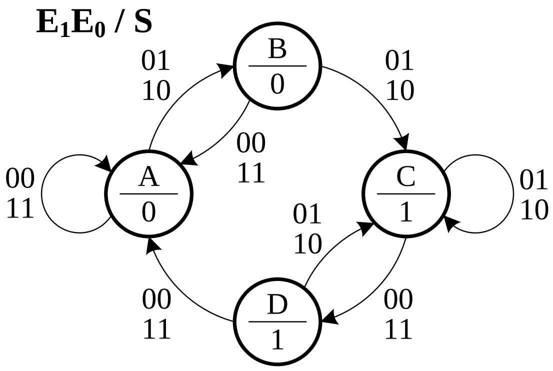
Cuando el valor de la salida sea 0, ésta pasará a valer 1 si durante dos evaluaciones consecutivas los valores de las entradas E1 y E0 son diferentes.

Cuando el valor de la salida sea 1, ésta pasará a valer 0 si durante dos evaluaciones consecutivas los valores de las entradas E1 y E0 coinciden.

Diseñar una máquina de Moore cuyo funcionamiento se corresponda con el descrito en las especificaciones anteriores usando flip-flops tipo T y puertas lógicas.

Solución:

El diagrama de estados del circuito descrito en las especificaciones será el representado en la página siguiente.



Para el diseño del sistema realizaremos el siguiente asignamiento de estados:

Estado	q_1	q_0
A	0	0
B	0	1
C	1	0
D	1	1

La tabla de estados correspondiente será:

q_1	q_0	E_1	E_0	Q_1	Q_0	S	T_1	T_0
0	0	0	0	0	0	0	0	0
0	0	0	1	0	1	0	0	1
0	0	1	0	0	1	0	0	1
0	0	1	1	0	0	0	0	0
0	1	0	0	0	0	0	0	1
0	1	0	1	1	0	0	1	1
0	1	1	0	1	0	0	1	1
0	1	1	1	0	0	0	0	1
1	0	0	0	1	1	1	0	1
1	0	0	1	1	0	1	0	0
1	0	1	0	1	0	1	0	0
1	0	1	1	1	1	1	0	1
1	1	0	0	0	0	1	1	1
1	1	0	1	1	0	1	0	1
1	1	1	0	1	0	1	0	1
1	1	1	1	0	0	1	1	1

A partir de la tabla de estados se obtienen las expresiones canónicas numéricas de las entradas de los biestables y de la salida.

$$\mathbf{T_1 = \Sigma_4(5,6,12,15)}$$

$$\mathbf{T_0 = \Sigma_4(1,2,4,5,6,7,8,11,12,13,14,15)}$$

$$\mathbf{S = \Sigma_4(8,9,10,11,12,13,14,15)}$$

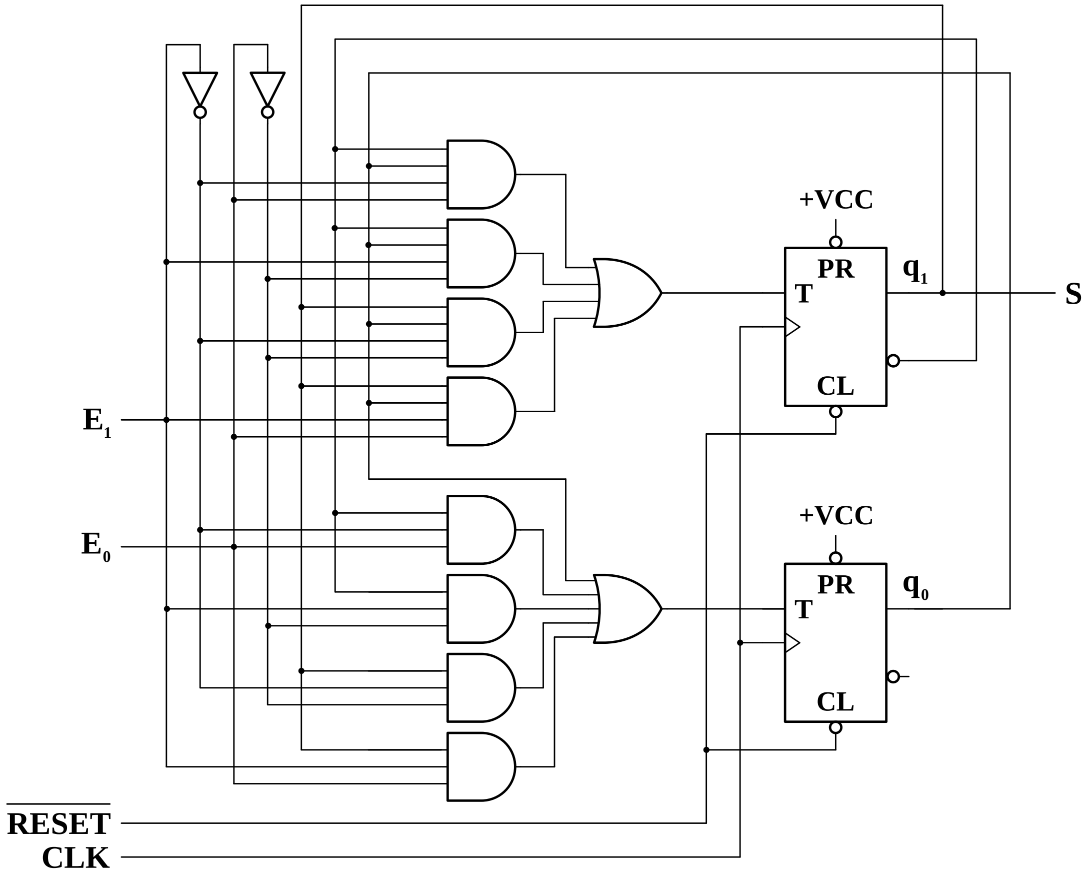
Simplificando por Karnaugh las funciones anteriores se obtienen las siguientes expresiones mínimas:

$$T_1 = \overline{q}_1 q_0 \overline{E}_1 E_0 + \overline{q}_1 q_0 E_1 \overline{E}_0 + q_1 q_0 \overline{E}_1 \overline{E}_0 + q_1 q_0 E_1 E_0$$

$$T_0 = q_0 + \overline{q}_1 \overline{E}_1 E_0 + \overline{q}_1 E_1 \overline{E}_0 + q_1 \overline{E}_1 \overline{E}_0 + q_1 E_1 E_0$$

$$S = q_1$$

Por último, el diagrama lógico del circuito será el siguiente:



6. Diseñar de un contador síncrono de tres con las siguientes características:

Cuenta en código Gray.

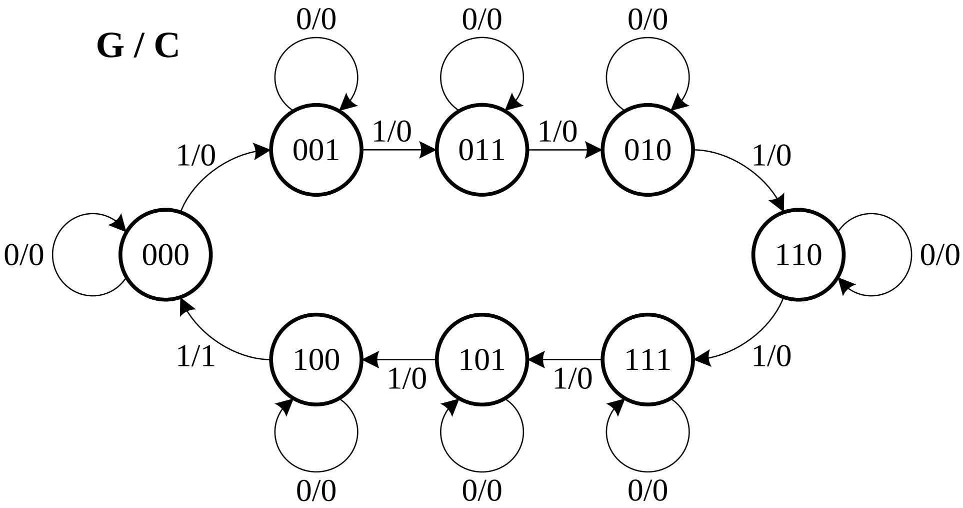
Habilitación de cuenta **G** activa a nivel alto.

Acarreo de cuenta **C** que se activa cuando el contador se encuentra en el último estado de la secuencia.

Para ello se utilizarán flip-flops tipo SR, un decodificador y puertas lógicas.

Solución:

El diagrama de estados del contador a diseñar será el siguiente:



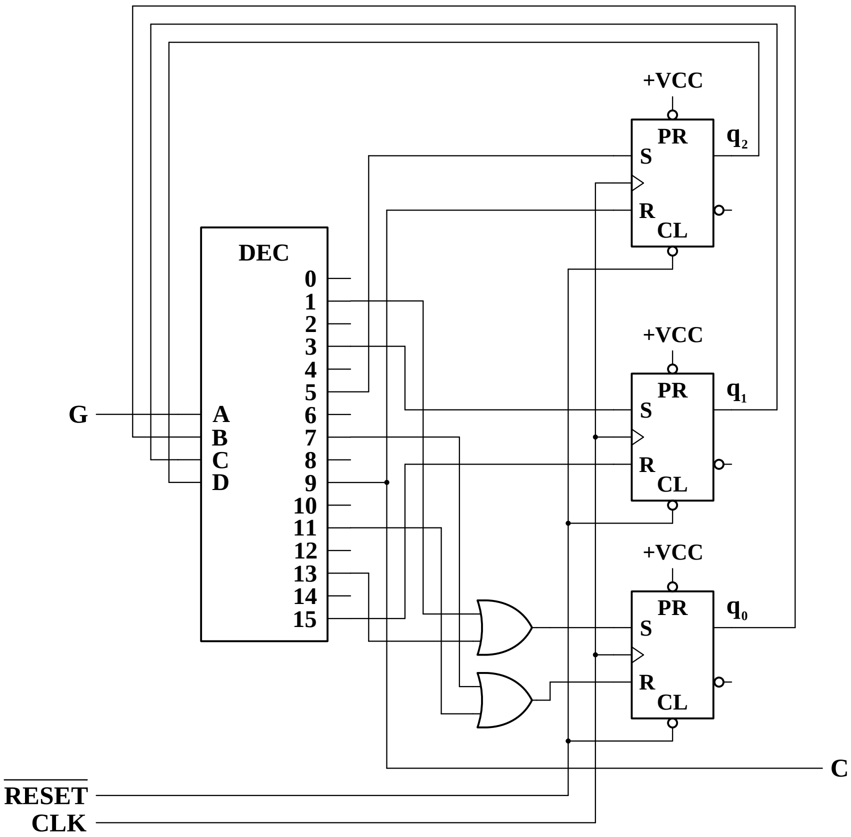
A partir de este diagrama obtenemos las tablas de transición y de excitación del contador.

q_2	q_1	q_0	G	Q_2	Q_1	Q_0	C	S_2	R_2	S_1	R_1	S_0	R_0
0	0	0	0	0	0	0	0	0	X	0	X	0	X
0	0	0	1	0	0	1	0	0	X	0	X	1	0
0	0	1	0	0	0	1	0	0	X	0	X	X	0
0	0	1	1	0	1	1	0	0	X	1	0	X	0
0	1	0	0	0	1	0	0	0	X	X	0	0	X
0	1	0	1	1	1	0	0	1	0	X	0	0	X
0	1	1	0	0	1	1	0	0	X	X	0	X	0
0	1	1	1	0	1	0	0	0	X	X	0	0	1
1	0	0	0	1	0	0	0	X	0	0	X	0	X
1	0	0	1	0	0	0	1	0	1	0	X	0	X
1	0	1	0	1	0	1	0	X	0	0	X	X	0
1	0	1	1	1	0	0	0	X	0	0	X	0	1
1	1	0	0	1	1	0	0	X	0	X	0	0	X
1	1	0	1	1	1	1	0	X	0	X	0	1	0
1	1	1	0	1	1	1	0	X	0	X	0	X	0
1	1	1	1	1	0	1	0	X	0	0	1	X	0

De la tabla de excitación anterior obtenemos las ecuaciones de excitación de los biestables, que son las siguientes:

$$\mathbf{S_2 = \Sigma_4(5) + \Sigma_\phi(8,10,11,12,13,14,15)}$$
$$\mathbf{R_2 = \Sigma_4(9) + \Sigma_\phi(0,1,2,3,4,6,7)}$$
$$\mathbf{S_1 = \Sigma_4(3) + \Sigma_\phi(4,5,6,7,12,13,14)}$$
$$\mathbf{R_1 = \Sigma_4(15) + \Sigma_\phi(0,1,2,8,9,10,11)}$$
$$\mathbf{S_0 = \Sigma_4(1,13) + \Sigma_\phi(2,3,6,10,14,15)}$$
$$\mathbf{R_0 = \Sigma_4(7,11) + \Sigma_\phi(0,4,5,8,9,12)}$$
$$\mathbf{C = \Sigma_4(9)}$$

Por último, el diagrama lógico del contador, implementado con biestables SR y un sistema combinacional realizado con decodificador y puertas, es el siguiente.

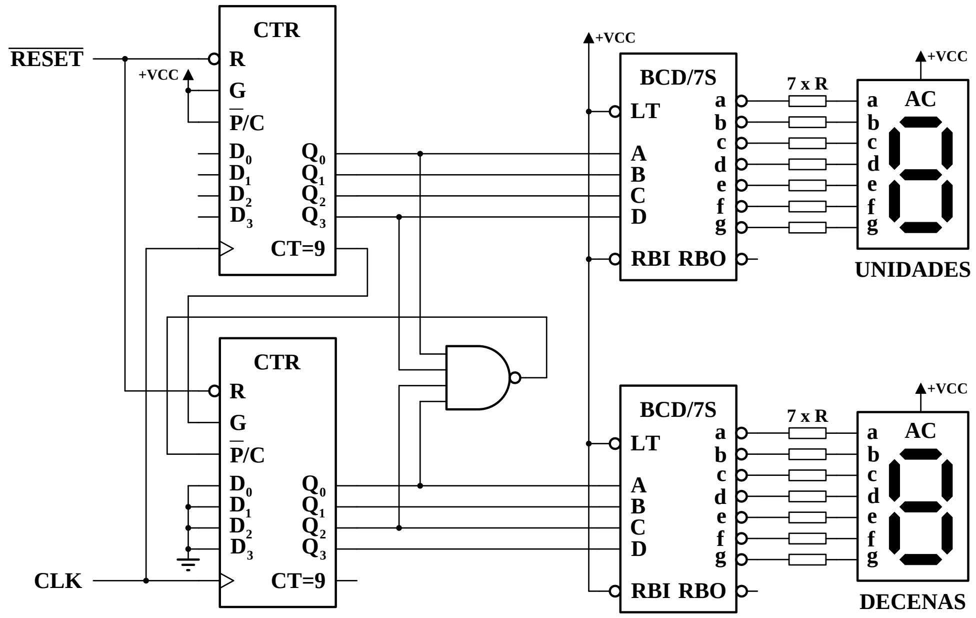


7. Sabiendo que se dispone de contadores BCD (con carga paralela, habilitación de cuenta y salida de acarreo de cuenta), de puertas lógicas, de conversores de BCD a siete segmentos, de displays, de resistencias y de una señal de reloj de frecuencia igual a 1 Hz, diseñar un segundero para un reloj digital.

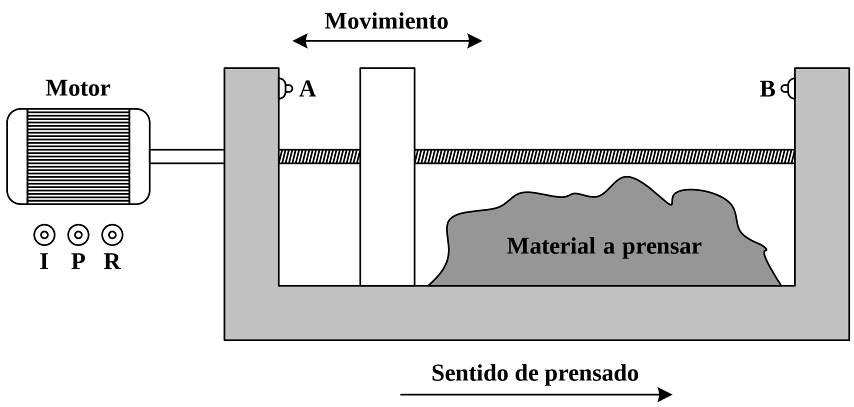
Solución:

Dado que un segundero no es más que un contador de módulo 60 (que cuenta entre 00 y 59) y que los contadores disponibles son de módulo 10, deberemos realizar una asociación de dos circuitos para aumentar la capacidad de cuenta de los mismos. Además, debemos añadir la lógica necesaria para que el contador vuelva a 00 al alcanzar la cuenta 59, sin tener que llegar a la cuenta 99 como haría normalmente.

Partiendo de las premisas anteriores representamos el siguiente diagrama lógico para el sistema.



8. Se dispone de un sistema para el prensado de material tal como el representado en la figura.



Se desea automatizar dicho sistema de manera que su funcionamiento sea el siguiente:

Partiendo de la posición de reposo (**A**=1) y una vez colocado el material a prensar, se activará el pulsador de inicio (**I**), con lo que dará comienzo el prensado. El proceso de prensado continuará hasta la activación de **B**, momento en el cual comenzará el retroceso de la pieza móvil hasta alcanzar la posición de reposo, donde permanecerá hasta la siguiente pulsación de **I**, que iniciará un nuevo ciclo de prensado.

Si durante el funcionamiento se produjera algún imprevisto, se activaría el pulsador de parada (**P**), que provocaría la detención inmediata de la prensa. Una vez solucionado el problema deberá activarse el pulsador de rearme (**R**), con lo cual se reanudará la ejecución del ciclo de prensado desde el punto exacto donde se interrumpió.

Para el control de la prensa se dispone de una señal **M**, que provoca su movimiento (M=0 ⇒ motor parado; M=1 ⇒ motor activo) y de otra **S**, que permite seleccionar el sentido del desplazamiento (S=0 ⇒ retroceso; S=1 ⇒ prensado).

Se pide:

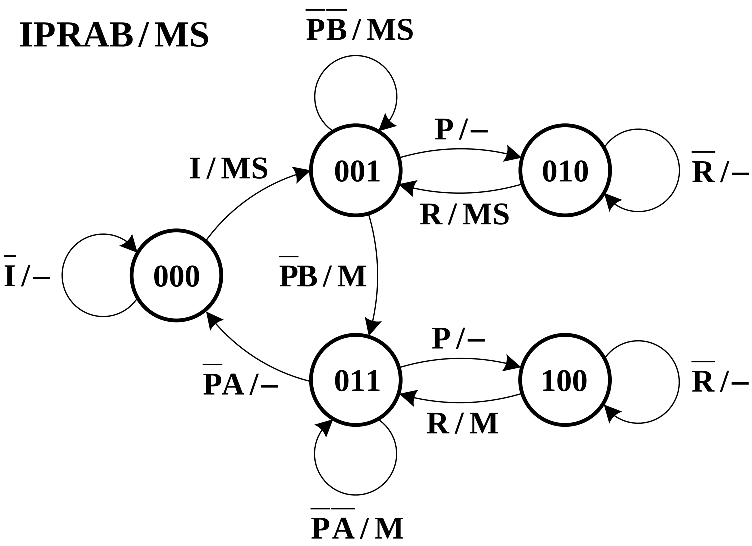
a) Diagrama de estados del sistema.

b) Tabla de estados para implementarlo mediante REGISTRO + sistema combinacional.

c) Diagrama lógico del circuito.

Solución:

a) Partiendo de las especificaciones anteriores representamos el diagrama de estados del sistema, en el que para abreviar ya se han asignado combinaciones binarias a los diferentes estados.



b) Del diagrama de estados anterior se obtiene la siguiente tabla de estados.

q_2	q_1	q_0	I	A	B	P	R	Q_2	Q_1	Q_0	D_2	D_1	D_0	M	S
0	0	0	0	X	X	X	X	0	0	0	0	0	0	0	0
0	0	0	1	X	X	X	X	0	0	1	0	0	1	1	1
0	0	1	X	X	0	0	X	0	0	1	0	0	1	1	1
0	0	1	X	X	1	0	X	0	1	1	0	1	1	1	0
0	0	1	X	X	X	1	X	0	1	0	0	1	0	0	0
0	1	0	X	X	X	X	0	0	1	0	0	1	0	0	0
0	1	0	X	X	X	X	1	0	0	1	0	0	1	1	1
0	1	1	X	0	X	0	X	0	1	1	0	1	1	1	0
0	1	1	X	1	X	0	X	0	0	0	0	0	0	0	0
0	1	1	X	X	X	1	X	1	0	0	1	0	0	0	0
1	0	0	X	X	X	X	0	1	0	0	1	0	0	0	0
1	0	0	X	X	X	X	1	0	1	1	0	1	1	1	0
1	0	1	X	X	X	X	1	X	X	X	X	X	X	X	X
1	1	0	X	X	X	X	1	X	X	X	X	X	X	X	X
1	1	1	X	X	X	X	1	X	X	X	X	X	X	X	X

Las expresiones correspondientes a las funciones que integran el circuito combinacional necesario para implementar el sistema son las siguientes.

$$\mathbf{D_2 = \overline{q}_2 q_1 q_0 P + q_2 \overline{q}_1 \overline{q}_0 \overline{R}}$$

$$\mathbf{D_1 = \overline{q}_2 \overline{q}_1 q_0 B\overline{P} + \overline{q}_2 \overline{q}_1 q_0 P + \overline{q}_2 q_1 \overline{q}_0 \overline{R} + \overline{q}_2 q_1 q_0 \overline{A}\,\overline{P} + q_2 \overline{q}_1 \overline{q}_0 R}$$

$$\mathbf{D_0 = \overline{q}_2 \overline{q}_1 \overline{q}_0 I + \overline{q}_2 \overline{q}_1 q_0 \overline{B}\,\overline{P} + \overline{q}_2 \overline{q}_1 q_0 B\overline{P} + \overline{q}_2 q_1 \overline{q}_0 R + \overline{q}_2 q_1 q_0 \overline{A}\,\overline{P} + q_2 \overline{q}_1 \overline{q}_0 R}$$

$$\mathbf{M = \overline{q}_2 \overline{q}_1 \overline{q}_0 I + \overline{q}_2 \overline{q}_1 q_0 \overline{B}\,\overline{P} + \overline{q}_2 \overline{q}_1 q_0 B\overline{P} + \overline{q}_2 q_1 \overline{q}_0 R + \overline{q}_2 q_1 q_0 \overline{A}\,\overline{P} + q_2 \overline{q}_1 \overline{q}_0 R}$$

$$\mathbf{S = \overline{q}_2 \overline{q}_1 \overline{q}_0 I + \overline{q}_2 \overline{q}_1 q_0 \overline{B}\,\overline{P} + \overline{q}_2 q_1 \overline{q}_0 R}$$

Dado que el sistema combinacional necesario para implementar el circuito posee ocho variables de entrada, éste podría ser implementado mediante un circuito combinacional programable, lo cual no es objeto de estudio en esta asignatura.

c) Por último, el diagrama lógico del circuito representando el sistema combinacional como un bloque sería el siguiente.