

Módulo 2: Rendimiento de la caché según estructura. Utilización de un simulador de memoria caché

PRÁCTICA 2. Estudio de la Memoria Caché: Correspondencia, Reemplazo y Trazas

TEORÍA:

TEMA 2: JERARQUÍA DE MEMORIA

La caché es un dispositivo que se encuentra entre la Unidad Central de Proceso (CPU) y la Memoria Principal (MP). Casi todos los computadores actuales poseen caché, incluso algunos más de una (jerarquía multinivel). La memoria caché es una memoria de capacidad reducida y rápida que contiene una copia de aquellas posiciones de MP que están siendo utilizadas por la CPU. Se fundamenta en el principio de localidad: Cuando la CPU pide referenciar un elemento, éste tenderá a ser referenciado pronto (localidad temporal, lo que nos induce a tener la caché como una memoria pequeña y rápida), y tiene cerca unos elementos con alta probabilidad de ser accedidos (localidad espacial, que nos lleva a considerar la ubicación de conjuntos de palabras en la caché, o bloques).

En esta práctica se van a trabajar tres conceptos básicos en los sistemas con memoria caché: 1.- Las funciones de correspondencia, 2.- Los algoritmos de reemplazo y 3.- El diseño de trazas de memoria para la evaluación del rendimiento de la misma. Para ello se trabajará con el simulador SMPCache.

2.1 Realización de la Práctica

Las tareas a desarrollar en esta práctica van a estar clasificadas en base a los tres conceptos básicos antes mencionados.

Funciones de correspondencia

Representar y analizar la tasa de fallos obtenida para dos tipos de funciones de correspondencia elegidas de entre correspondencia Directa, Asociativa por Conjuntos (definir el número de conjuntos) y Totalmente Asociativa.

Para ello, cada grupo de trabajo va a tener en cuenta lo siguiente:

- Considerar un sistema con un único procesador.
- Realizar las simulaciones con dos tamaños diferentes de memoria caché.
- Elegir para todas las simulaciones una misma política de reemplazo: Aleatoria, LRU, FIFO ó LFU, para el caso de correspondencia asociativa.
- Realizar las simulaciones eligiendo dos trazas diferentes. Comentar la utilidad de las trazas elegidas.

Una vez hechas las simulaciones, recoger en una tabla los resultados obtenidos y representarlos en una gráfica. En esta gráfica se recogerá la tasa de fallos frente al tamaño de memoria caché para todas las funciones de correspondencia elegidas.

Algoritmos de reemplazo

En esta segunda parte de la práctica se evaluará el efecto del algoritmo de reemplazo sobre la tasa de fallos.

Para ello, cada grupo de trabajo va a utilizar una de las configuraciones establecidas en el apartado anterior que implique una función de correspondencia asociativa (ya sea por conjuntos o totalmente asociativa).

Realizar las simulaciones para cada algoritmo de reemplazo (Aleatorio, LRU, FIFO ó LFU) y responder a las siguientes cuestiones:

- ¿Qué algoritmo de reemplazo es el que obtiene mejores resultados?.
- ¿Y el segundo mejor?.
- Empleando la opción de visión de la evolución de la caché en modo gráfico, ¿se mantiene constante la tasa de fallos?, ¿por qué?.

Diseño de trazas de memoria para el simulador SMPCache

En esta última parte de la práctica se van a diseñar tres ficheros de traza de memoria de forma que se pueda demostrar que dependiendo del programa que se esté ejecutando, una estructura de memoria caché puede dar un buen rendimiento con una configuración determinada y un mal rendimiento con otra; aunque de manera general y como media se esperase justo lo contrario.

Para ello se va a establecer lo siguiente:

- Número de procesadores: 1
- Protocolo de coherencia: MESI
- Arbitración del bus: Aleatoria.

Y cada grupo de trabajo va a definir lo siguiente:

- Tamaño de palabras.
- Tamaño de bloque.
- Tamaño de memoria.
- Tamaño de cache.

Diseñar tres ficheros de trazas (fichero1.prg, fichero2.prg y fichero3.prg), con 500 líneas cada uno de ellos como mínimo, que demuestren que:

1. fichero1.prg → Da mejor rendimiento para una función de correspondencia directa que para una función de correspondencia totalmente asociativa con el algoritmo de reemplazo elegido.

2. fichero2.prg → Da mejor rendimiento para un algoritmo de reemplazo que para otro (elegir los dos algoritmos de reemplazo), con una función de correspondencia asociativa por conjuntos.

3. fichero3.prg → Obtiene el mejor rendimiento justo al contrario que el del fichero2.prg.

Mostrar y explicar los patrones seguidos por cada uno de los ficheros de trazas diseñados para demostrar lo que se pide en el enunciado.

Mostrar y explicar los resultados que se obtienen al someterlos al proceso de simulación con SMPCCache.

NOTA: Los ficheros con trazas de memoria tendrán extensión .prg, y van a ser ficheros de texto. Constan de un conjunto de líneas, cada una de las cuales contiene dos números, separados por un único espacio en blanco: **etiqueta valor**

Donde:

etiqueta es un número decimal que identifica el tipo de operación de acceso a memoria demandado por la CPU en un momento dado:

- capturar una instrucción (0),
- leer un dato de memoria (2)
- escribir un dato en memoria (3).

valor es un número hexadecimal, que indica la dirección efectiva de la palabra de memoria a la que se va a acceder. Esta dirección será traducida por el simulador para localizar la palabra dentro de la estructura de bloques del sistema de memoria.

Ejemplo de traza de memoria:

etiqueta	fila
0	00001c07
0	00001da4
2	00007a50

2.2 Evaluación

Para la defensa de la práctica se mostrarán y explicarán los resultados obtenidos de:

- Aplicar distintas funciones de correspondencia.
- Simular distintos algoritmos de reemplazo.
- Definir distintos ficheros de traza de memoria.

2.3 Referencias bibliográficas

- Presentación del Simulador SMPCache: <http://arco.unex.es/smpcache/XIJP00.pdf>.
- Información descriptiva del simulador SMPCache: <http://arco.unex.es/smpcache/SMPCacheSpanish.htm>.