

Модуль ARM7 на базе MCU семейства AT91SAM7S64/128/256

Описание к проекту: [\[модуль MCU / ARM7\] - AT91SAM7S64 /128 /256 / \(http://projects.org.ua/forum/viewtopic.php?t=2424 \)](#)
[Сайт оригинал - http://projects.org.ua](#)

Краткое описание платы

- Контроллер – AT91SAM7S64/128/256
- Интегрированный стабилизатор питания 3,3В
- JTAG
- ADC+REF
- USB
- светодиоды на PA0..PA3
- разъем с шагом 2,54мм + "ключ"
- размер платы 67,2мм x 42мм / 2,645"x1,653"
- Дорожки/проводники 0,2 шины данных и 0,5мм шины питания
- плотность дорожек на плате: сплошное заполнение с шагом 0,2мм.

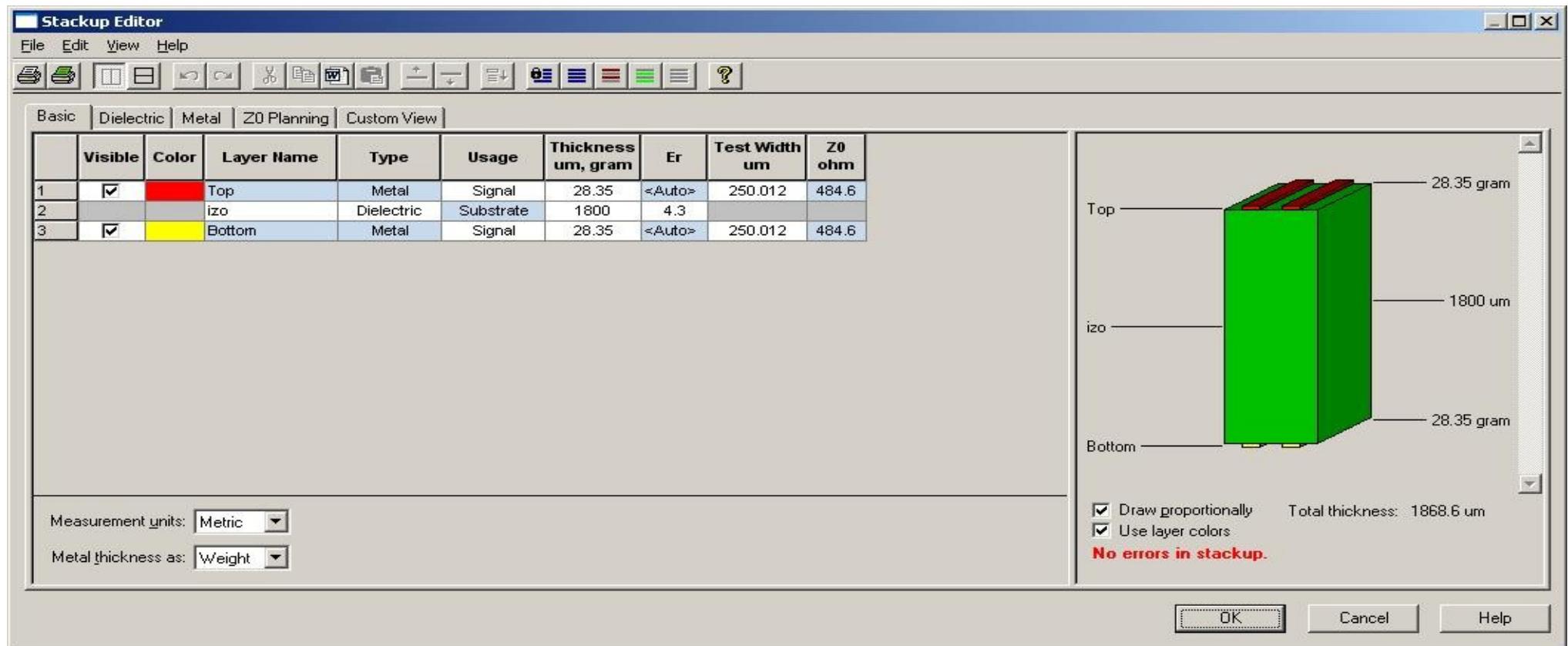
Исследование и моделирование платы производится с использованием IBIS библиотеки микроконтроллера AT91SAM7S64 в программе **HyperLynx**, входящую в состав Mentor Graphics **PADS2007** / Windows XP.

Замечание:

В этом документе обзор чисто теоретическая оценка и расчет, так как реальные показатели зависят от дополнительных практических параметров, тип текстолита, лакировка, зеленка, лужение, хим. перетравление-недотравление платы и т. д.

Исследование целостности сигналов шины ввода-вывода GPIO PA0..PA31

Степень принятия достоверности сигнала производиться по принципу оценочного соответствия критериям глазковой диаграммы. Глазовая диаграмма позволяет оценить степень риска искажения сигнала и его целостное восприятие нагрузкой/контроллером. Оценка производится по двунаправленному исследованию, от источника к нагрузке и наоборот. Толщина двустороннего стеклотекстолита принята 1800 микрометра/1,8мм



Перед началом исследования необходимо выяснить какими параметрами ограничены выводы контроллера, и какая частота исследования должна удовлетворять условиям поиска для глазковой диаграммы.

Информация с интересующими частотно-временными параметрами шины ввода-вывода можно найти в даташите, глава 37.7

doc6175.pdf - Foxit Reader 2.3 - [doc6175.pdf]

File Edit View Language Document Tools Advanced Window Help

Merge and Split PDF files

Find: doc6175

Bookmarks

- 17. Voltage Regul.
- 18. Memory Contr.
- 19. Embedded Fla
- 20. Fast Flash Prog.
- 21. AT91SAM7 Bc
- 22. Peripheral DM
- 23. Advanced Inte
- 24. Clock Generat
- 25. Power Manage
- 26. Debug Unit (C
- 27. Parallel Input/
- 28. Serial Peripher
- 29. Two-wire Inter
- 30. Two Wire Inter
- 31. Universal Sync
- 32. Synchronous S
- 33. Timer Counter
- 34. Pulse Width M
- 35. USB Device Po
- 36. Analog-to-Digi
- 37. AT91SAM7S E
 - 37.1 Absolute
 - 37.2 DC Charac
 - 37.3 Power Con
 - 37.4 Crystal Os
 - 37.5 PLL Chara
 - 37.6 Master Clk
 - 37.7 I/O Chara
 - 37.8 USB Trans
 - 37.9 ADC Chara
 - 37.10 AC Chara
- 38. Mechanical Ch

Symbol	Parameter	Conditions	Min	Max	Units
$1/(t_{CPMCK})$	Master Clock Frequency			55	MHz

37.7 I/O Characteristics

Criteria used to define the maximum frequency of the I/Os:

- output duty cycle (30%-70%)
- minimum output swing: 100mV to VDDIO - 100mV
- Addition of rising and falling time inferior to 75% of the period

Table 37-15. I/O Characteristics

Symbol	Parameter	Conditions	Min	Max	Units
FreqMax _{I01}	Pin Group 1 ⁽¹⁾ frequency	3.3V domain ⁽⁴⁾		12.5	MHz
		1.8V domain ⁽⁵⁾		4.5	MHz
PulseminH _{I01}	Pin Group 1 ⁽¹⁾ High Level Pulse Width	3.3V domain ⁽⁴⁾	40		ns
		1.8V domain ⁽⁵⁾	110		ns
PulseminL _{I01}	Pin Group 1 ⁽¹⁾ Low Level Pulse Width	3.3V domain ⁽⁴⁾	40		ns
		1.8V domain ⁽⁵⁾	110		ns
FreqMax _{I02}	Pin Group 2 ⁽²⁾ frequency	3.3V domain ⁽⁴⁾		25	MHz
		1.8V domain ⁽⁵⁾		14	MHz
PulseminH _{I02}	Pin Group 2 ⁽²⁾ High Level Pulse Width	3.3V domain ⁽⁴⁾	20		ns
		1.8V domain ⁽⁵⁾	36		ns

566 AT91SAM7S Series Preliminary

6175J-ATARM-07-Dec-09

Ready

566 / 761

107.35%

Size: [8.50 * 11.00 in]

AT91SAM7S Series Preliminary

Table 37-15. I/O Characteristics (Continued)

Symbol	Parameter	Conditions	Min	Max	Units
PulseminL ₁₀₂	Pin Group 2 ⁽²⁾ Low Level Pulse Width	3.3V domain ⁽⁴⁾	20		ns
		1.8V domain ⁽⁵⁾	36		ns
FreqMax ₁₀₃	Pin Group 3 ⁽³⁾ frequency	3.3V domain ⁽⁴⁾		30	MHz
		1.8V domain ⁽⁵⁾		11	MHz
PulseminH ₁₀₃	Pin Group 3 ⁽³⁾ High Level Pulse Width	3.3V domain ⁽⁴⁾	16.6		ns
		1.8V domain ⁽⁵⁾	45		ns
PulseminL ₁₀₃	Pin Group 3 ⁽³⁾ Low Level Pulse Width	3.3V domain ⁽⁴⁾	16.6		ns
		1.8V domain ⁽⁵⁾	45		ns

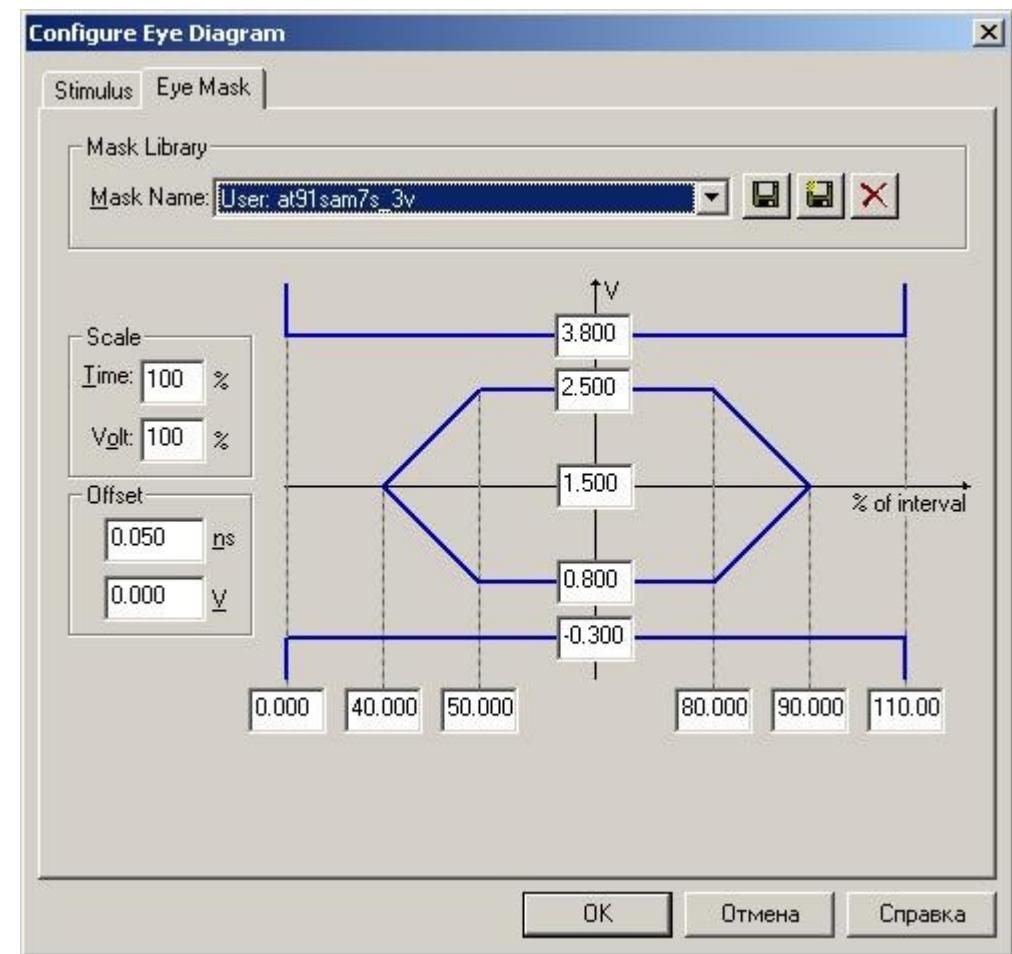
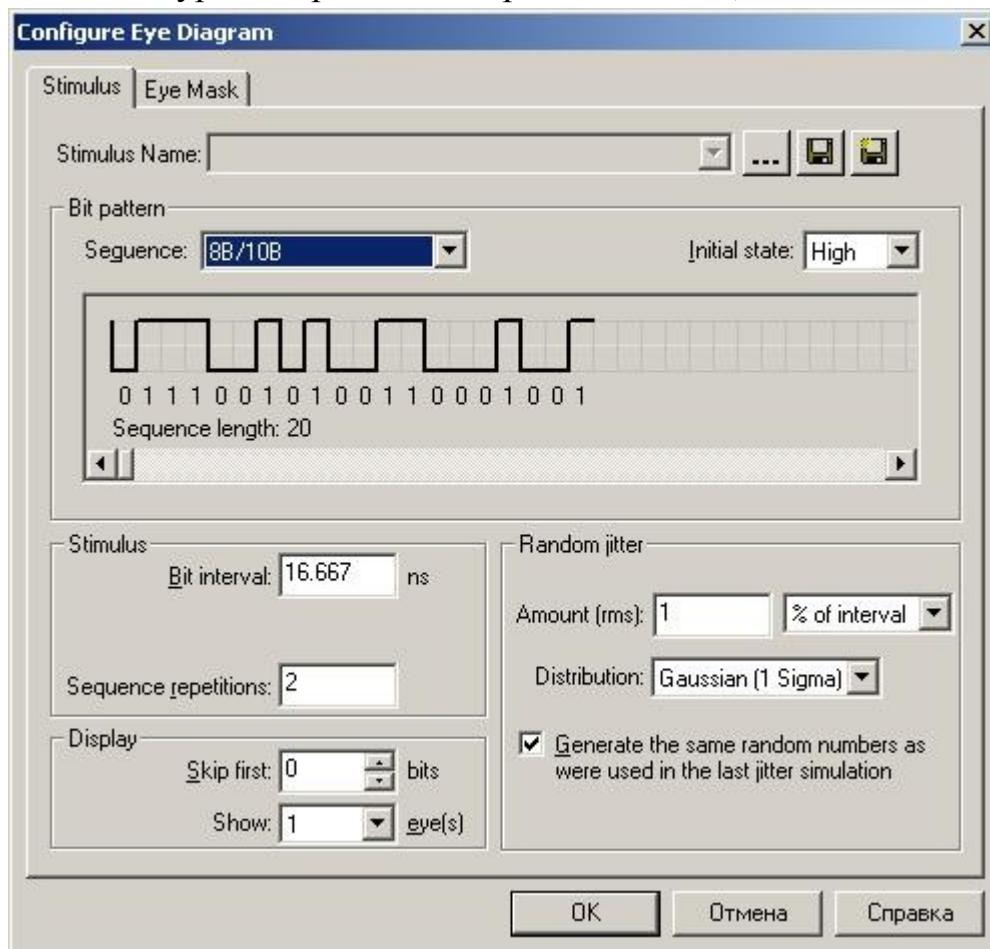
Notes:

1. Pin Group 1 = PA17 to PA20
2. Pin Group 2 = PA4 to PA16 and PA21 to PA31 (PA21 to PA31 are not present on AT91SAM7S32)
3. Pin Group 3 = PA0 to PA3
4. 3.3V domain: V_{DDIO} from 3.0V to 3.6V, maximum external capacitor = 40pF
5. 1.8V domain: V_{DDIO} from 1.65V to 1.95V, maximum external capacitor = 20pF

Исследование:

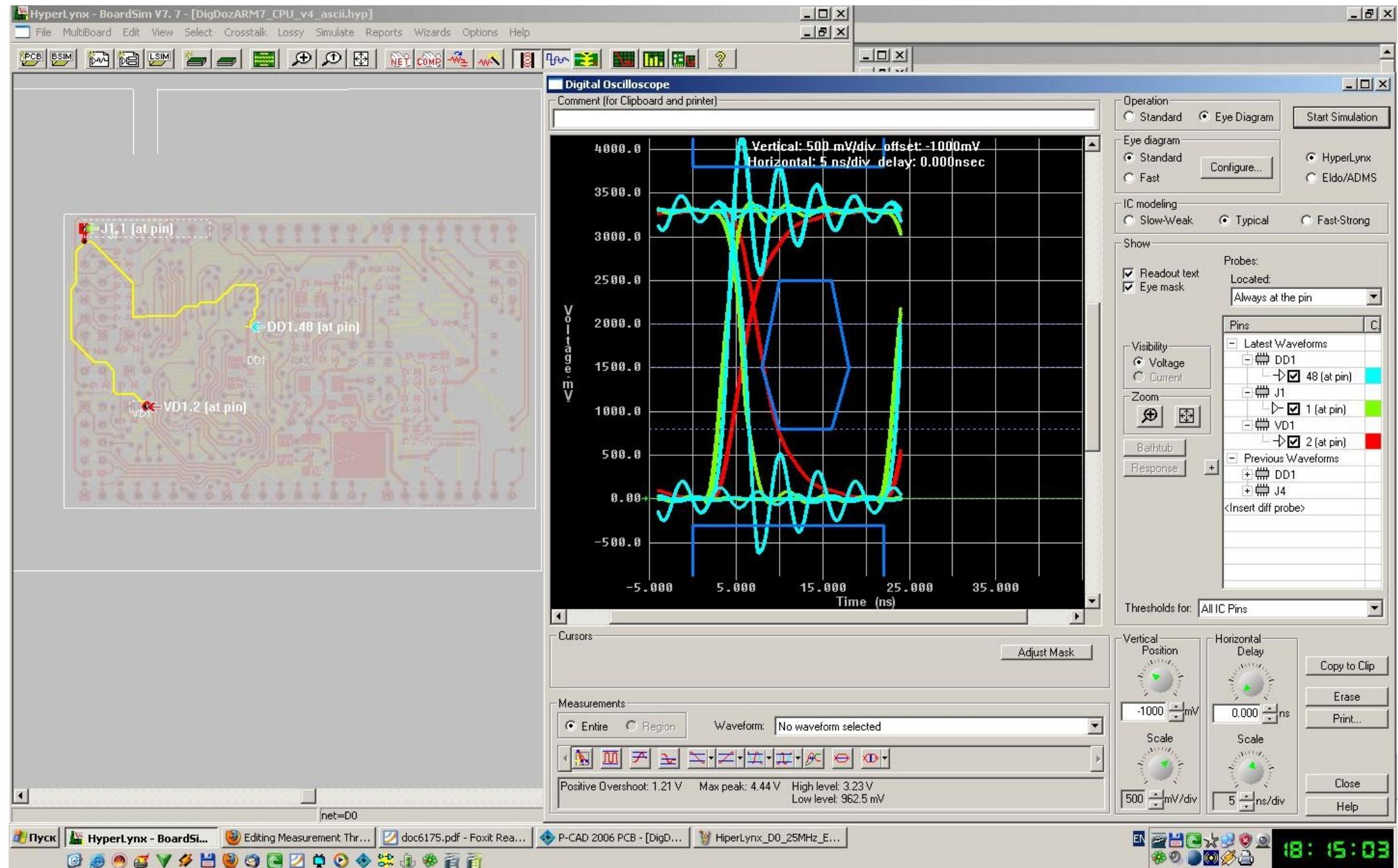
Исследование целостности сигналов шины ввода-вывода **GPIO PA0..PA31** проводились с использованием IBIS библиотеки микроконтроллера AT91SAM7S64 в программе **HyperLynx**, входящую в состав Mentor Graphics **PADS2007 / Windows XP**.

- Исследуемая посылка: **8B / 10B**
- Мaska глазковой диаграммы по порогу:
- лог **0** на уровне граничного срабатывания **0,8В**
- лог **1** на уровне граничного срабатывания **2,5В**

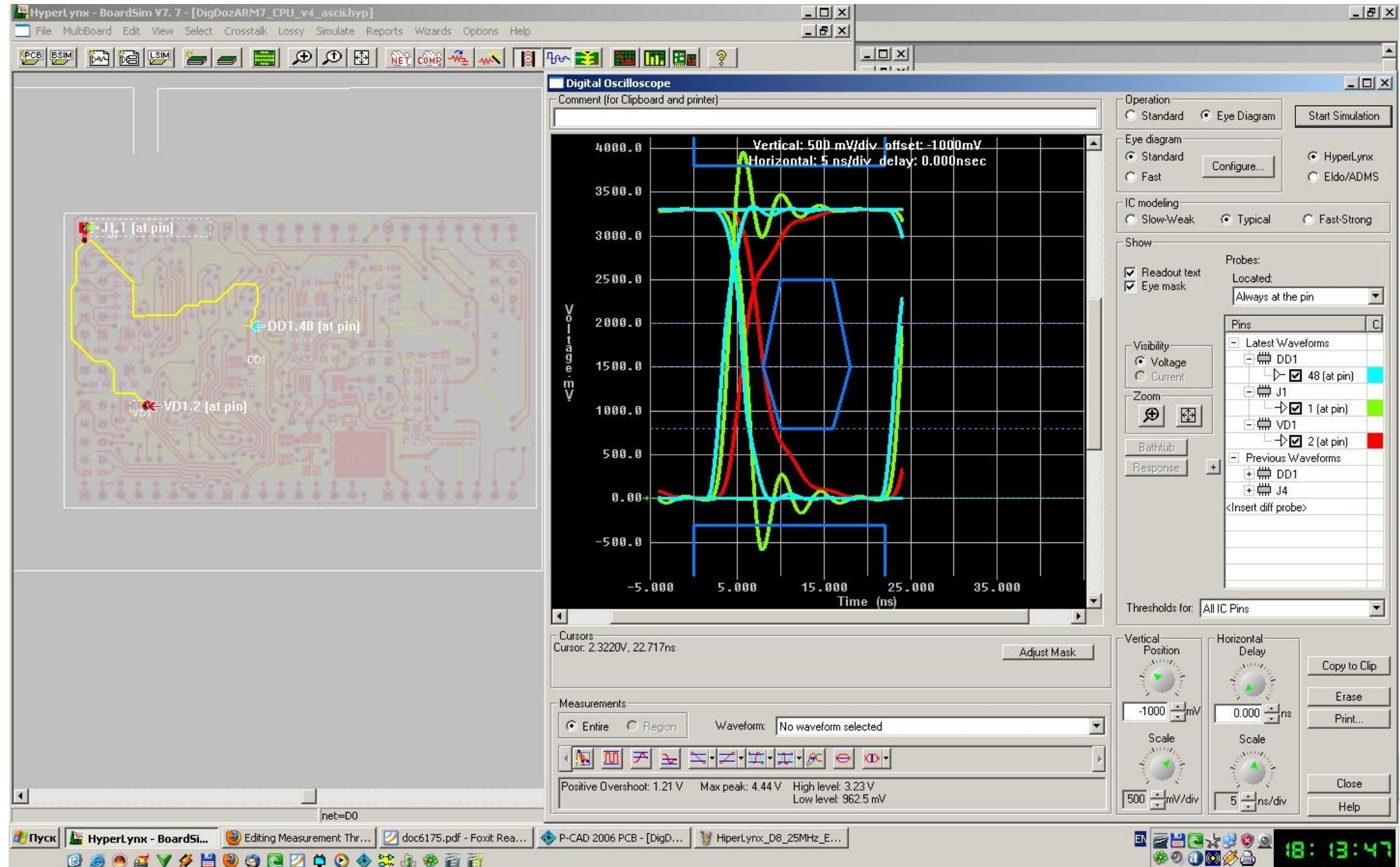


Оценка/анализ производится по пинам модуля(MCU) D0(PA0), D8(PA8), D15(PA15), D17(PA17), D20(PA20), D31(PA31).

Вывод(пин) контроллера: PA0, F=25MHz, Глазковая диаграмма. пин MCU – вход / разъем как выход.



Вывод(пин) контроллера: PA0, F=25MHz, Глазковая диаграмма. пин MCU – выход / разъем как вход.



В даташите сказано:

...
FreqMaxI02 Pin Group 2(2) frequency 3.3V domain (4) 25 Mhz
FreqMax Pin Group 3(3) frequency 3.3V domain (4) 30 MHz

....

Notes:

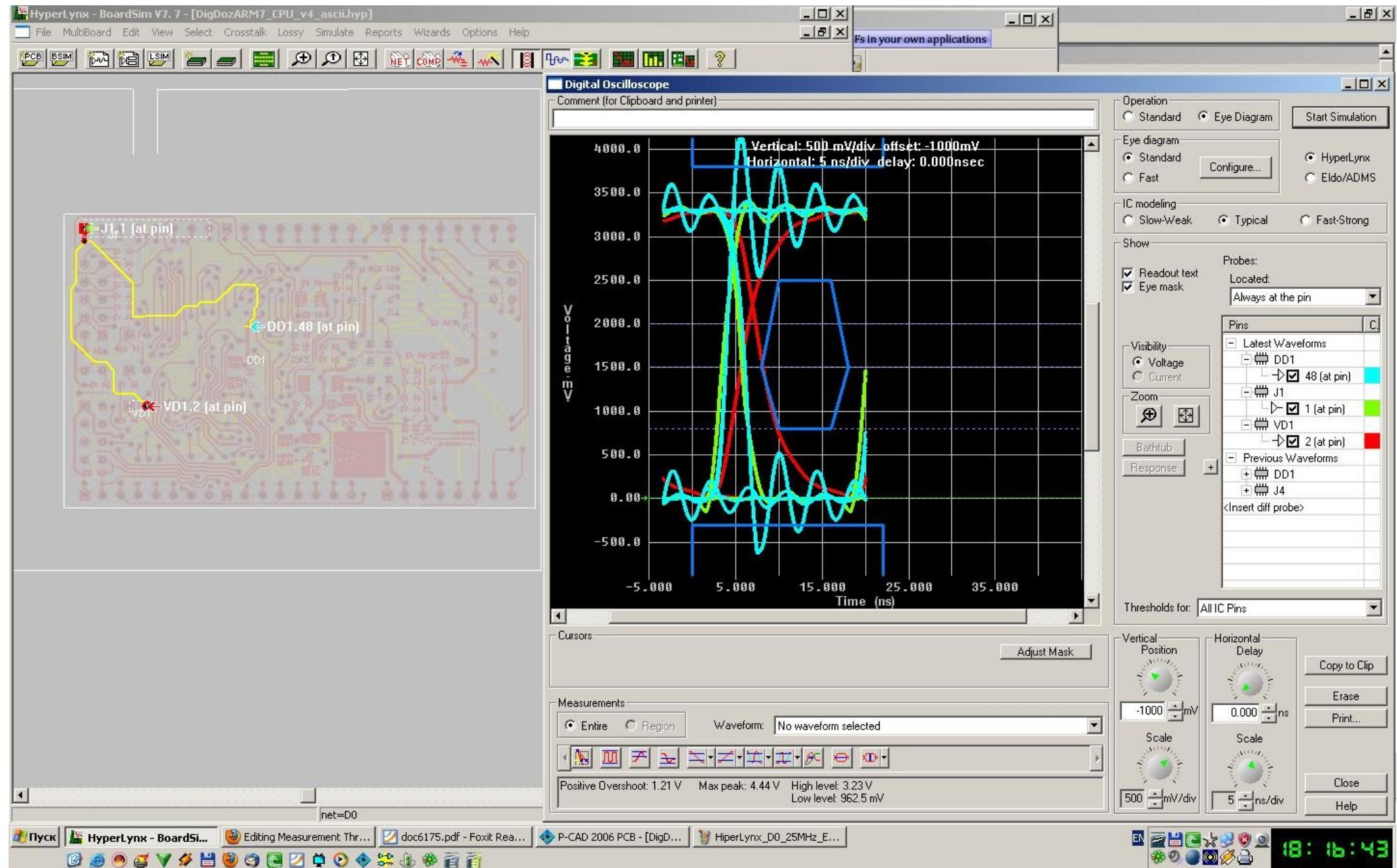
1. Pin Group 1 = PA17 to PA20
2. Pin Group 2 = PA4 to PA16 and PA21 to PA31 (PA21 to PA31 are not present on AT91SAM7S32)
3. Pin Group 3 = PA0 to PA3
4. 3.3V domain: VVDDIO from 3.0V to 3.6V, maximum external capacitor = 40pF
5. 1.8V domain: V from 1.65V to 1.95V, maximum external capacitor = 20pF

...

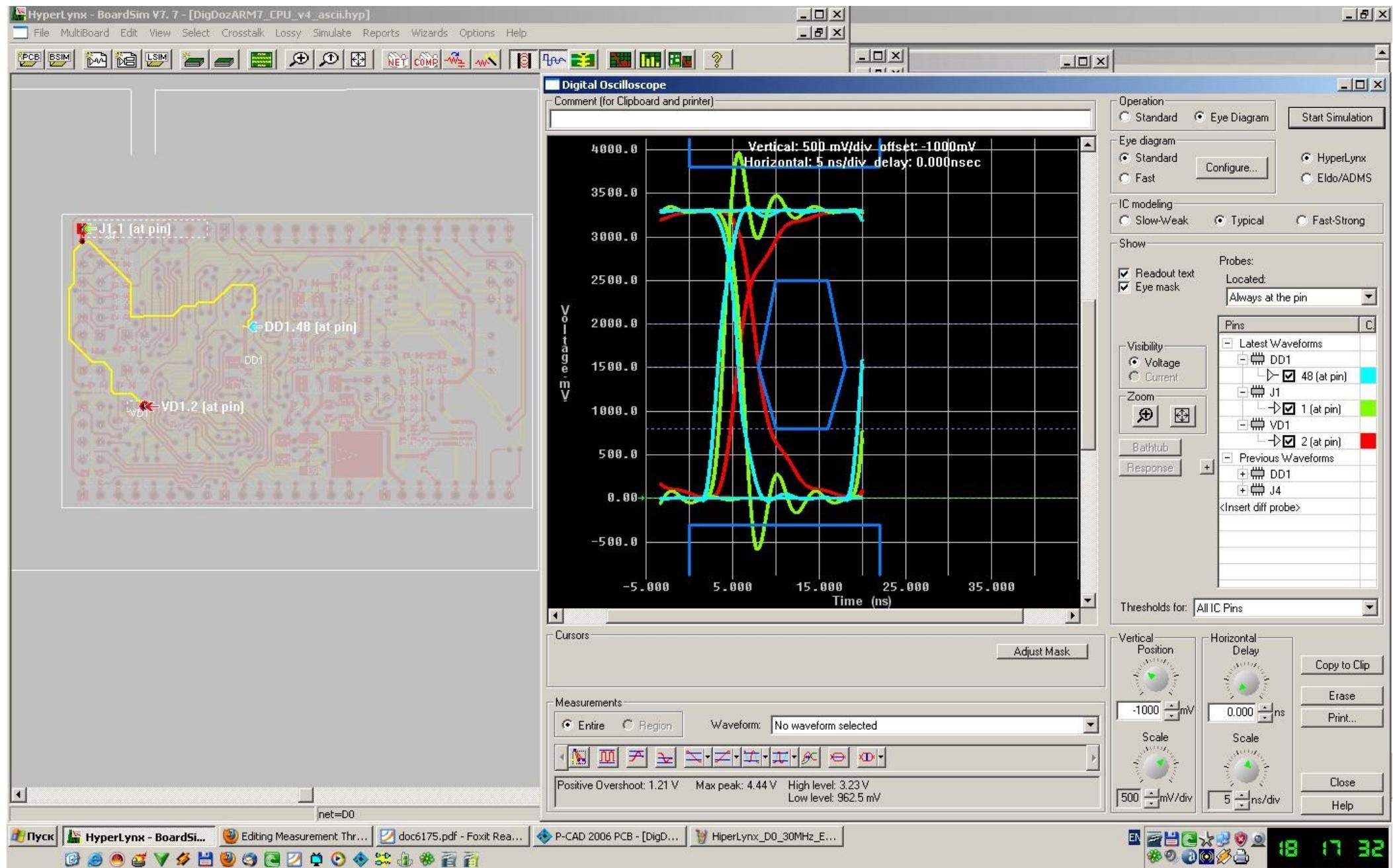
Если обратить внимание, то самые быстрые пины имеют максимальную частоту 30МГц, следуя этим граничным параметрам можно сделать вывод что контроллер физически не обеспечивает более быстрого вывода и плата должна обеспечить прохождение сигнала по этой плате.

В связи с этим следующие исследования будут производиться на частоте F=30MHz.

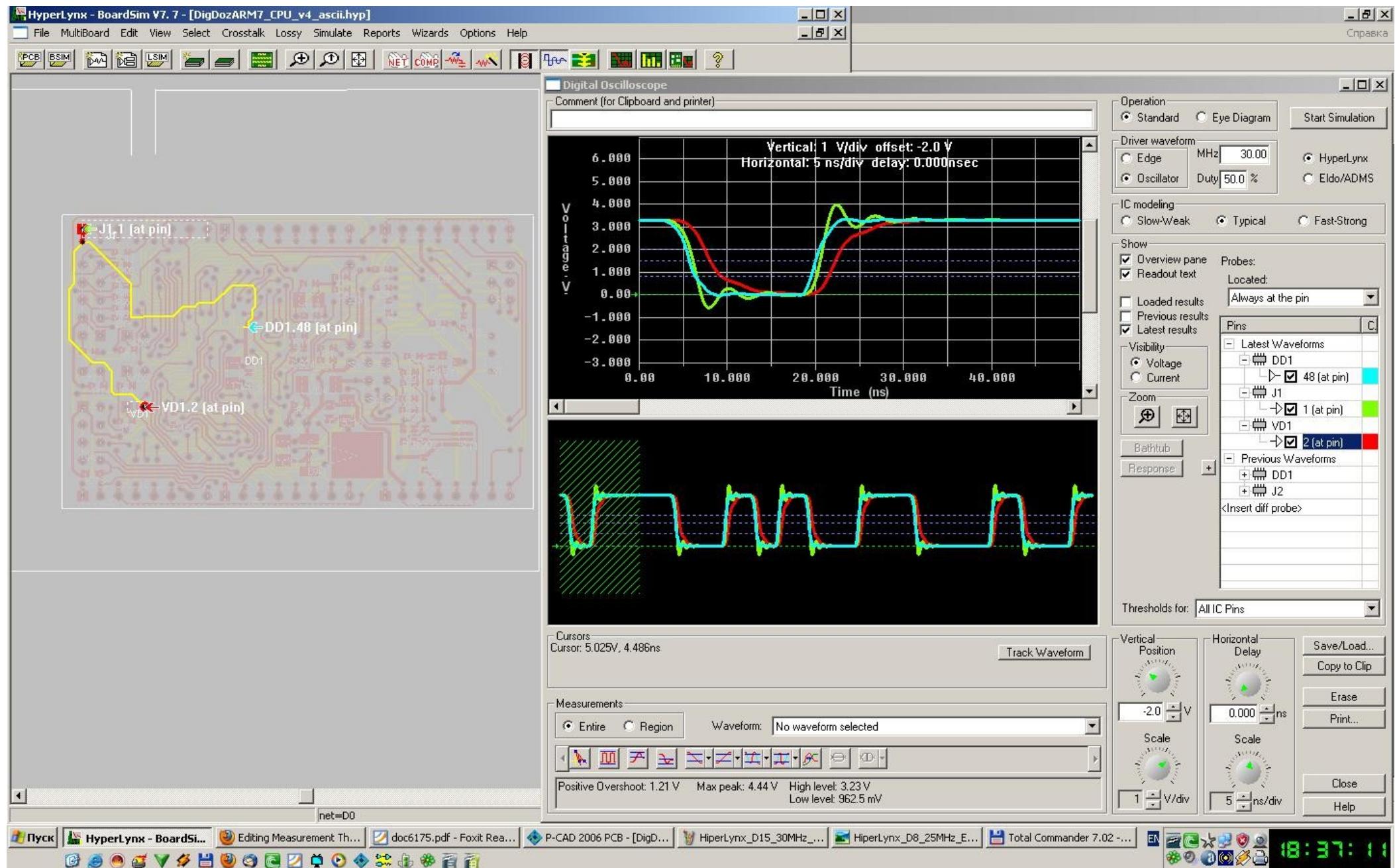
Вывод(пин) контроллера: PA0, F=30MHz, Глазковая диаграмма. пин MCU – вход / разъем как выход.



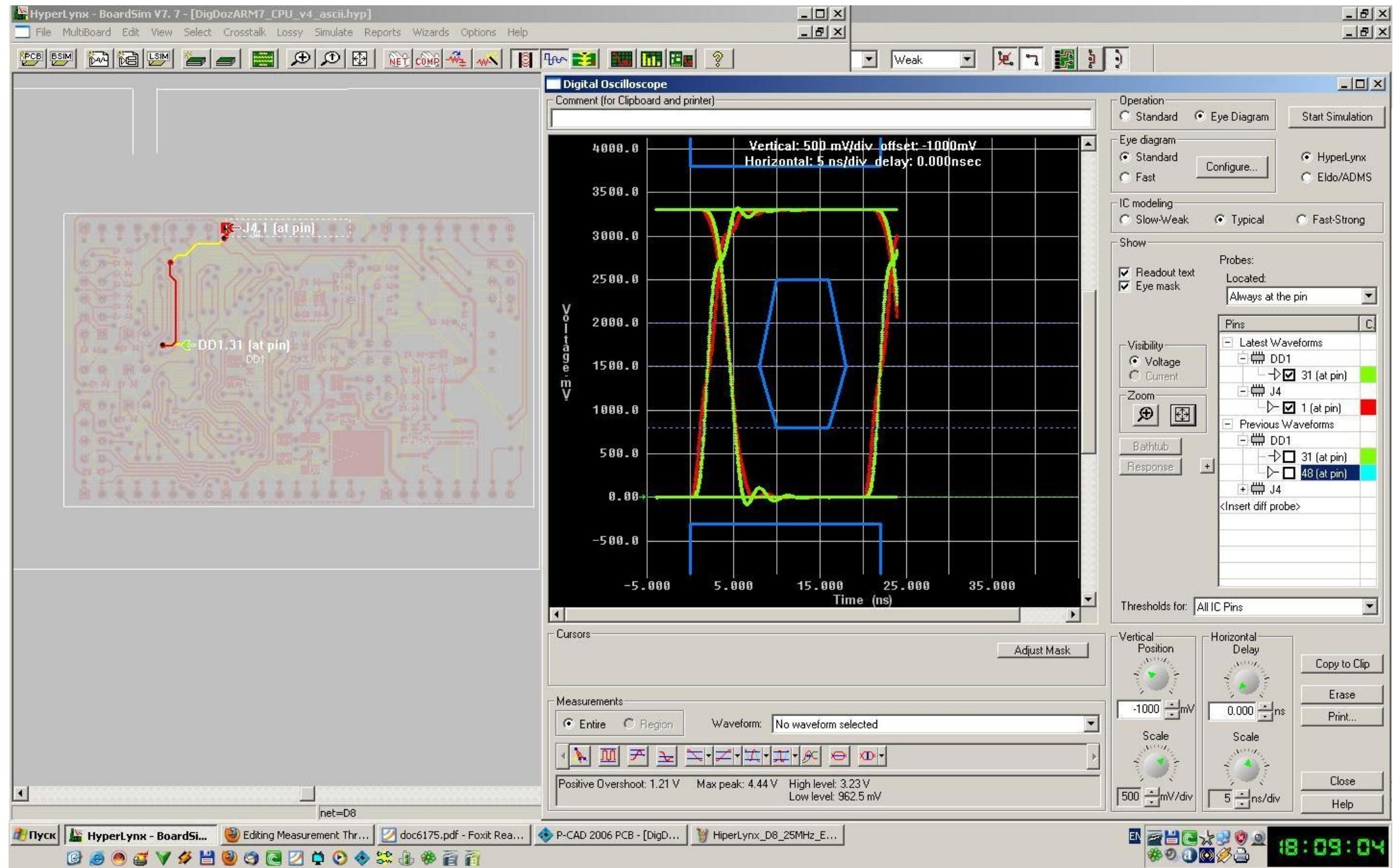
Вывод(пин) контроллера: PA0, F=30MHz, Глазковая диаграмма. пин MCU – выход / разъем как вход.



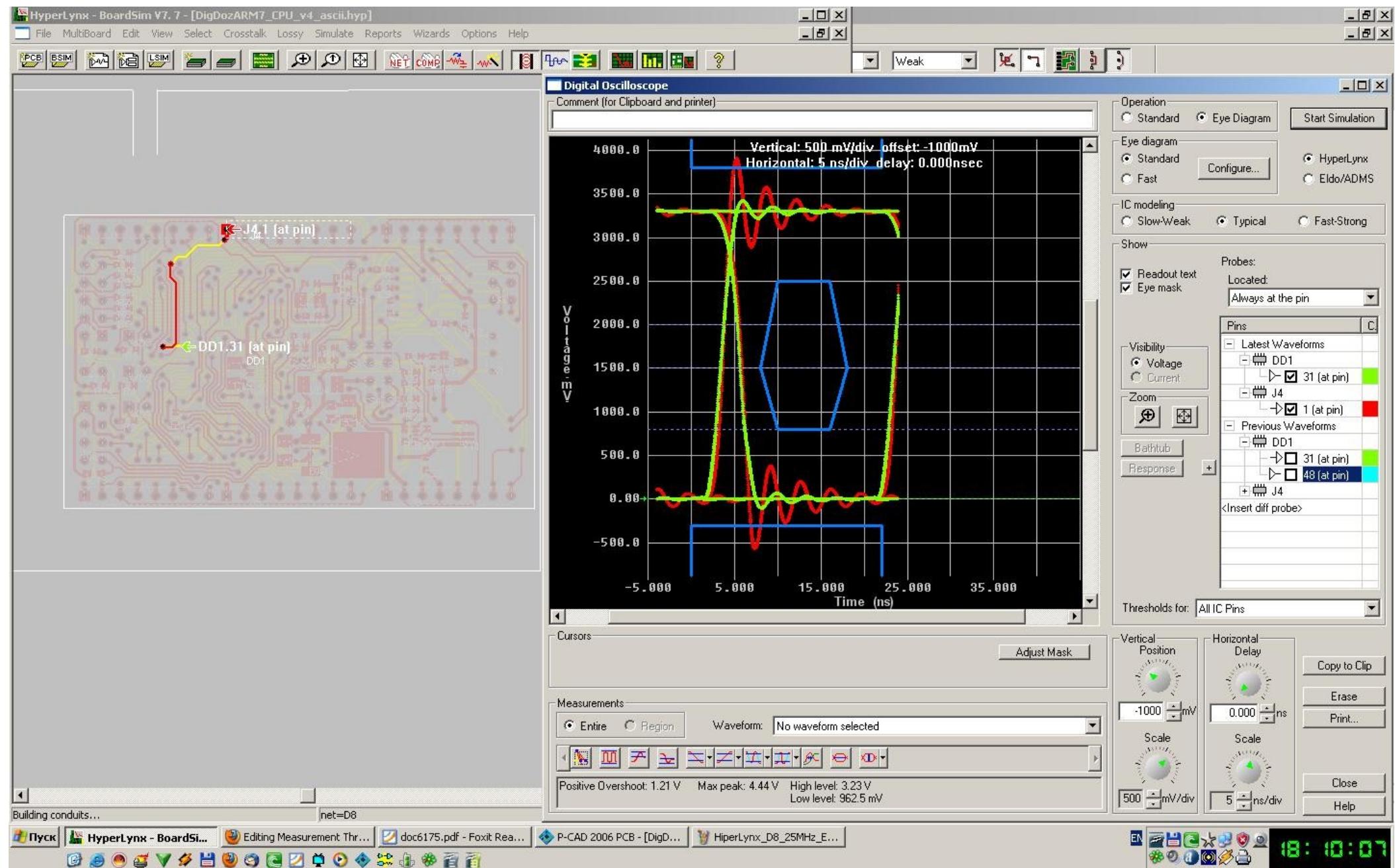
Вывод(пин) контроллера: PA0, F=30MHz, Осциллографма исследуемого сигнала.



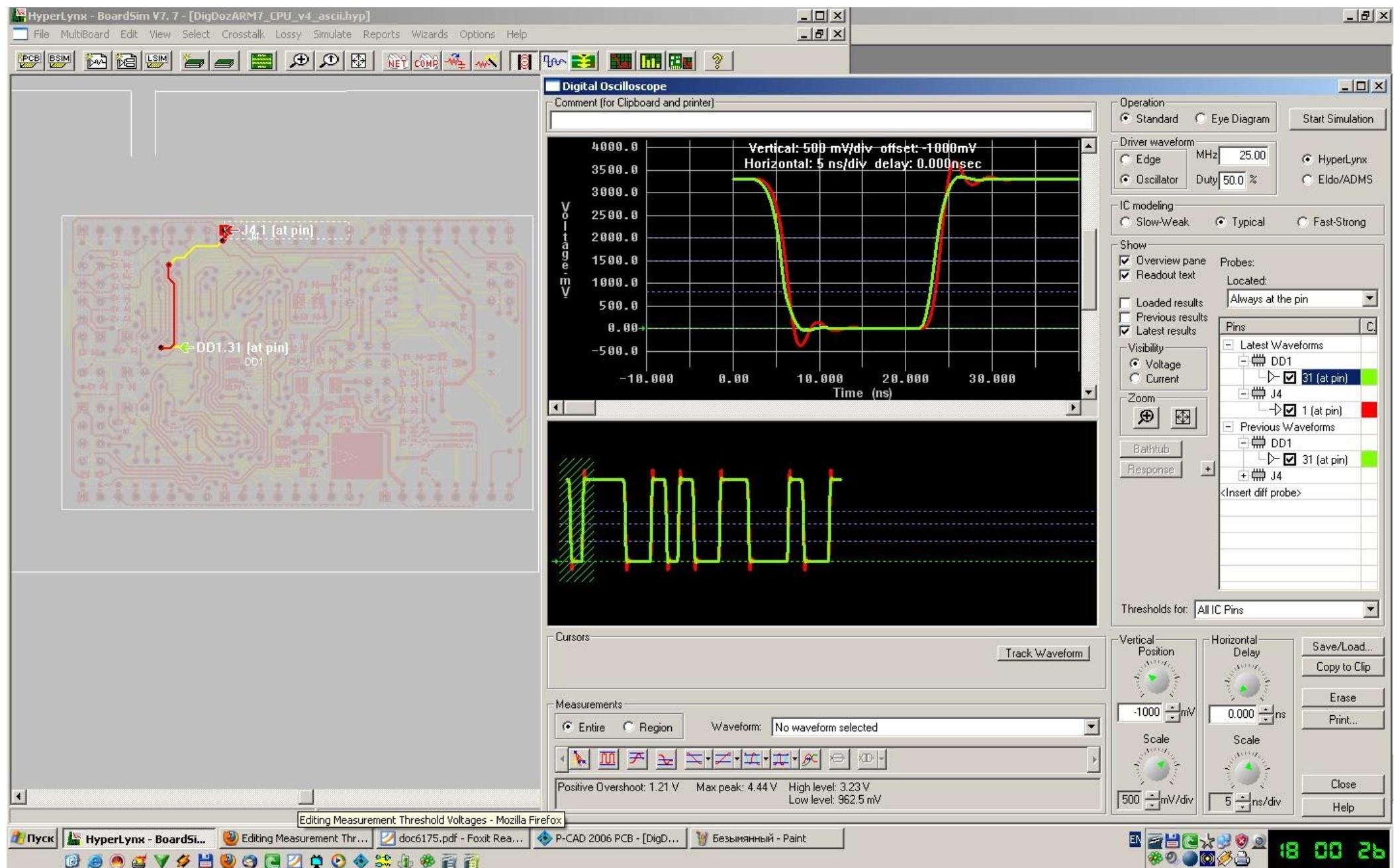
Вывод(пин) контроллера: PA8, F=30MHz, Глазковая диаграмма. пин MCU – вход / разъем как выход.



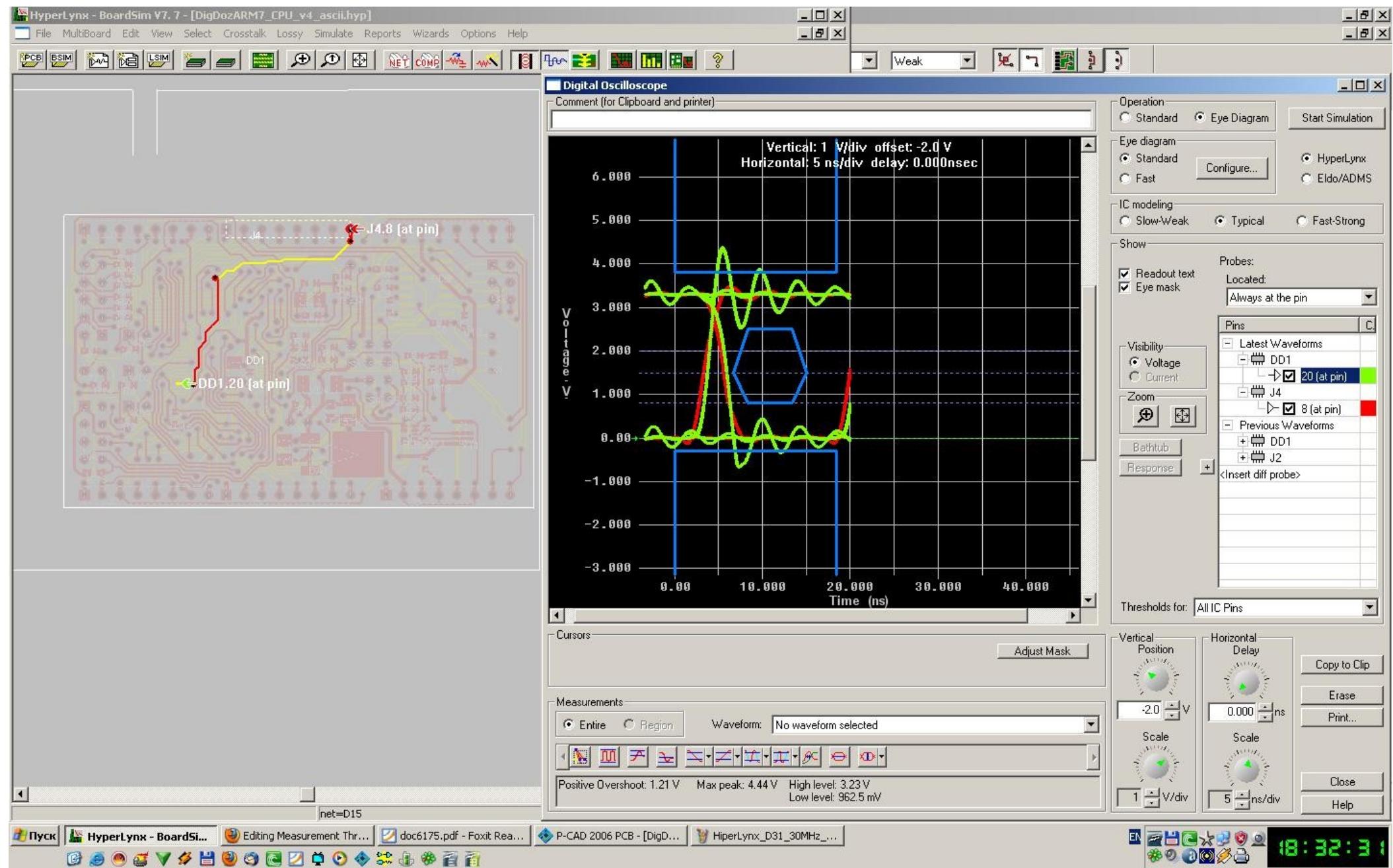
Вывод(пин) контроллера: PA8, F=30MHz, Глазковая диаграмма. пин MCU – выход / разъем как вход.



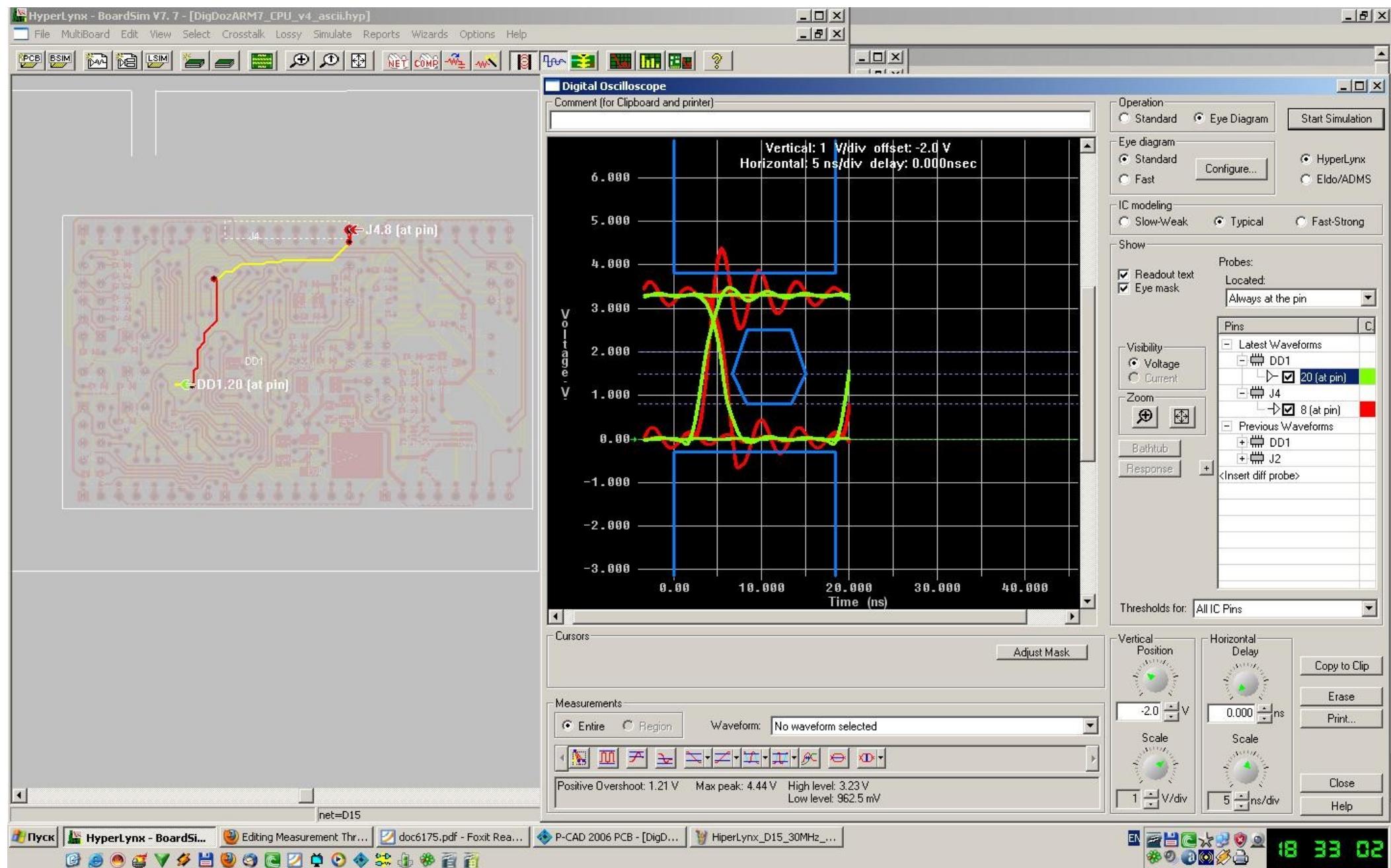
Вывод(пин) контроллера: PA8, F=30MHz, Осциллографма исследуемого сигнала.



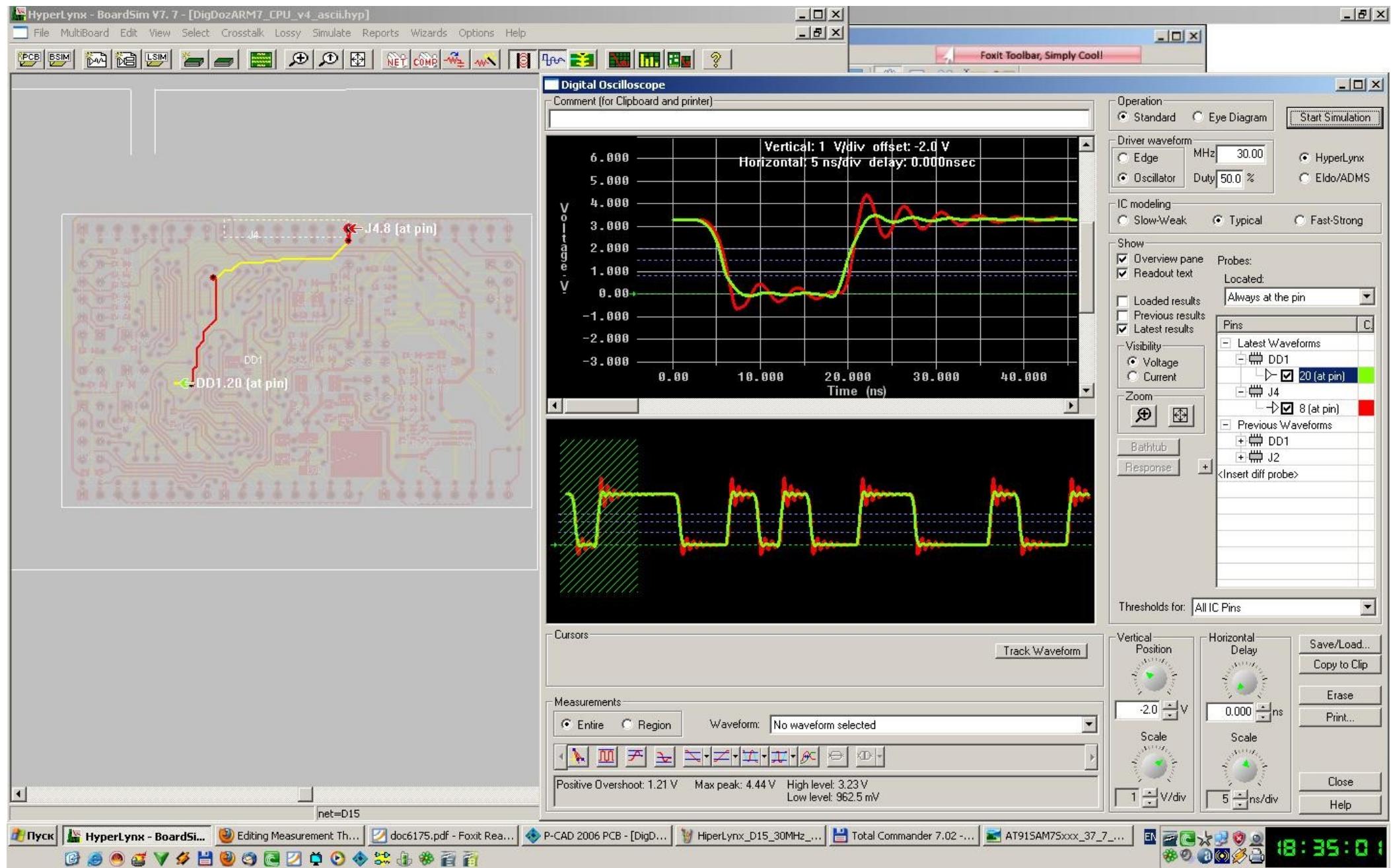
Вывод(пин) контроллера: PA15, F=30MHz, Глазковая диаграмма. пин MCU – вход / разъем как выход.



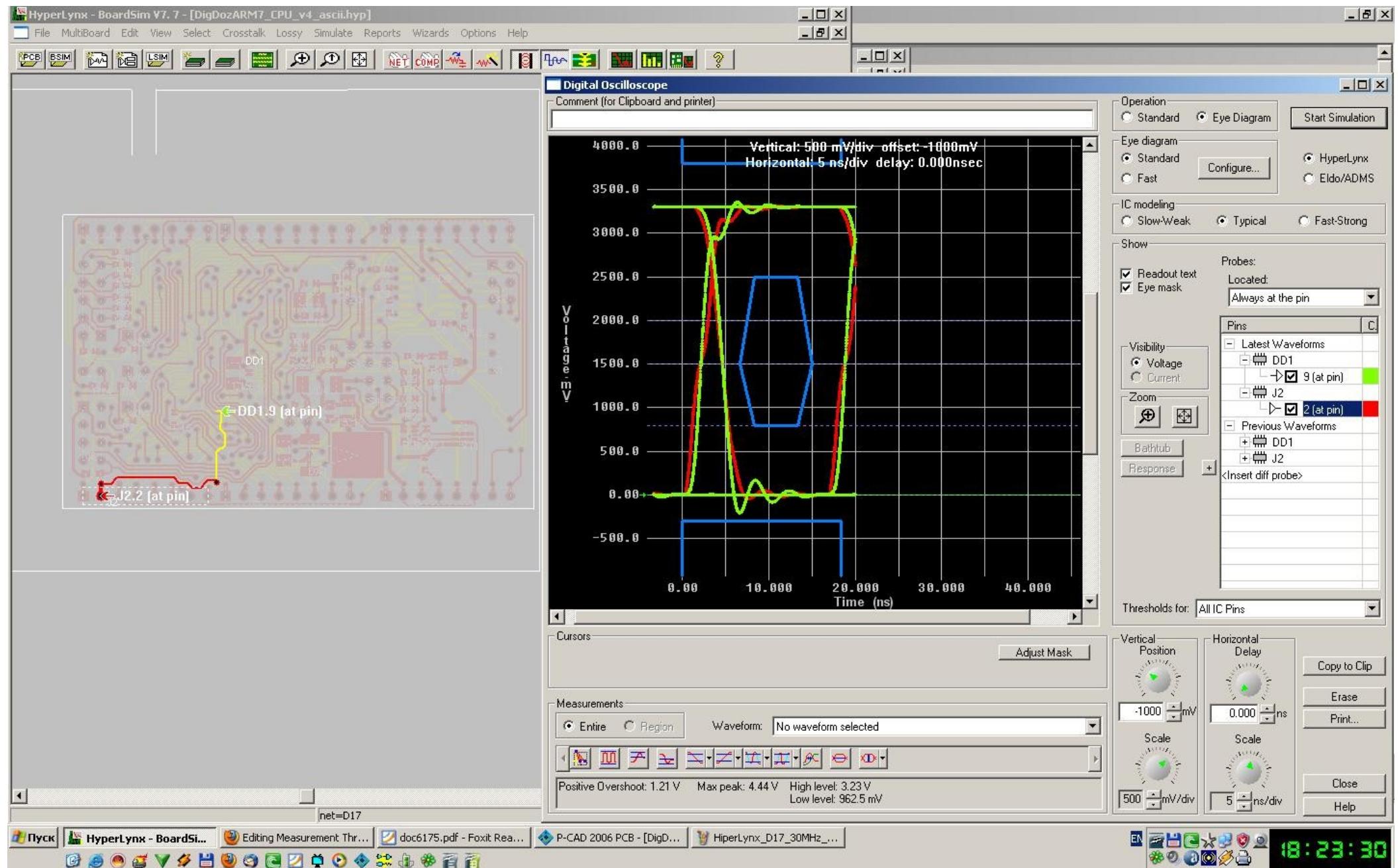
Вывод(пин) контроллера: PA15, F=30MHz, Глазковая диаграмма. пин MCU – выход / разъем как вход.



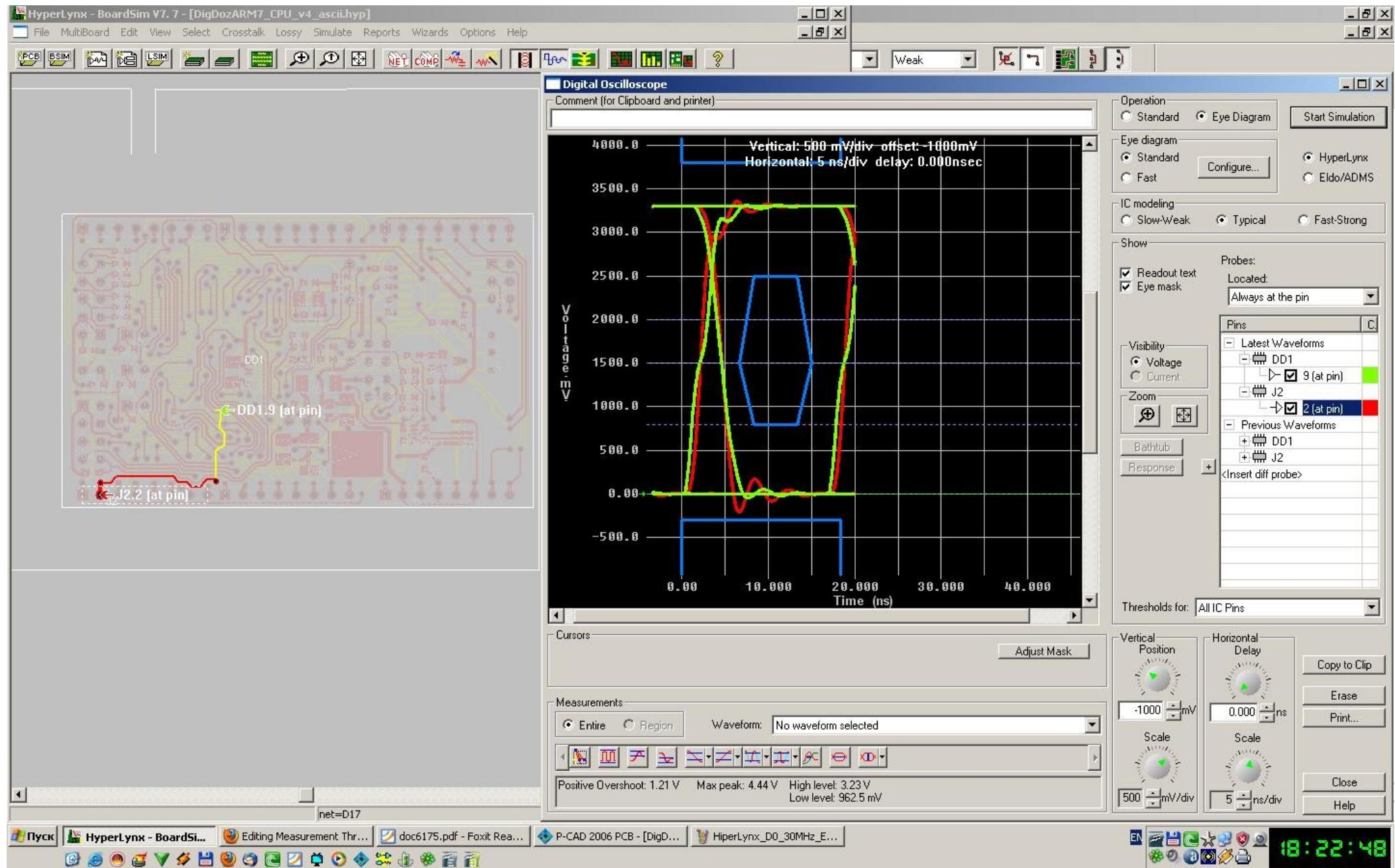
Вывод(пин) контроллера: PA15, F=30MHz, Осциллографма исследуемого сигнала.



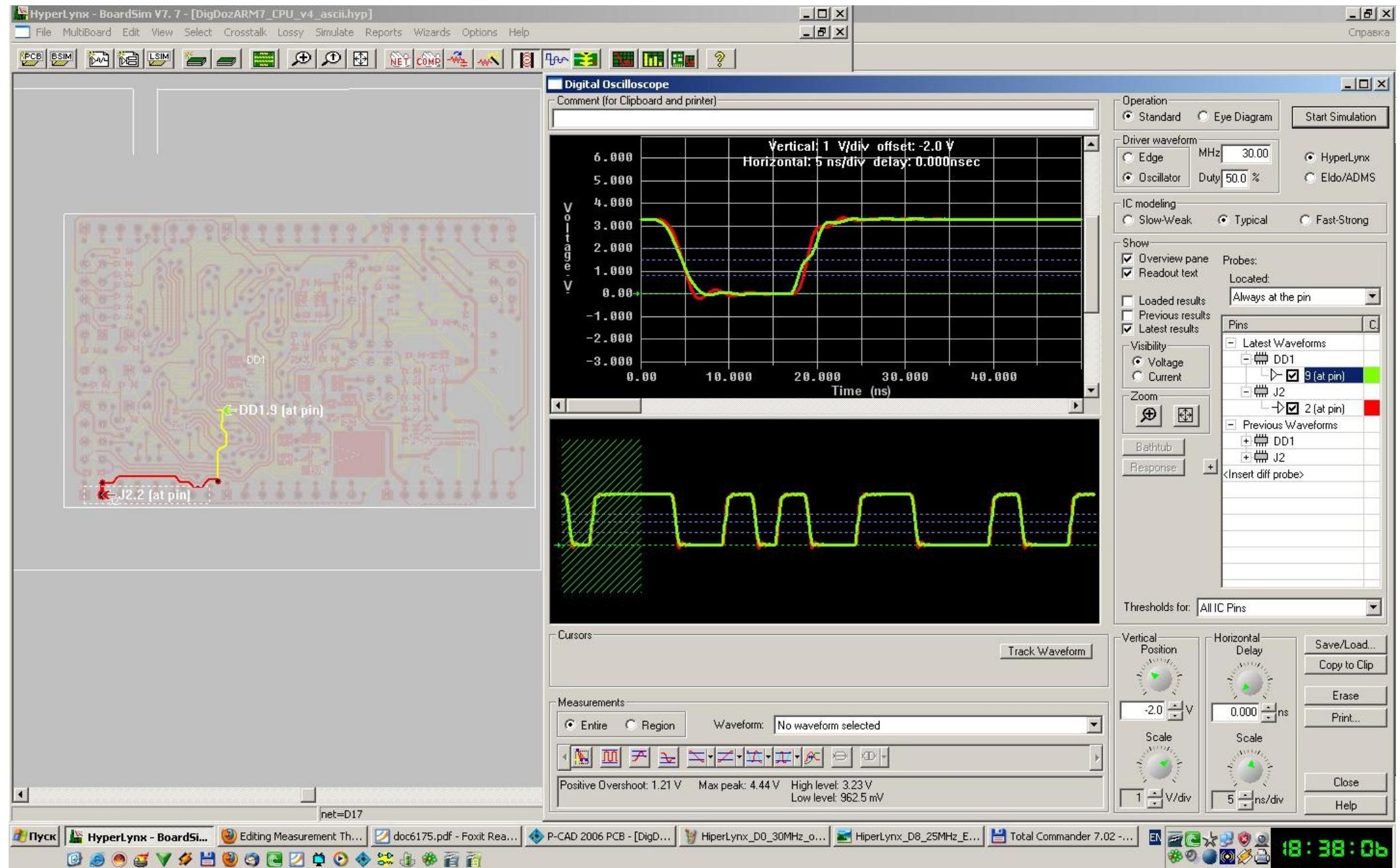
Вывод(пин) контроллера: PA17, F=30MHz, Глазковая диаграмма. пин MCU – вход / разъем как выход.



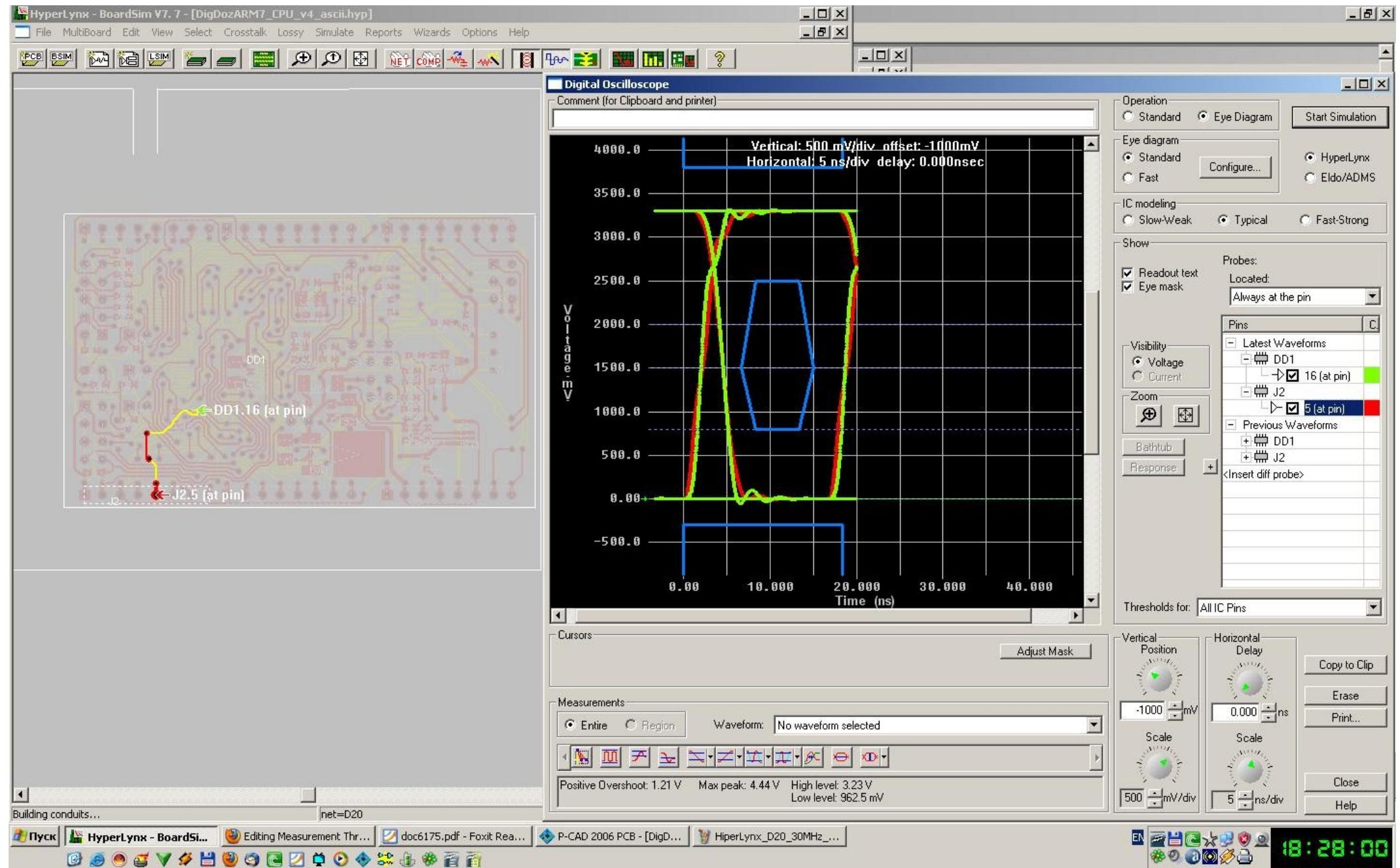
Вывод(пин) контроллера: PA17, F=30MHz, Глазковая диаграмма. пин MCU – выход / разъем как вход.



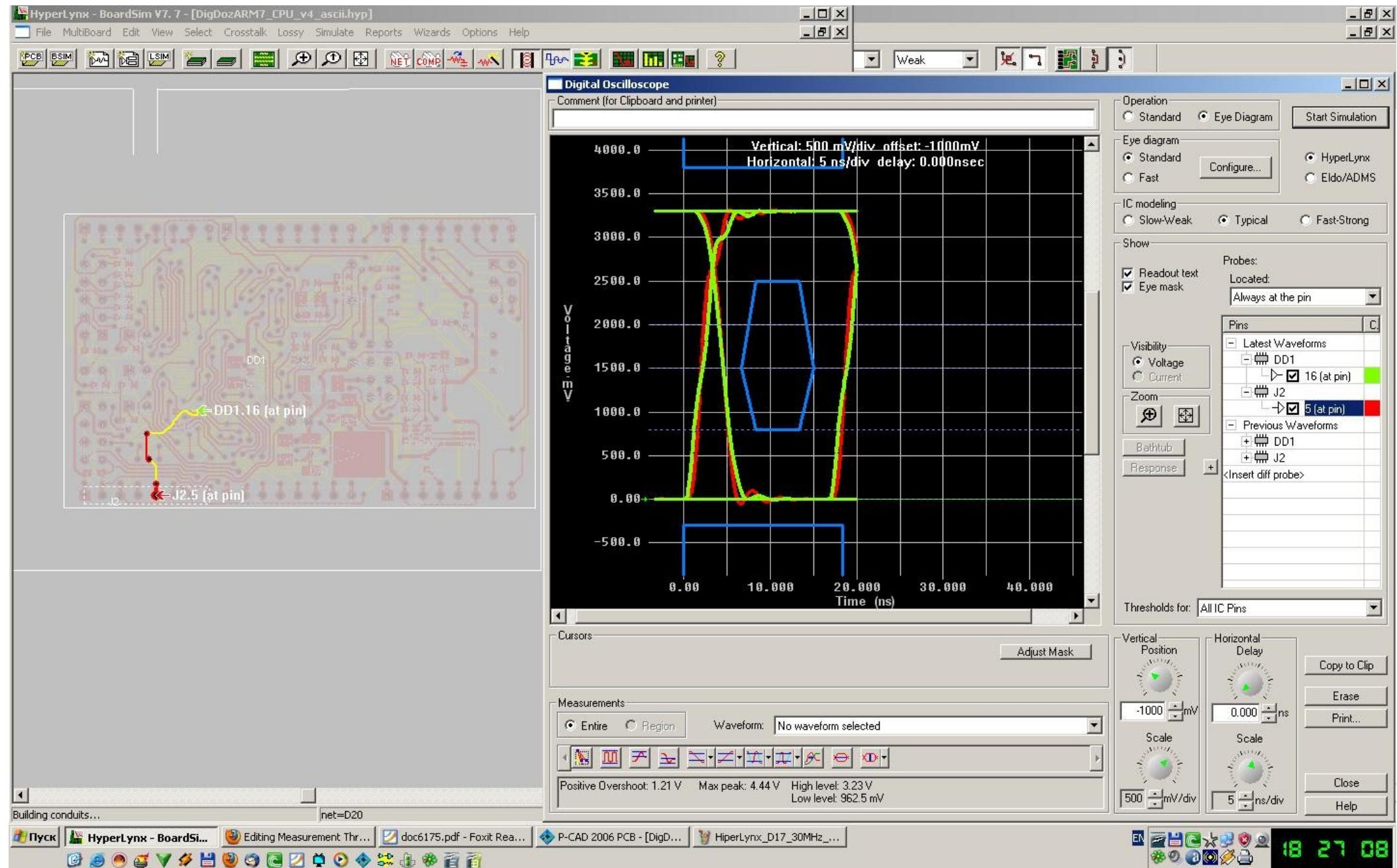
Вывод(пин) контроллера: PA17, F=30MHz, Осциллографма исследуемого сигнала.



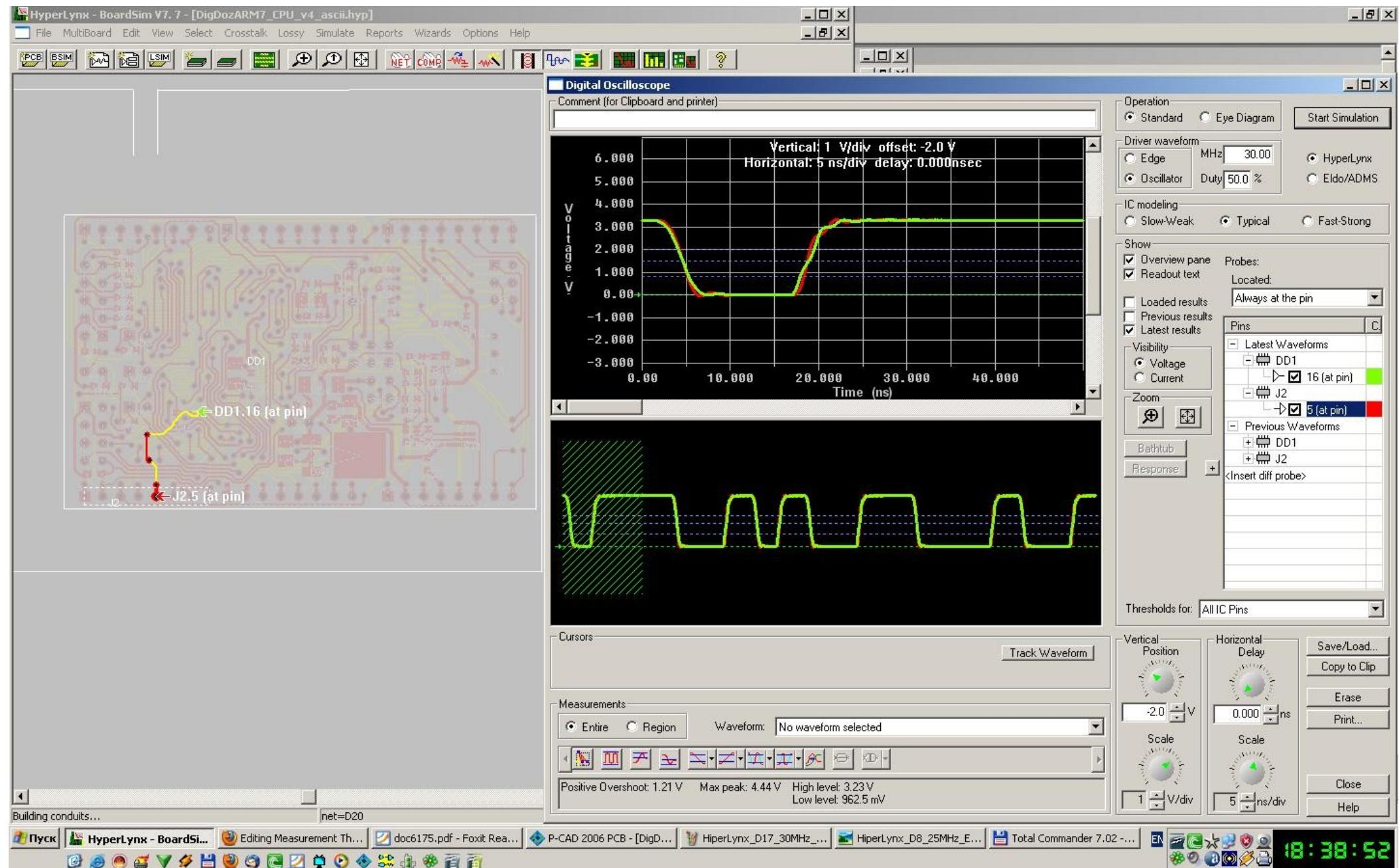
Вывод(пин) контроллера: PA20, F=30MHz, Глазковая диаграмма. пин MCU – вход / разъем как выход.



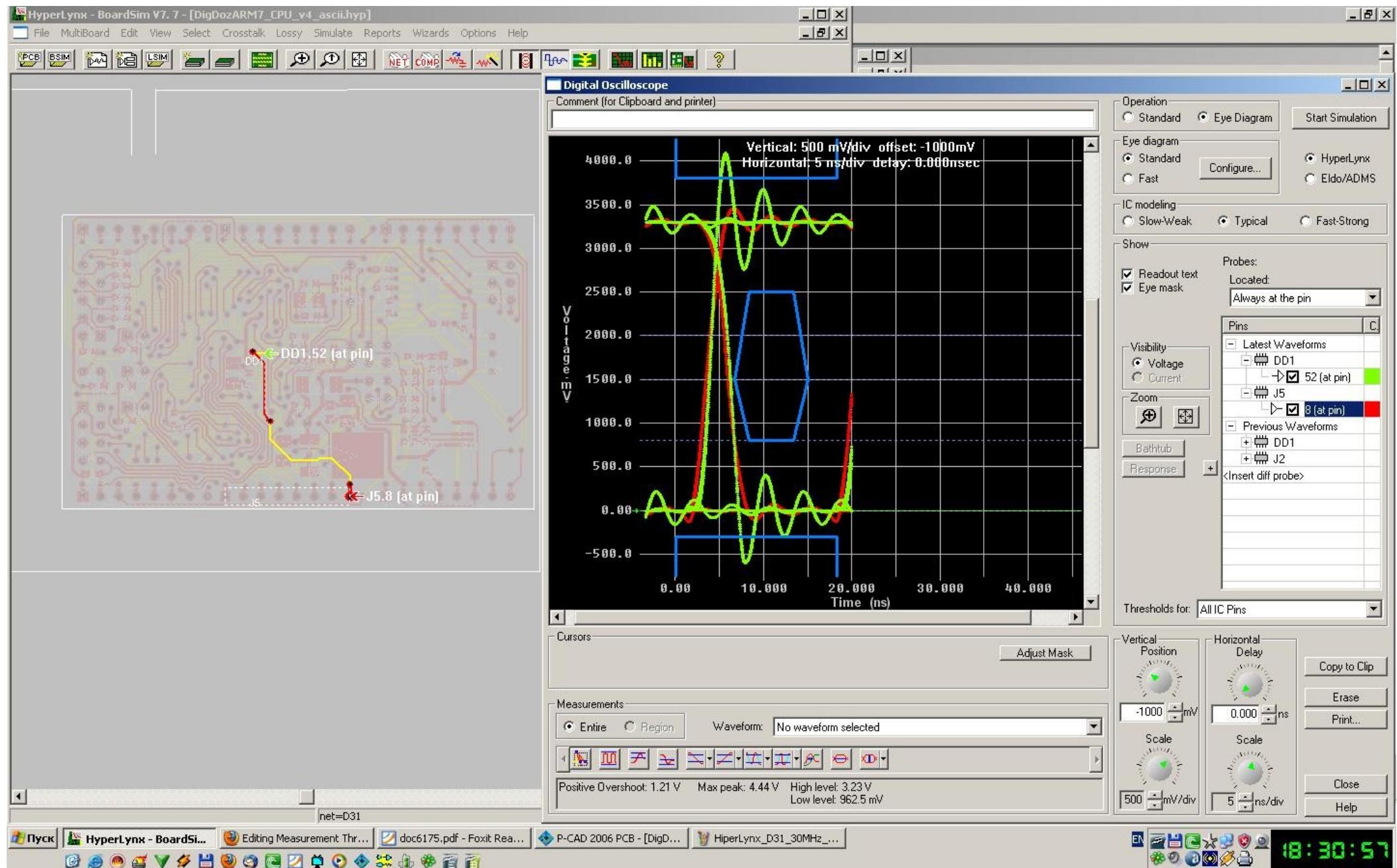
Вывод(пин) контроллера: PA17, F=30MHz, Глазковая диаграмма. пин MCU – выход / разъем как вход.



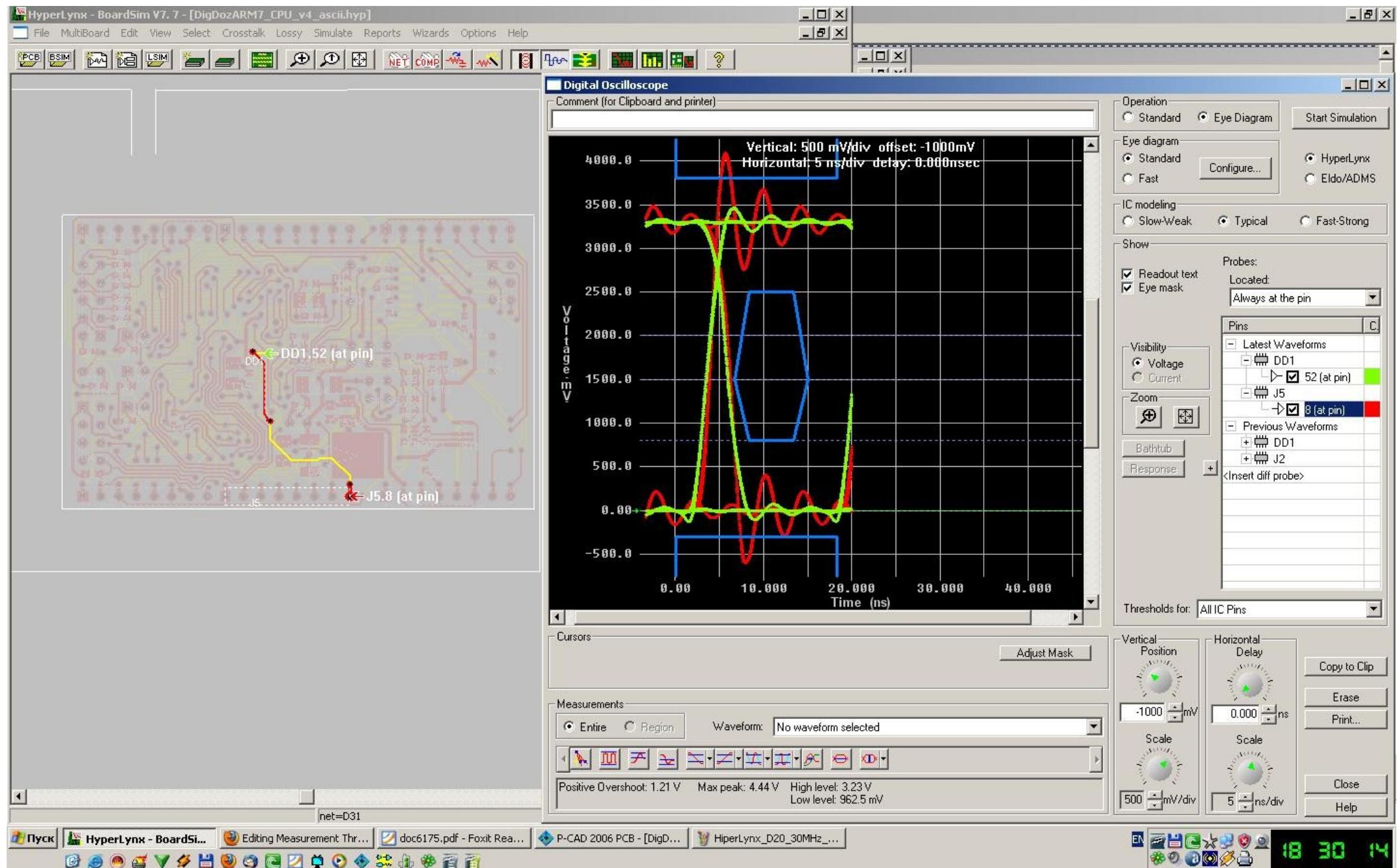
Вывод(пин) контроллера: PA20, F=30MHz, Осциллографма исследуемого сигнала.



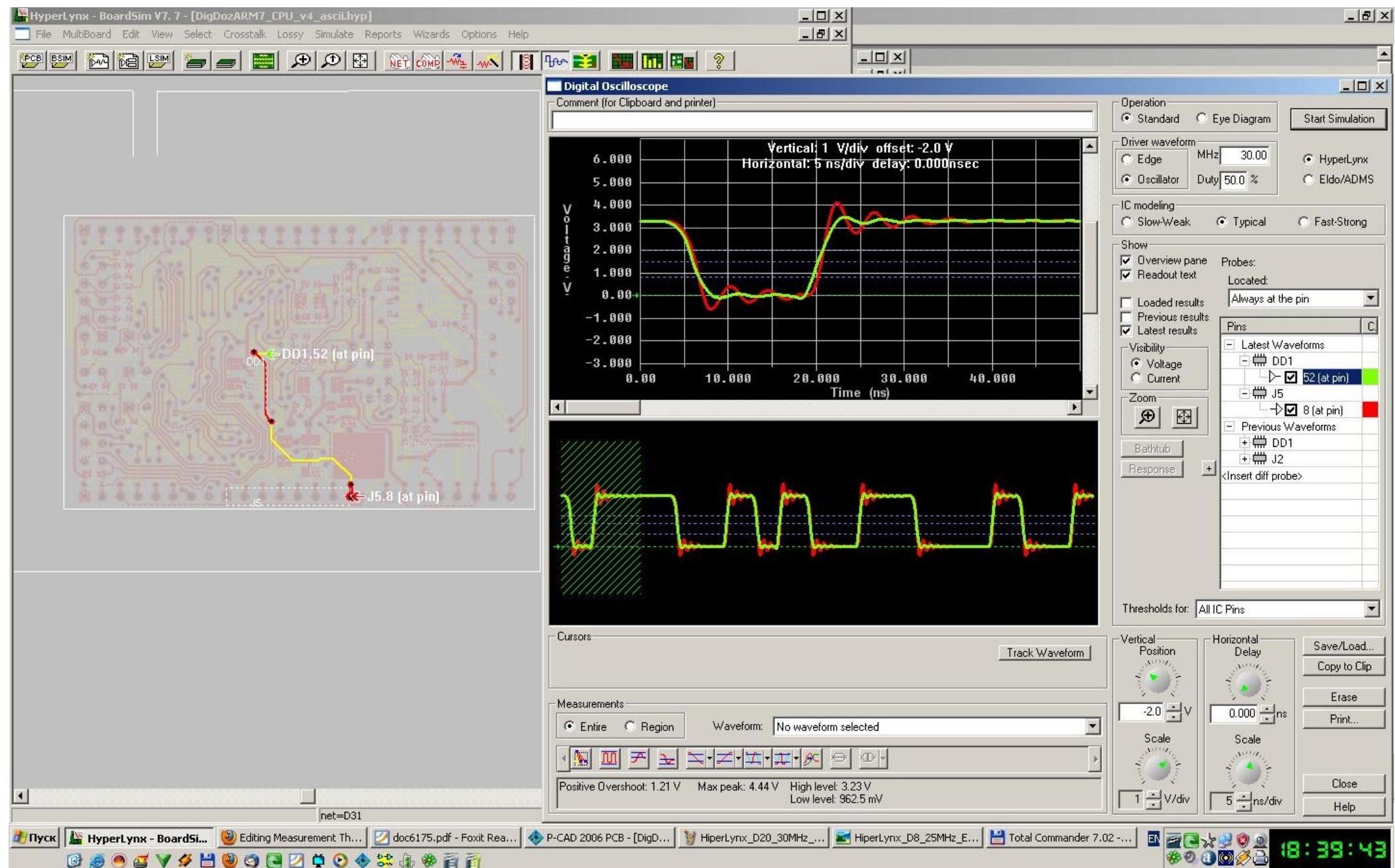
Вывод(пин) контроллера: PA31, F=30MHz, Глазковая диаграмма. пин MCU – вход / разъем как выход.



Вывод(пин) контроллера: PA31, F=30MHz, Глазковая диаграмма. пин MCU – выход / разъем как вход.



Вывод(пин) контроллера: PA31, F=30MHz, Осциллографма исследуемого сигнала.



Вывод:

Была поставлена цель выявить и визуально убедиться что целостность сигнала не нарушается в следствии прохождения сигнала по плате на граничной частоте 30МГц.

Моделирование производилось по пинам модуля(MCU) D0(PA0), D8(PA8), D15(PA15), D17(PA17), D20(PA20), D31(PA31) с использованием IBIS библиотеки микроконтроллера AT91SAM7S64.

Из теоретических исследований видно что нет нарушений глазковой диаграммы на участке MCU+MODULE_PIN.

Моделирование показало что нарушений нет.

Следовательно плата должна нормально функционировать на свой граничной (максимальной) частоте – 30МГц.