

微處理機系統與介面技術 LAB3

系所: 通訊三

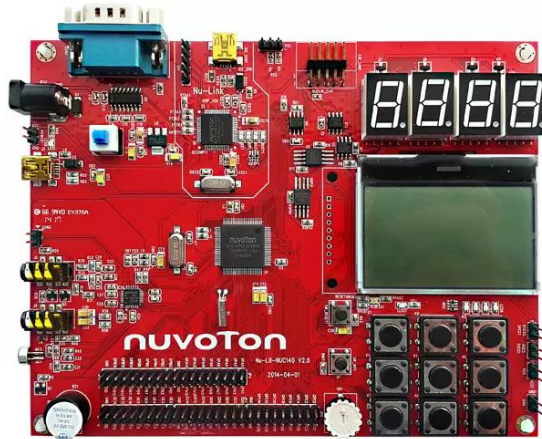
學號: 409430043

姓名: 高司玆

<實驗器材>

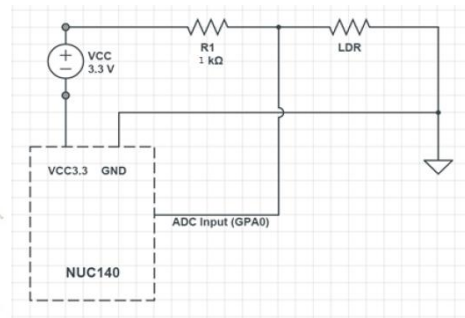
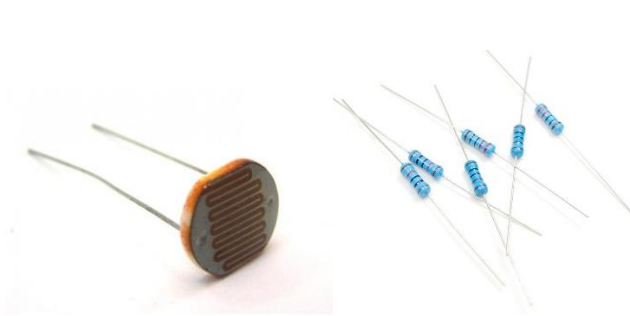
Nu-LB-NUC 140 V2.0 開發板

PL2303TA



光敏電阻

1k 電阻



<實驗過程與方法>

ADC 是數位類比轉換器，用於將連續的類比訊號(通常為電壓)轉換成數位訊號。

這次實驗的重點是要搞懂 `ADC_CLR_INT_FLAG()` 的運作，就我理解這個 `FLAG` 會在 A/D 轉換結束的時候設為 1 並觸發 `ADC_ADF_INT` 中斷，而我們這次實驗會在中斷的 `handler` 裡面將 `flag` 清掉並把全域變數 `g_u32AdcIntFlag` 設為 1，為什麼要這麼做呢？是為了保護在轉換途中又有 `input` 要求轉換，所以在轉換結束之前主程式都會卡在 `while(g_u32AdcIntFlag == 0)` 這裡，一直到中斷發生才透過中斷將其更改並繼續執行下去。

```
/* Clear the A/D interrupt flag for safe */
ADC_CLR_INT_FLAG(ADC, ADC_ADF_INT);

/* Enable the ADC interrupt */
ADC_EnableInt(ADC, ADC_ADF_INT);
NVIC_EnableIRQ(ADC_IRQn);

/* Reset the ADC interrupt indicator and Start A/D conversion */
g_u32AdcIntFlag = 0;

ADC_START_CONV(ADC);

/* Wait ADC interrupt (g_u32AdcIntFlag will be set at IRQ_Handler function)*/
while(g_u32AdcIntFlag == 0);
```

```
void ADC_IRQHandler(void)
{
    g_u32AdcIntFlag = 1;
    ADC_CLR_INT_FLAG(ADC, ADC_ADF_INT); /* clear the A/D conversion flag */
}
```

<遇到的問題>

這次遇到的問題主要是在 LED 亮燈 delay 的問題，在實作這個功能時，我用了 CLK_SysTickDelay() 的函數作為 delay 的方式，但我發現當 delay 的值超過一個範圍時就會異常，舉例來說用手電筒向光敏電阻照射時 delay 應該變大但實際卻反而變小，我原本的猜測是 delay 的參數因為過大而 overflow 了，因此我將其印出但卻發現並沒有。

後來我又去查了更多資料才知道，原因是 CLK_SysTickDelay() 有最高限制的 delay 秒數，最大 delay 為 $2^{24} / \text{cpu clock(MHz)}$ 單位是 us，如下圖，

```
/**
 * @brief      This function execute delay function.
 * @param[in]  us Delay time. The Max value is  $2^{24} / \text{CPU Clock(MHz)}$ . Ex:
 *              50MHz => 335544us, 48MHz => 349525us, 28MHz => 699050us ...
```

而我的 cpu clock 為多少呢，是 22.1184MHz。如下圖所示

```
/* Switch HCLK clock source to Internal RC and HCLK source divide 1 */
CLK_SetHCLK(CLK_CLKSEL0_HCLK_S_HIRC, CLK_CLKDIV_HCLK(1));

/*-----*/
/* CLKDIV constant definitions. */
/*-----*/
#define CLK_CLKDIV_HCLK(x) ((x)-1) /*!< CLKDIV Setting for HCLK clock divider. It could be 1~16 */

/*-----*/
/* CLKSEL0 constant definitions. */
/*-----*/
#define CLK_CLKSEL0_HCLK_S_HXT (0x0UL<<CLK_CLKSEL0_HCLK_S_Pos) /*!< Setting HCLK clock source as external X'tal */
#define CLK_CLKSEL0_HCLK_S_LXT (0x1UL<<CLK_CLKSEL0_HCLK_S_Pos) /*!< Setting HCLK clock source as external X'tal 32.768KHz*/
#define CLK_CLKSEL0_HCLK_S_PLL (0x2UL<<CLK_CLKSEL0_HCLK_S_Pos) /*!< Setting HCLK clock source as PLL output */
#define CLK_CLKSEL0_HCLK_S_LIRC (0x3UL<<CLK_CLKSEL0_HCLK_S_Pos) /*!< Setting HCLK clock source as internal 10KHz RC clock */
#define CLK_CLKSEL0_HCLK_S_HIRC (0x7UL<<CLK_CLKSEL0_HCLK_S_Pos) /*!< Setting HCLK clock source as internal 22.1184MHz RC clock */
```

所以可以知道我的 LED 的 max delay = $2^{24} / 22.1184$ 是 758518 微秒，換算成秒數就是 0.7 秒左右，這也難怪我的 delay 理應變大時卻感覺沒變，甚至有變小的感覺。

解決辦法有幾種，第一種是多呼叫幾次 CLK_SysTickDelay()，另外一種是設定 clock divider 將 clock 變低，但也許會有其他影響，所以最後我的選擇是前者。

<心得與收穫>

經歷了幾次的 lab 和 datasheet 報告的準備，我在做這次的 lab 有更有掌握度的感受，對於一些中斷、暫存器更加理解，還有因為解決 delay 問題而學到一些 clock 的觀念，總而言之，這次 lab 一樣學到很多，解決問題後的成就感無可比擬。