



ECE_4ES01_TA — Architecture des Microprocesseurs

TP5 — Architecture des Microprocesseurs

Jose Daniel CHACON GOMEZ

Encadrant : (Encadrant / Responsable TP)

Table des matières

1 Résumé	2
2 Introduction	2
3 Méthodologie	2
4 Réponses aux questions (Q1–Q14)	2
4.1 Q1 — Titre de la question	2
4.2 Q2 — Paramètres configurables du CPU O3 (DerivO3CPU)	2
4.3 Q3 — Titre de la question	3
4.4 Q4 — Titre de la question	3
4.5 Q5 — Titre de la question	3
4.6 Q6 — Titre de la question	3
4.7 Q7 — Titre de la question	3
4.8 Q8 — Titre de la question	4
4.9 Q9 — Titre de la question	4
4.10 Q10 — Titre de la question	4
4.11 Q11 — Titre de la question	4
4.12 Q12 — Titre de la question	4
4.13 Q13 — Titre de la question	4
4.14 Q14 — Titre de la question	5
5 Conclusion	5
A Annexe A — Reproductibilité	5

1 Résumé

2 Introduction

3 Méthodologie

4 Réponses aux questions (Q1–Q14)

4.1 Q1 — Titre de la question

Énoncé (Q1).

Réponse

4.2 Q2 — Paramètres configurables du CPU O3 (DerivO3CPU)

Objectif.

Identifier des paramètres configurables du processeur *out-of-order* de gem5 (DerivO3CPU) et préciser, pour chacun, sa valeur par défaut ainsi que son rôle.

Méthode (où chercher les paramètres)

Sur les machines ENSTA, les paramètres du CPU O3 sont définis dans le fichier Python 03CPU.py (répertoire `src/cpu/o3` de gem5). Pour lister rapidement les paramètres et leurs valeurs par défaut, on se place dans le dossier du CPU O3 puis on filtre les lignes contenant `Param.` :

```
cd /auto/g/gbusnot/ES201/tools/TP5/gem5-stable/src/cpu/o3
grep -n "Param\." 03CPU.py
```

Le `grep -n` affiche les numéros de ligne, ce qui permet de retrouver facilement la définition exacte des paramètres dans 03CPU.py.

Sélection de 5 paramètres (valeur par défaut + impact)

Nous avons choisi des paramètres liés (i) à la fenêtre OoO (ROB / IQ), (ii) au sous-système mémoire spéculatif (Load/Store Queues), et (iii) à la prédition de branchement, car ce sont des éléments déterminants pour l'IPC et la performance globale.

TABLE 1 – Paramètres Deriv03CPU (extraits de 03CPU.py)

Paramètre	Valeur par défaut	Rôle / impact (résumé)
numROBEntries	192	Taille du <i>Reorder Buffer</i> : nb. d'instructions "en vol". Plus grand \Rightarrow meilleure exploitation de l'ILP et masquage de latences.
numIQEntries	64	Taille de l' <i>Issue Queue</i> : instructions prêtes à être émises. Limite la fenêtre effective (même si le ROB est grand).
LQEntries	32	<i>Load Queue</i> : nb. de loads suivis/pendants en OoO. Important pour le recouvrement mémoire et la gestion des dépendances.
SQEEntries	32	<i>Store Queue</i> : nb. de stores en vol avant écriture en cache/mémoire. Impact sur le débit mémoire et les dépendances load-after-store.
branchPred	<code>TournamentBP(numThreads Parent.numThreads)</code>	Predicteur de branchements par défaut. Une mauvaise prédition provoque des <i>flush/squash</i> et dégrade l'IPC.

4.3 Q3 — Titre de la question

Énoncé (Q3).

Réponse

4.4 Q4 — Titre de la question

Énoncé (Q4).

Réponse

4.5 Q5 — Titre de la question

Énoncé (Q5).

Réponse

4.6 Q6 — Titre de la question

Énoncé (Q6).

Réponse

4.7 Q7 — Titre de la question

Énoncé (Q7).

Réponse

4.8 Q8 — Titre de la question

Énoncé (Q8).

Réponse

4.9 Q9 — Titre de la question

Énoncé (Q9).

Réponse

4.10 Q10 — Titre de la question

Énoncé (Q10).

Réponse

4.11 Q11 — Titre de la question

Énoncé (Q11).

Réponse

4.12 Q12 — Titre de la question

Énoncé (Q12).

Réponse

4.13 Q13 — Titre de la question

Énoncé (Q13).

Réponse

4.14 Q14 — Titre de la question

Énoncé (Q14).

Réponse

5 Conclusion

A Annexe A — Reproductibilité
