

# CT Übungsaufgaben

## Memory

### Aufgabe 1

- a) Nennen Sie drei Unterschiede zwischen einem 'asynchronous SRAM' (statisches RAM) und einem SDRAM (Synchronous Dynamic RAM).

SRAM	vs.	SDRAM
- high costs		low costs
- no clock		clocked
- access time roughly same time		long latency



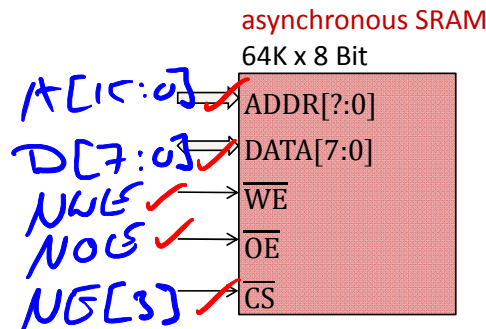
- b) Was ist die typische Funktion des Pins  $\overline{OE}$  bei einem asynchronen SRAM?

$\overline{OE}$  = Output Enable  
→ active low



## Aufgabe 2

Gegeben ist der folgende 'asynchronous SRAM' Baustein.



- a) Wie viele Adresspins benötigt der Baustein?

Was gibt  $2^i = 64K! \Rightarrow 16 \rightarrow 2^{16} = 64K$   
 $16 - 1 = 15$  ADDR ✓

- b) Der Baustein wird an den 'Flexible Memory Controller' (FMC) des STM32F4xxx angeschlossen. Adresse  $0x6800'0000$  soll die tiefste Adresse sein, unter welcher der Baustein angesprochen werden kann. Tragen Sie die anzuschliessenden FMC-Signale direkt links neben den Pfeilen ein. NCS[3:0] ✓

- c) Unter welcher Adresse greifen Sie aus der Software heraus auf das Byte an der höchsten Adresse des Bausteines zu?

$0x6800FFFF$  ✓

- d) Beim Entwickeln der Software stellen Sie fest, dass Sie unter der Adresse  $0x6BFF'0000$  auf das identische Byte des Bausteins wie unter  $0x6800'0000$  zugreifen. Was ist die Erklärung?

Partial Address Decoding: Die Bits A[25:16] sind nicht angeschlossen & werden deshalb nicht decodiert

- e) Unter wie vielen 64KByte Adressblöcken kann auf den Baustein zugegriffen werden?

A[25:16]  $\rightarrow 10$  Adresslinien  $\rightarrow 2^{10} = 1024$  Adressblöcke

$0x68xx'0000$

$0x69xx'0000$

$0x6Axx'0000$

$0x6Bxx'0000$

### Aufgabe 3

Welche der folgenden Aussagen treffen für ein DRAM (Dynamisches RAM) zu?

Bezeichnen Sie das entsprechende Feld mit einem ‚X‘.

	trifft zu	trifft nicht zu
Die Daten werden in einer RS Flip-flop artigen Zelle gespeichert.	<input type="checkbox"/>	<input checked="" type="checkbox"/>
Zugriffe auf einzelne Speicherstellen haben eine hohe Latenz.	<input checked="" type="checkbox"/>	<input type="checkbox"/>
Auf Grund der Leckströme ist ein periodischer Refresh notwendig.	<input checked="" type="checkbox"/>	<input type="checkbox"/>
Der Preis pro Speicherzelle ist hoch.	<input type="checkbox"/>	<input checked="" type="checkbox"/>
Ist ein flüchtiger (volatiler) Speicher.	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>
Eignet sich gut für Blockzugriffe.	<input checked="" type="checkbox"/>	<input type="checkbox"/>
Falls keine Zugriffe erfolgen, ist der Leistungsverbrauch sehr klein.	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>

## Aufgabe 4

Kreuzen Sie jeweils für NOR und NAND Flash an, ob die Aussagen zutreffen.

	NOR Flash <sup>1)</sup>		NAND Flash	
	trifft zu	trifft nicht zu	trifft zu	trifft nicht zu
Erlaubt das Ausführen von Programmcode direkt aus dem Speicher.	X ✓			X ✓
Der Speicher kann nur Sektor-weise gelöscht, d.h. auf '1' geschrieben werden.	X ✓		X	X ✓
Eignet sich für wahlfreie Zugriffe auf einzelne Bytes.	X ✓			X ✓
Eignet sich für das effiziente Speichern von grossen Datenblöcken.		X ✓	X ✓	
Erfordert eine spezielle Schnittstelle, welche nicht mit asynchronous SRAM Lesezugriffen kompatibel ist.		X ✓	X ✓	
Bits in einem einzelnen Byte können immer auf '0' geschrieben werden.	X ✓		X	X ✓
Bits in einem einzelnen Byte können immer auf '1' geschrieben werden.	X ✓	X		X ✓
Wenn Programmcode abgelegt wird, dann muss dieser in der Regel vor der Ausführung ins RAM geladen werden.		X ✓	X ✓	
Verwendet die Floating Gate Transistor Technologie	X ✓		X	X ✓
Der erste Lesezugriff benötigt eine hohe Latenzzeit, die folgenden Lesezugriffe erfolgen aber sehr viel schneller.		X ✓	X ✓	
Grosse Datenblöcke können schnell abgespeichert werden.		X ✓	X ✓	
Wird vor allem für das Speichern von Programmcode und von persistenten Daten eingesetzt.	X ✓			X ✓
Solid-State-Disks (SSD) werden aus diesem Speicher gebaut.		X ✓	X ✓	

1) NOR mit Parallel Interface