

## گزارش کار پروژه نهایی DSD

محمدحسن برجل بیاتیانی – ۴۰۱۱۰۵۶۹۱

استاد فصحتي

دانشكده مهندسي كامپيوتر

دانشگاه صنعتی شریف

پرسش پنجم (آسانسور)

در این پروژه قصد داریم تا طراحی سوال پنجم آزمون میانترم را با استفاده از System Verilog پیاده سازی نماییم. سوال مورد نظر به شرح زیر است:

سؤال ۵:

مدار کنترل یک آسانسور برای یک ساختمان چهارطبقه (همکف + ۴ طبقه) را طراحی کنید. ورودیهای این مدار به ازای هر طبقه و همکف یک حسگر ورود به طبقه و یک حسگر خروج از طبقه است. زمانی آسانسور در یک طبقه یا همکف متوقف می شود که هر دو حسگر حضور آسانسور را تشخیص دهند. همچنین در همکف و هر طبقه یک دکمه فشاری جهت درخواست آسانسور و درون آسانسور که دکمه فشاری جهت تعیین جهت حرکت که دکمه فشاری جهت تعیین جهت حرکت

۲

(بالا/پایین) و دیگری برای تعیین وضعیت آسانسور (توقف/حرکت)، کنترل می گردد. در این آسانسور اولویت بر اساس زمان فشرده شدن دکمهها تعیین می شود. با این حال در مسیر حرکت اگر دکمهای فشرده شود؛ آسانسور در آن طبقه هم توقف می کند. به این معنا که اگر آسانسور طبقه ۲ باشد و دکمه طبقه ۵ و طبقه ۱ هر دو فشرده شوند. با این تفاوت که دکمه طبقه ۵ زودتر فشرده شده باشد. آسانسور به سمت بالا می رود. در این فاصله و قبل از گذر از طبقه ۴، اگر دکمه طبقه ۴ هم فشرده شود. آسانسور در طبقه ۴ هم توقف در طبقه ۲ باشد. آسانسور به سمت بالا می رود در این فاصله و قبل از توقف در طبقه ۵ به سمت پایین می رود. زمان توقف در هر طبقه را برابر هم توقف می کند؛ ولی همچنان به سمت بالا می رود و پس از توقف در طبقه ۵ به سمت پایین می رود. زمان توقف در هر طبقه را برابر با ۱۰۰ پالس ساعت در نظر بگیرید. نیاز به کنترل درب ورودی آسانسور نیست. مدار خود را برای سناریوهای متفاوت مورد آزمون قرار دهید. دقت کنید اگر تمامی سناریوهای ممکن را مدنظر قرار ندهید؛ نمره کامل را نخواهید گرفت (۴۰ نمره).

طراحی و تست این سوال در فایل هایی به پیوست این فایل آمده اند که همگی در ریپازیتوری گیتهاب به آدرس https://github.com/Mowhby/DSD-elevator-simulation