

APPENDIX

Appendix 1 Instruction Processing Time

Instruction processing time (High-speed instruction)

The following table shows instruction processing time of each instruction.

Because the instruction processing time slightly varies depending on the contents of the source and destination, refer to the values in the table as a reference.

Instruction name	Condition	FX5S CPU module		FX5UJ CPU module		FX5U/FX5UC CPU module			
		Program capacity setting: 48000 steps		Program capacity setting: 48000 steps		Program capacity setting: 64000 steps		Program capacity setting: 128000 steps	
		Execution time in ON status (μs)	Execution time in OFF status (μs)	Execution time in ON status (μs)	Execution time in OFF status (μs)	Execution time in ON status (μs)	Execution time in OFF status (μs)	Execution time in ON status (μs)	Execution time in OFF status (μs)
LD	—	0.084	—	0.034	—	0.034	—	0.350	—
LDI	—	0.084	—	0.034	—	0.034	—	0.779	—
AND	—	0.084	—	0.042	—	0.042	—	0.350	—
ANI	—	0.097	—	0.042	—	0.042	—	0.781	—
OR	—	0.091	—	0.042	—	0.042	—	0.781	—
ORI	—	0.091	—	0.042	—	0.042	—	0.781	—
LDP	—	0.117	—	0.084	—	0.084	—	0.956	—
LDF	—	0.084	—	0.084	—	0.084	—	0.956	—
ANDP	—	0.107	—	0.092	—	0.092	—	1.096	—
ANDF	—	0.094	—	0.092	—	0.092	—	1.096	—
ORP	—	0.127	—	0.092	—	0.092	—	1.096	—
ORF	—	0.127	—	0.092	—	0.092	—	1.096	—
LDPI	—	0.124	—	0.084	—	0.084	—	0.956	—
LDFI	—	0.124	—	0.084	—	0.084	—	0.956	—
ANDPI	—	0.127	—	0.092	—	0.092	—	1.096	—
ANDFI	—	0.100	—	0.100	—	0.100	—	1.169	—
ORPI	—	0.127	—	0.092	—	0.092	—	1.096	—
ORFI	—	0.100	—	0.100	—	0.100	—	1.169	—
ANB	—	0.084	—	0.025	—	0.025	—	0.341	—
ORB	—	0.084	—	0.025	—	0.025	—	0.666	—
MPS	—	0.084	—	0.017	—	0.017	—	0.333	—
MRD	—	0.084	—	0.009	—	0.009	—	0.333	—
MPP	—	0.084	—	0.009	—	0.009	—	0.333	—
INV	—	0.092	—	0.017	—	0.017	—	0.333	—
MEP	—	0.100	—	0.042	—	0.042	—	0.700	—
MEF	—	0.100	—	0.050	—	0.050	—	0.700	—
OUT	—	0.117	—	0.024	—	0.024	—	0.350	—
OUT C	—	0.384	0.354	0.341	0.275	0.341	0.275	3.653	3.397
OUT T/ST	—	0.614	0.397	0.509	0.317	0.509	0.317	4.987	3.721
SET	—	0.127	0.110	0.050	0.017	0.050	0.017	0.560	0.674
RST	—	0.127	0.110	0.050	0.017	0.050	0.017	0.560	0.674
ALT	—	0.130	0.111	0.050	0.017	0.050	0.017	0.560	0.674
SFR	(n)=K1	0.190	0.120	0.125	0.017	0.125	0.017	1.552	0.674
	(n)=K15	0.190	0.120	0.125	0.017	0.125	0.017	1.552	0.674

Instruction name	Condition	FX5S CPU module		FX5UJ CPU module		FX5U/FX5UC CPU module			
		Program capacity setting: 48000 steps		Program capacity setting: 48000 steps		Program capacity setting: 64000 steps		Program capacity setting: 128000 steps	
		Execution time in ON status (μs)	Execution time in OFF status (μs)	Execution time in ON status (μs)	Execution time in OFF status (μs)	Execution time in ON status (μs)	Execution time in OFF status (μs)	Execution time in ON status (μs)	Execution time in OFF status (μs)
SFL	(n)=K1	0.190	0.124	0.125	0.017	0.125	0.017	1.552	0.674
	(n)=K15	0.190	0.123	0.125	0.017	0.125	0.017	1.552	0.674
LD=	—	0.114	—	0.042	—	0.042	—	0.781	—
LD<>	—	0.114	—	0.042	—	0.042	—	0.781	—
LD>	—	0.117	—	0.042	—	0.042	—	0.781	—
LD<=	—	0.117	—	0.042	—	0.042	—	0.781	—
LD<	—	0.117	—	0.042	—	0.042	—	0.781	—
LD>=	—	0.117	—	0.042	—	0.042	—	0.781	—
AND=	—	0.111	—	0.067	—	0.067	—	1.049	—
AND<>	—	0.114	—	0.067	—	0.067	—	1.049	—
AND>	—	0.118	—	0.067	—	0.067	—	1.049	—
AND<=	—	0.117	—	0.067	—	0.067	—	1.049	—
AND<	—	0.117	—	0.067	—	0.067	—	1.049	—
AND>=	—	0.117	—	0.067	—	0.067	—	1.049	—
OR=	—	0.111	—	0.067	—	0.067	—	1.049	—
OR<>	—	0.114	—	0.067	—	0.067	—	1.049	—
OR>	—	0.117	—	0.067	—	0.067	—	1.049	—
OR<=	—	0.117	—	0.067	—	0.067	—	1.049	—
OR<	—	0.117	—	0.067	—	0.067	—	1.049	—
OR>=	—	0.117	—	0.067	—	0.067	—	1.049	—
LD=_U	—	0.114	—	0.042	—	0.042	—	0.781	—
LD<>_U	—	0.114	—	0.042	—	0.042	—	0.781	—
LD>_U	—	0.107	—	0.042	—	0.042	—	0.781	—
LD<=_U	—	0.097	—	0.042	—	0.042	—	0.781	—
LD<_U	—	0.107	—	0.042	—	0.042	—	0.781	—
LD>=_U	—	0.097	—	0.042	—	0.042	—	0.781	—
AND=_U	—	0.111	—	0.067	—	0.067	—	1.049	—
AND<>_U	—	0.114	—	0.067	—	0.067	—	1.049	—
AND>_U	—	0.107	—	0.067	—	0.067	—	1.049	—
AND<=_U	—	0.107	—	0.067	—	0.067	—	1.049	—
AND<_U	—	0.107	—	0.067	—	0.067	—	1.049	—
AND>=_U	—	0.107	—	0.067	—	0.067	—	1.049	—
OR=_U	—	0.111	—	0.067	—	0.067	—	1.049	—
OR<>_U	—	0.114	—	0.067	—	0.067	—	1.049	—
OR>_U	—	0.107	—	0.067	—	0.067	—	1.049	—
OR<=_U	—	0.107	—	0.067	—	0.067	—	1.049	—
OR<_U	—	0.107	—	0.067	—	0.067	—	1.049	—
OR>=_U	—	0.107	—	0.067	—	0.067	—	1.049	—
LDD=	—	0.134	—	0.042	—	0.042	—	0.781	—
LDD<>	—	0.134	—	0.042	—	0.042	—	0.781	—
LDD>	—	0.134	—	0.042	—	0.042	—	0.781	—
LDD<=	—	0.134	—	0.042	—	0.042	—	0.781	—
LDD<	—	0.134	—	0.042	—	0.042	—	0.781	—
LDD>=	—	0.134	—	0.042	—	0.042	—	0.781	—
ANDD=	—	0.134	—	0.067	—	0.067	—	1.049	—
ANDD<>	—	0.135	—	0.067	—	0.067	—	1.049	—
ANDD>	—	0.135	—	0.067	—	0.067	—	1.049	—

Instruction name	Condition	FX5S CPU module		FX5UJ CPU module		FX5U/FX5UC CPU module			
		Program capacity setting: 48000 steps		Program capacity setting: 48000 steps		Program capacity setting: 64000 steps		Program capacity setting: 128000 steps	
		Execution time in ON status (μs)	Execution time in OFF status (μs)	Execution time in ON status (μs)	Execution time in OFF status (μs)	Execution time in ON status (μs)	Execution time in OFF status (μs)	Execution time in ON status (μs)	Execution time in OFF status (μs)
ANDD<=	—	0.134	—	0.067	—	0.067	—	1.049	—
ANDD<	—	0.134	—	0.067	—	0.067	—	1.049	—
ANDD>=	—	0.134	—	0.067	—	0.067	—	1.049	—
ORD=	—	0.134	—	0.067	—	0.067	—	1.049	—
ORD<>	—	0.134	—	0.067	—	0.067	—	1.049	—
ORD>	—	0.134	—	0.067	—	0.067	—	1.049	—
ORD<=	—	0.134	—	0.067	—	0.067	—	1.049	—
ORD<	—	0.134	—	0.067	—	0.067	—	1.049	—
ORD>=	—	0.136	—	0.067	—	0.067	—	1.049	—
LDD=_U	—	0.134	—	0.042	—	0.042	—	0.781	—
LDD<>_U	—	0.134	—	0.042	—	0.042	—	0.781	—
LDD>_U	—	0.132	—	0.042	—	0.042	—	0.781	—
LDD<=_U	—	0.100	—	0.042	—	0.042	—	0.781	—
LDD<_U	—	0.132	—	0.042	—	0.042	—	0.781	—
LDD>=_U	—	0.100	—	0.042	—	0.042	—	0.781	—
ANDD=_U	—	0.134	—	0.067	—	0.067	—	1.049	—
ANDD<>_U	—	0.134	—	0.067	—	0.067	—	1.049	—
ANDD>_U	—	0.134	—	0.067	—	0.067	—	1.049	—
ANDD<=_U	—	0.134	—	0.067	—	0.067	—	1.049	—
ANDD<_U	—	0.134	—	0.067	—	0.067	—	1.049	—
ANDD>=_U	—	0.134	—	0.067	—	0.067	—	1.049	—
ORD=_U	—	0.134	—	0.067	—	0.067	—	1.049	—
ORD<>_U	—	0.135	—	0.067	—	0.067	—	1.049	—
ORD>_U	—	0.134	—	0.067	—	0.067	—	1.049	—
ORD<=_U	—	0.134	—	0.067	—	0.067	—	1.049	—
ORD<_U	—	0.134	—	0.067	—	0.067	—	1.049	—
ORD>=_U	—	0.134	—	0.067	—	0.067	—	1.049	—
+ (2 operands)	—	0.147	0.092	0.059	0.017	0.059	0.017	1.026	0.674
+ (3 operands)	—	0.147	0.120	0.059	0.017	0.059	0.017	1.026	0.674
+_U (2 operands)	—	0.147	0.120	0.059	0.017	0.059	0.017	1.026	0.674
+_U (3 operands)	—	0.147	0.122	0.059	0.017	0.059	0.017	1.026	0.674
- (2 operands)	—	0.147	0.092	0.059	0.017	0.059	0.017	1.026	0.674
- (3 operands)	—	0.147	0.120	0.059	0.017	0.059	0.017	1.026	0.674
-_U (2 operands)	—	0.147	0.120	0.059	0.017	0.059	0.017	1.026	0.674
-_U (3 operands)	—	0.147	0.120	0.059	0.017	0.059	0.017	1.026	0.674
D+ (2 operands)	—	0.144	0.092	0.059	0.017	0.059	0.017	1.026	0.674
D+ (3 operands)	—	0.144	0.117	0.059	0.017	0.059	0.017	1.026	0.674
D+_U (2 operands)	—	0.144	0.117	0.059	0.017	0.059	0.017	1.026	0.674
D+_U (3 operands)	—	0.144	0.117	0.059	0.017	0.059	0.017	1.026	0.674
D- (2 operands)	—	0.144	0.092	0.059	0.017	0.059	0.017	1.026	0.674
D- (3 operands)	—	0.144	0.117	0.059	0.017	0.059	0.017	1.026	0.674
D-_U (2 operands)	—	0.144	0.117	0.059	0.017	0.059	0.017	1.026	0.674
D-_U (3 operands)	—	0.144	0.117	0.059	0.017	0.059	0.017	1.026	0.674
*	—	0.147	0.084	0.059	0.017	0.059	0.017	1.026	0.674
*_U	—	0.147	0.120	0.059	0.017	0.059	0.017	1.026	0.674
INC	—	0.137	0.110	0.067	0.017	0.067	0.017	1.049	0.674
INC_U	—	0.137	0.110	0.067	0.017	0.067	0.017	1.049	0.674

Instruction name	Condition	FX5S CPU module		FX5UJ CPU module		FX5U/FX5UC CPU module			
		Program capacity setting: 48000 steps		Program capacity setting: 48000 steps		Program capacity setting: 64000 steps		Program capacity setting: 128000 steps	
		Execution time in ON status (μs)	Execution time in OFF status (μs)	Execution time in ON status (μs)	Execution time in OFF status (μs)	Execution time in ON status (μs)	Execution time in OFF status (μs)	Execution time in ON status (μs)	Execution time in OFF status (μs)
DEC	—	0.137	0.111	0.067	0.017	0.067	0.017	1.049	0.674
DEC_U	—	0.137	0.110	0.067	0.017	0.067	0.017	1.049	0.674
DINC	—	0.134	0.107	0.067	0.017	0.067	0.017	1.049	0.674
DINC_U	—	0.134	0.107	0.067	0.017	0.067	0.017	1.049	0.674
DDEC	—	0.134	0.107	0.067	0.017	0.067	0.017	1.049	0.674
DDEC_U	—	0.134	0.107	0.067	0.017	0.067	0.017	1.049	0.674
WAND (2 operands)	—	0.147	0.092	0.059	0.017	0.059	0.017	1.026	0.674
WAND (3 operands)	—	0.147	0.121	0.059	0.017	0.059	0.017	1.026	0.674
DAND (2 operands)	—	0.144	0.092	0.059	0.017	0.059	0.017	1.026	0.674
DAND (3 operands)	—	0.144	0.117	0.059	0.017	0.059	0.017	1.026	0.674
WOR (2 operands)	—	0.147	0.120	0.059	0.017	0.059	0.017	1.026	0.674
WOR (3 operands)	—	0.147	0.120	0.059	0.017	0.059	0.017	1.026	0.674
DOR (2 operands)	—	0.144	0.117	0.059	0.017	0.059	0.017	1.026	0.674
DOR (3 operands)	—	0.144	0.117	0.059	0.017	0.059	0.017	1.026	0.674
WXOR (2 operands)	—	0.147	0.123	0.059	0.017	0.059	0.017	1.026	0.674
WXOR (3 operands)	—	0.147	0.124	0.059	0.017	0.059	0.017	1.026	0.674
DXOR (2 operands)	—	0.144	0.121	0.059	0.017	0.059	0.017	1.026	0.674
DXOR (3 operands)	—	0.144	0.120	0.059	0.017	0.059	0.017	1.026	0.674
WXNR (2 operands)	—	0.157	0.127	0.085	0.017	0.085	0.017	1.166	0.674
WXNR (3 operands)	—	0.157	0.127	0.085	0.017	0.085	0.017	1.166	0.674
DXNR (2 operands)	—	0.150	0.117	0.085	0.017	0.085	0.017	1.166	0.674
DXNR (3 operands)	—	0.150	0.117	0.085	0.017	0.085	0.017	1.166	0.674
BSET	(n)=K1	0.144	0.124	0.075	0.017	0.075	0.017	1.061	0.674
	(n)=K15	0.144	0.123	0.075	0.017	0.075	0.017	1.061	0.674
BRST	(n)=K1	0.144	0.124	0.075	0.017	0.075	0.017	1.061	0.674
	(n)=K15	0.144	0.124	0.075	0.017	0.075	0.017	1.061	0.674
TEST	—	0.170	0.120	0.102	0.017	0.102	0.017	1.376	0.674
DTEST	—	0.171	0.124	0.102	0.017	0.102	0.017	1.376	0.674
INT2UINT	—	0.127	0.110	0.058	0.017	0.058	0.017	0.814	0.674
INT2DINT	—	0.130	0.113	0.058	0.017	0.058	0.017	0.814	0.674
INT2UDINT	—	0.130	0.114	0.058	0.017	0.058	0.017	0.814	0.674
UINT2INT	—	0.127	0.110	0.058	0.017	0.058	0.017	0.814	0.674
UINT2DINT	—	0.130	0.113	0.058	0.017	0.058	0.017	0.814	0.674
UINT2UDINT	—	0.130	0.114	0.058	0.017	0.058	0.017	0.814	0.674
DINT2INT	—	0.127	0.110	0.058	0.017	0.058	0.017	0.814	0.674
DINT2UINT	—	0.127	0.111	0.058	0.017	0.058	0.017	0.814	0.674
DINT2UDINT	—	0.127	0.111	0.058	0.017	0.058	0.017	0.814	0.674
UDINT2INT	—	0.127	0.110	0.058	0.017	0.058	0.017	0.814	0.674
UDINT2UINT	—	0.127	0.110	0.058	0.017	0.058	0.017	0.814	0.674
UDINT2DINT	—	0.127	0.111	0.058	0.017	0.058	0.017	0.814	0.674
MOV	—	0.100	0.084	0.034	0.017	0.034	0.017	0.779	0.674
DMOV	—	0.111	0.084	0.034	0.017	0.034	0.017	0.779	0.674
CML	—	0.137	0.111	0.067	0.017	0.067	0.017	1.049	0.674
DCML	—	0.134	0.107	0.067	0.017	0.067	0.017	1.049	0.674
CMLB	—	0.147	0.120	0.081	0.017	0.081	0.017	1.026	0.674
XCH	—	0.154	0.124	0.079	0.017	0.079	0.017	1.061	0.674
DXCH	—	0.145	0.120	0.079	0.017	0.079	0.017	1.061	0.674

Instruction name	Condition	FX5S CPU module		FX5UJ CPU module		FX5U/FX5UC CPU module			
		Program capacity setting: 48000 steps		Program capacity setting: 48000 steps		Program capacity setting: 64000 steps		Program capacity setting: 128000 steps	
		Execution time in ON status (μs)	Execution time in OFF status (μs)	Execution time in ON status (μs)	Execution time in OFF status (μs)	Execution time in ON status (μs)	Execution time in OFF status (μs)	Execution time in ON status (μs)	Execution time in OFF status (μs)
SWAP	—	0.137	0.110	0.067	0.017	0.067	0.017	1.049	0.674
DSWAP	—	0.137	0.110	0.067	0.017	0.067	0.017	1.049	0.674
MOVB	—	0.154	0.111	0.083	0.017	0.083	0.017	0.886	0.674
INT2FLT	—	0.154	0.110	0.083	0.017	0.083	0.017	0.886	0.674
UINT2FLT	—	0.154	0.111	0.083	0.017	0.083	0.017	0.886	0.674
DINT2FLT	—	0.154	0.110	0.083	0.017	0.083	0.017	0.886	0.674
UDINT2FLT	—	0.154	0.111	0.083	0.017	0.083	0.017	0.886	0.674
EMOV	—	0.127	0.110	0.059	0.017	0.059	0.017	1.026	0.674
DEMOV	—	0.134	0.110	0.059	0.017	0.059	0.017	1.026	0.674