

Svpbmt 标准拓展

在Sv39, Sv48和Sv57, 在比特的62-61用于指明页表的叶子入口是否使用Page-based memory types来替代PMA对于这个页属性的定义。

The Svpbmt extension depends on Sv39.

Mode	Value	Requested Memory Attributes
PMA	0	None
NC	1	Non-cacheable, idempotent, weakly-ordered (RVWMO), main memory
IO	2	Non-cacheable, non-idempotent, strongly-ordered (I/O ordering), I/O
—	3	<i>Reserved for future standard use</i>

Table 6.1: Encodings for the PBMT field in Sv39, Sv48, and Sv57 PTEs. Attributes not mentioned are inherited from the PMA associated with the physical address.

对于非叶子的PTE的bits 62 - 61 则保留用于未来的拓展。直到我们确切地定义了相应的标准, 对应比特都应该被软件清零或者在不为0的时候发起异常。

当PBMT的属性将一个Page的属性设置为IO或者其他的, 那么对于一个相应页的内存访问就会根据页面所规定的规则进行。

如果页的底层内存属性为IO, 并且page 的 PBMT=NC, 那么对于其的访问就要遵行RVWMO。对于FENCE、.aq和.rl的访问, 这种页还是认为是IO和内存访问。

对于页底层的内存属性为内存, 但是页的PBMT为IO, 那么对于这个页的访问遵循强IO序。对于对于FENCE、.aq和.rl的访问, 这种页还是认为是IO和内存访问。

如果是Svpbmt种PBMT的配置不为0, 可以使用多个虚拟地址对应一个物理地址, 同时使用不同内存属性。同样, 可以U模式和S模式可以通过设置PTE的PBMT来观察页的属性。

访问是NC属性的页并不会失去一致性保证。对于一个页使用不同cacheability属性的页, 可能损失一致性。

当H扩展被打开, PBMT在两阶段翻译过程也要生效。第一, hgap.MODE不是0的情况下, G-stage的PTE PBMT的比特会覆盖PMA的属性。如果vsatp.MODE不等于0, 那么VS-stage的PTE PBMT就会覆盖原有的PMA属性。