



概述

FM6126B/FM6126Q 是一款专为 LED 模块和显示器设计的驱动 IC，具有 16 路恒定的电流输出驱动能力。FM6126B/FM6126Q 是一款专为 LED 显示屏设计的驱动 IC，采用 16 路恒流灌电流输出。FM6126B/FM6126Q 采用了“输出钳位”专利技术，可以有效消除第一行偏暗现象，同时可以防止灯珠损坏。同时 FM6126B/FM6126Q 具有极佳的抗干扰特性，恒流及低灰效果不受 PCB 板的影响。并可选用不同的外挂电阻对输出级电流大小进行调节，精确控制 LED 的发光亮度。FM6126B/FM6126Q 内部采用了电流精确控制技术，可使片间误差 低于 $\pm 3.0\%$ ，通道间误差 低于 $\pm 2.0\%$

FM6126B/FM6126Q 在显示过程中(OE=0)会缓存 16bit 显示数据，所以系统在 FM6126B/FM6126Q 显示的过程中可以继续存入 16bit 串行数据，相比通用恒流源芯片，刷新率可以提高 50%以上。

FM6126B/FM6126Q 在 FM6124 基础上集成 6 位电流增益调节，并加入了寄存器配置。有效消除下鬼隐，改善低灰偏色，麻点，第一行偏暗等问题。

特点

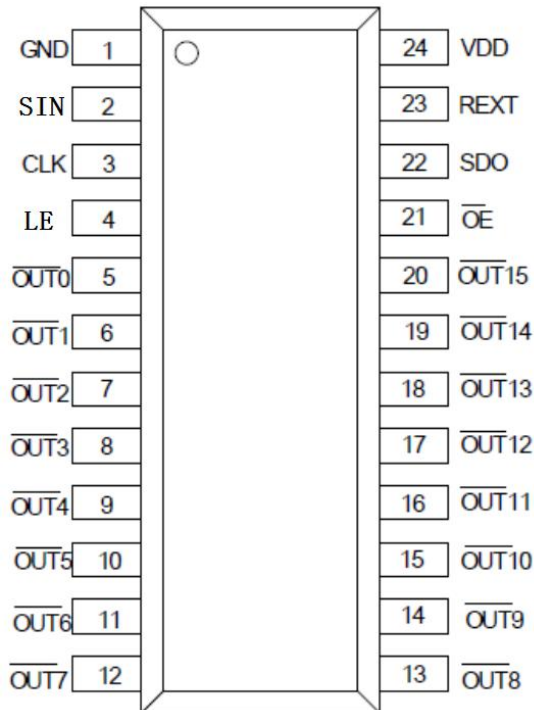
- 16 路恒流灌电流输出
- 输出电流设定范围：
0.5~38mA@VDD=5V
0.5~25mA@VDD=3.3V
- 电流精度
通道间： $\pm 0.9\%$ (典型值) $\pm 2.0\%$ (最大值) 芯片间： $\pm 2.5\%$ (典型值) $\pm 3.0\%$ (最大值)
- 快速输出电流响应 OE (最小值)：40ns@VDD=5V
- 6 位电流增益调节：25%~100%
- I/O 施密特触发器触发输入
- 数据传输频率： $f_{MAX}=25\text{MHz}$
- 芯片工作电压：VDD=3.3~5.5V
- 工作温度范围： $-40\sim 85^{\circ}\text{C}$
- 消除下鬼隐
- 集成双缓存，刷新率比通用恒流芯片提高 50%以上
- 通道内集成双向钳位保护电路，能够有效减少灯珠 的损坏
- 有效解决低灰色块，偏色，麻点，第一行偏暗
- 具有极佳的抗干扰能力和低灰度效果
- 封装形式：SSOP-24 (e=0.635)、QFN-24-4 \times 4 (0.5mm)

产品应用

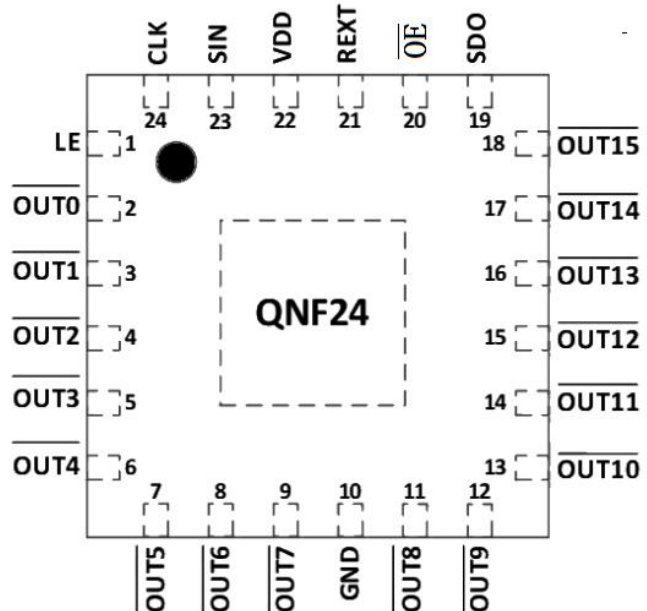
- 室内表贴模组系列：P2、P2.5、P3、P3.91、P4、P4.81、P5.
- 户外表贴模组系列：P4.81、P5、P6、P8、P10、P10 直插灯、P13.33 插灯。



管脚图



SSOP-24 (e=0.635)



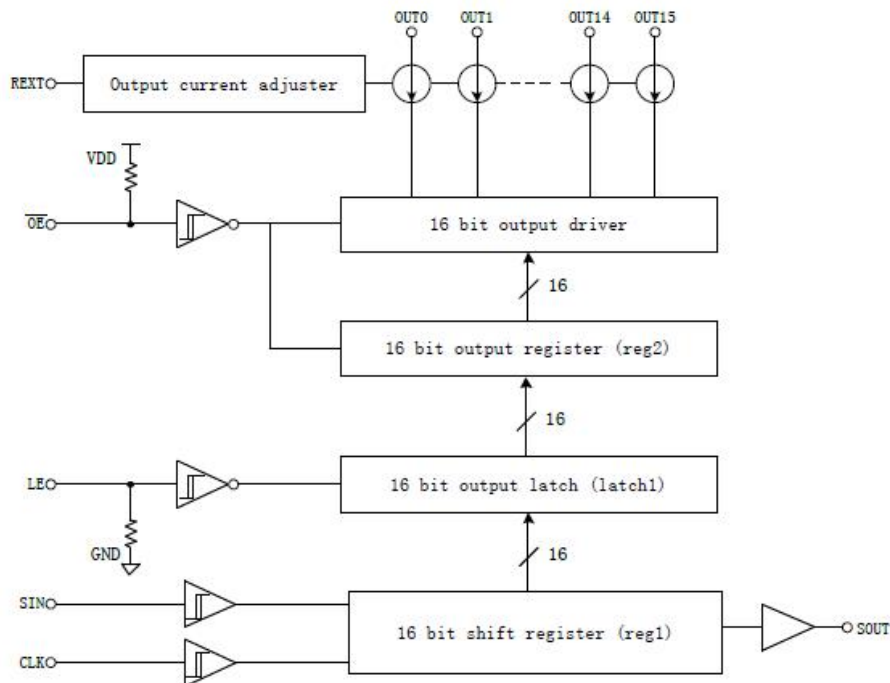
QFN-24

管脚功能描述

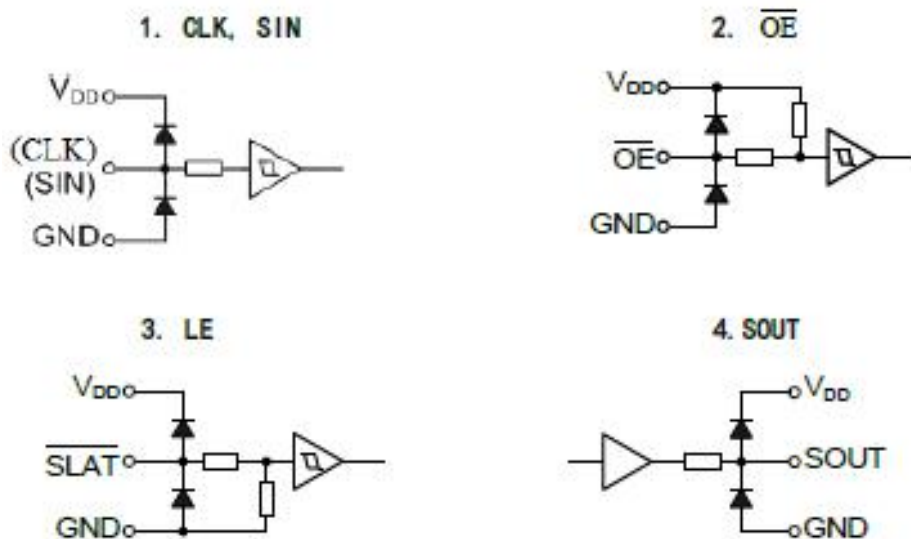
引脚定义	引脚名称
GND	芯片接地引脚
SIN	输入到移位寄存器的串行数据输入端
CLK	时钟信号输入端
LE	数据锁存输入端 3 个 clk 宽度的 LE 高电平时，数据被传入到锁存器中。
OUT0—OUT15	恒电流输出端
OE	输出使能信号输入端，并在下降沿处缓存数据 OE 高电平时，关断 OUT0-OUT15 OE 低电平时，打开 OUT0-OUT15
SDO	串行数据输出端，可接到下一个驱动芯片的 SDI 端
REXT	外接调节电阻的输出端，可调节所有通道的输出电流大小
VDD	3.3V/5V 电源输入端



内部框图



I/O 等效电路



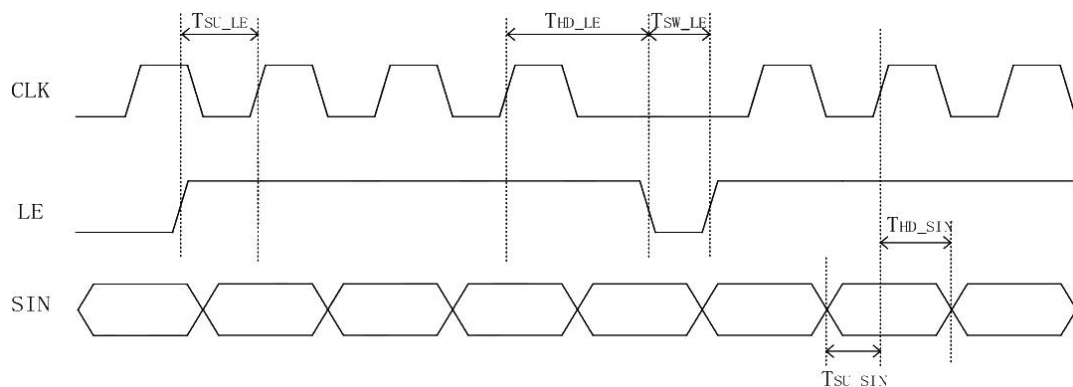


指令定义

芯片包含一个简单的 16bit 移位寄存器，灰度值和配置值都会锁存到移位寄存器里面。通过计数 LE 信号的长度来解析控制命令，不同的 LE 长度表示不同的命令。例如长度为 3 的 LE 信号表示“Data_Latch”命令，用来控制移位寄存器锁存灰度值，将移位寄存器里的 16bit 数据送给输出通道。下表列出了所有命令及其释义。

指令名称	LE	指令描述
RESET_OEN	>1	软复位信号
DATA_LATCH	3	锁存16bit 数据送给输出通道
--	4~10	Reserved
WR_REG1	11	写配置寄存器1
WR_REG2	12	写配置寄存器2

备注：LE 的长度是指当 LE 为高电平时，CLK 的上升沿个数。如下图所示，第一个 LE 信号的长度为 3，亦即该命令为“Data_Latch”命令。



建立保持时间

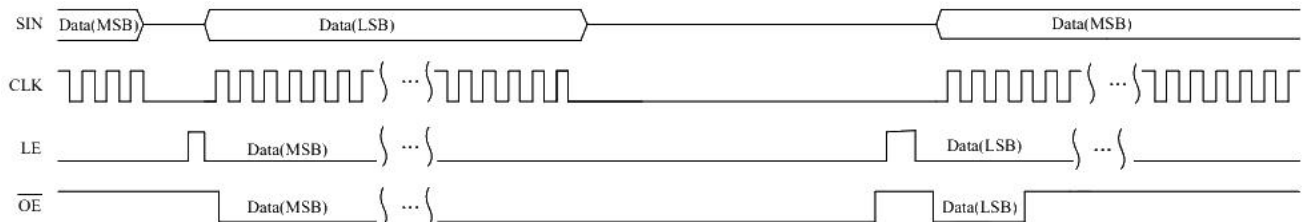
LE 信号和SIN 信号的建立保持时间如下表所示。

信号名称	MIN	备注
T_{SU_LE}	7ns	
T_{HD_LE}	7ns	
T_{SW_LE}	10ns	
T_{SU_SIN}	3ns	
T_{HD_SIN}	3ns	



FM6126B/FM6126Q 提高刷新率的原理

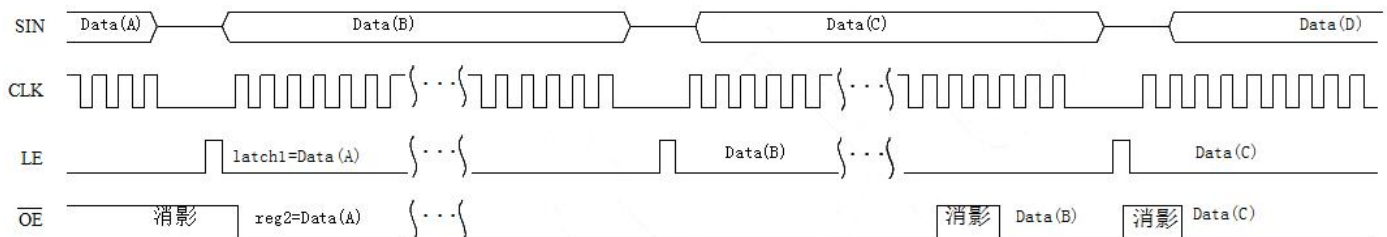
通用恒流源驱动芯片数据传送及数据显示时序图



通用恒流芯片在数据传输及数据显示如上图所示，数据传输及数据显示利用率低的原因：

1. 当显示一个高位数据的时候，数据显示的时间可能会比数据传输的时间大得多，在数据显示多余的时间内不能进行数据传输。
2. 当显示一个低位数据的时候，数据显示的时间可能会比数据传输的时间小得多，在数据传输多余的时间内不能进行数据显示。

FM6126B/FM6126Q 数据传送及数据显示时序图



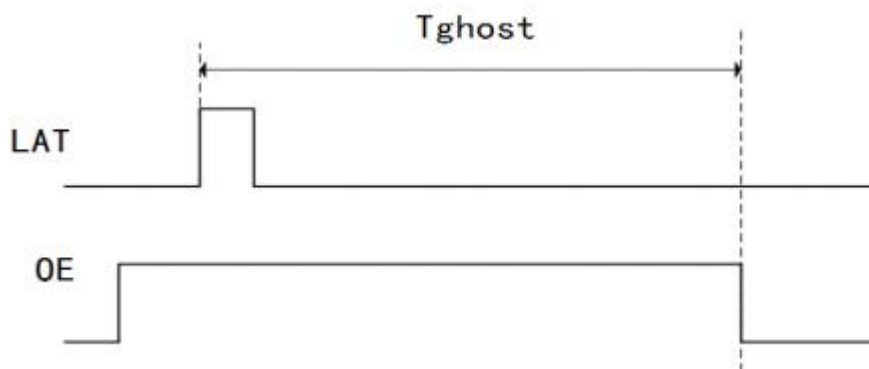
FM6126B/FM6126Q数据传送及数据显示时序见上图所示，data(A)和data(C)为高位数据，data(B)和data(D)高低位数据。将显示数据高低位按时间进行组合，使显示高位数据多余时间可以利用起来进行数据传送，或者说利用传数据的时间来进行高位的显示，将传数据和显示数据完美的配合起来，可以有效的提高显示刷新率，基本步骤如下：

1. 当data(A)传送完成后，在LE上产生一个latch信号，锁存data(A)
2. 完成data(A)锁存后， \overline{OE} 由1 \rightarrow 0，寄存data(A)并显示data(A)
3. 在显示data(A)的同时，对data(B)进行传送
4. data(B)传送完成后，由LE产生latch信号，锁存data(B)，并接着传送data(C)
5. 完成data(A)的显示后，寄存data(B)并显示data(B)
6. 完成data(C)的传送，完成data(B)的显示
7. 寄存data(C)和传送data(D)，(同步骤1)



FM6126B/FM6126Q 消影电路时序

芯片消影时间(T_{ghost})之定义如下图所示, 在 OE 信号为高时, 锁存信号(LAT)上升沿到使能信号(OEN)下降沿 区间为消影时间。



真值表

CLK	LE	OE	SIN	OUT0 ... OUT7 ... OUT15	SOUT
↑	H	L	D_n	$D_n \dots D_{n-7} \dots D_{n-15}$	D_{n-15}
↑	L	L	D_{n+1}	无变化	D_{n-14}
↑	H	L	D_{n+2}	$D_{n+2} \dots D_{n-5} \dots D_{n-13}$	D_{n-13}
↓	×	L	D_{n+3}	$D_{n+2} \dots D_{n-5} \dots D_{n-13}$	D_{n-13}
↓	×	H	D_{n+3}	OFF	D_{n-13}

规格参数

最大工作范围 ($T_a=25^{\circ}\text{C}$)

特性	符号	额定值	单位
电源电压	V_{DD}	0~7	V
输出电流	I_O	38	mA
输入电压	V_{IN}	$-0.4 \sim V_{DD}+0.4$	V
输出耐受电压	V_{OUT}	11	V
时钟频率	F_{CLK}	25	MHz
接地端电流	I_{GND}	+1000	mA
消耗功耗 (印刷 电路板上, 25°C)	DN-type P_D	3.19	W
热阻抗	DN-type $R_{th(j-a)}$	39.15	$^{\circ}\text{C}/\text{W}$
工作温度	T_{opr}	$-40 \sim 85$	$^{\circ}\text{C}$
存储温度	T_{stg}	$-55 \sim 150$	$^{\circ}\text{C}$



深圳市富满电子集团股份有限公司

SHEN ZHEN FINE MADE ELECTRONICS GROUP CO., LTD.

FM6126B/FM6126Q(文件编号: S&CIC1703) 16路双缓存恒流输出 LED 驱动芯片

直流特性 (Ta=-40℃~85℃, 如不另外说明)

特性	测试条件	最小值	典型值	最大值	单位
电源电压	-	3.3	5	5.5	V
ON时的输出电压	OUTn	0.6	-	4	V
高电平逻辑输入电压	-	$0.7 \times V_{DD}$	-	V_{DD}	V
低电平逻辑输入电压	-	GND	-	$0.3 \times V_{DD}$	V
SOUT高电平输出电流	$V_{DD}=5V$	-	-	-1	mA
SOUT低电平输出电流	$V_{DD}=5V$	-	-	1	mA
恒流输出	OUTn	0.5	-	38	mA

开关特性 (Ta=25℃, VDD=5.0V, 如不另外说明)

特性		符号	测试电路	测试条件	最小值	典型值	最大值	单位
传输延迟时间	OE - OUT0	tpLH3	6	LE=H	—	28	31	ns
	OE - OUT1	tpHL3	6	LE=H	—	28	31	
	CLK-SOUT	tpHL2	6	—	—	22	30	
输出端上升时间		tor	6	电压波形 10~90%	—	25	28	ns
输出端下降时间		tof	6	电压波形的90~10%	—	33	37	ns

动态特性 (VDD=4.5~5.5V, Ta=-40℃~85℃, 如不另外说明)

特性	符号	测试电路	测试条件	最小值	典型值	最大值	单位
串行数据传输频率	F _{CLK}	6	-	-	-	30	MHz
时钟脉冲宽度	t _{wCLK}	6	SCK=H或者L	20	-	-	ns
锁存脉冲宽度	t _{wLE}	6	LE=H	20	-	-	ns
使能脉冲宽度	t _{wOE}	6	OE =H或者L, R _{EXT} =890 Ω	40	-	-	ns
保持时间	t _{HOLD1}	6	-	5	-	-	ns
	t _{HOLD2}	6	-	5	-	-	ns
建立时间	t _{SETUP1}	6	-	5	-	-	ns
	t _{SETUP2}	6	-	5	-	-	ns
最大时钟上升时间	t _r	6	-	-	-	500	ns
最大时钟下降时间	t _f	6	-	-	-	500	ns



深圳市富满电子集团股份有限公司

SHEN ZHEN FINE MADE ELECTRONICS GROUP CO., LTD.

FM6126B/FM6126Q(文件编号: S&CIC1703) **16 路双缓存恒流输出 LED 驱动芯片**

电气特性 (VDD=4.5~5.5V, Ta=25℃, 如不另外说明)

特性	符号	测试电路	测试条件	最小值	典型值	最大值	单位
高电平逻辑输出电压	V_{OH}	1	$I_{OH}=-1mA$, SOUT	$V_{DD}-0.4$	—	V_{DD}	V
低电平逻辑输出电压	V_{OL}	1	$I_{OH}=+1mA$, SOUT	—	—	0.4	V
高电平逻辑输入电流	I_{IH}	2	$V_{IN}=V_{DD}$, OE, SIN, CLK	—	—	1	μA
低电平逻辑输入电流	I_{IL}	3	$V_{IN}=GND$, LE, SIN, CLK	—	—	-1	μA
电源电流	I_{DD1}	4	Rext=未接, OUT off	—	4.8	8	mA
	I_{DD2}	4	Rext=1.24K Ω , OUT off	—	7.2	9	mA
	I_{DD3}	4	Rext=620 Ω , OUT off	—	9.2	11	mA
	I_{DD4}	4	Rext=1.24K Ω , OUT on	—	8.7	10	mA
	I_{DD5}	4	Rext=620 Ω , OUT on	—	10.7	12	mA
恒流输出	I_{O1}	5	$V_{DD}=5.0V$, $V_0=1.0V$, R _{EXT} =1.23k Ω	—	15	—	mA
	I_{O2}	5	$V_{DD}=5.0V$, $V_0=1.0V$, R _{EXT} =615 Ω	—	30	—	mA
恒流误差	ΔI_0	5	$V_{DD}=5.0V$, $V_0=1.0V$, R _{EXT} =1.23 k Ω , OUT0~ OUT15	—	± 0.15	± 0.37	mA
恒流电源电压调节	%V _{DD}	5	$V_{DD}=4.5\sim 5.5V$, $V_0=1.0V$, R _{EXT} =1.24 k Ω , OUT0~ OUT15	—	± 0.2	—	%/V
恒流输出电压调节	%V _{OUT}	5	$V_{DD}=5.0V$, $V_0=1.0\sim 3.0V$, R _{EXT} =1.24 k Ω , OUT0~ OUT15	—	± 0.1	—	%/V
上拉电阻	R _{UP}	3	\overline{OE}	200	300	500	k Ω
下拉电阻	R _{DOWN}	2	LE	200	300	500	k Ω



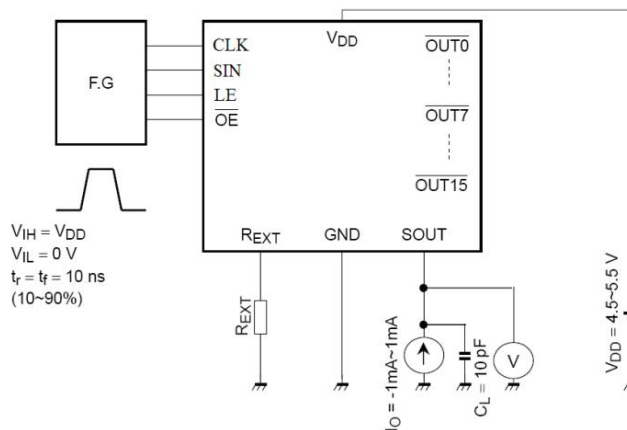
深圳市富满电子集团股份有限公司

SHEN ZHEN FINE MADE ELECTRONICS GROUP CO., LTD.

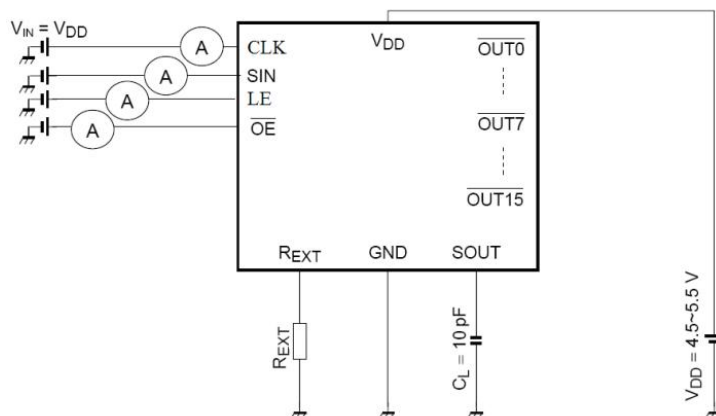
FM6126B/FM6126Q(文件编号: S&CIC1703) 16路双缓存恒流输出 LED 驱动芯片

测试电路

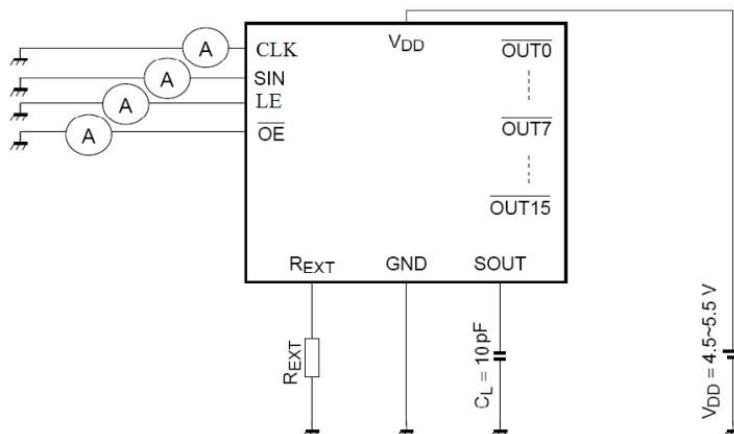
测试电路1: 高电平逻辑输入电压/低电平逻辑输入电压



测试电路2: 高电平逻辑输入电流/下拉电阻



测试电路3: 低电平逻辑输入电流/上拉电阻



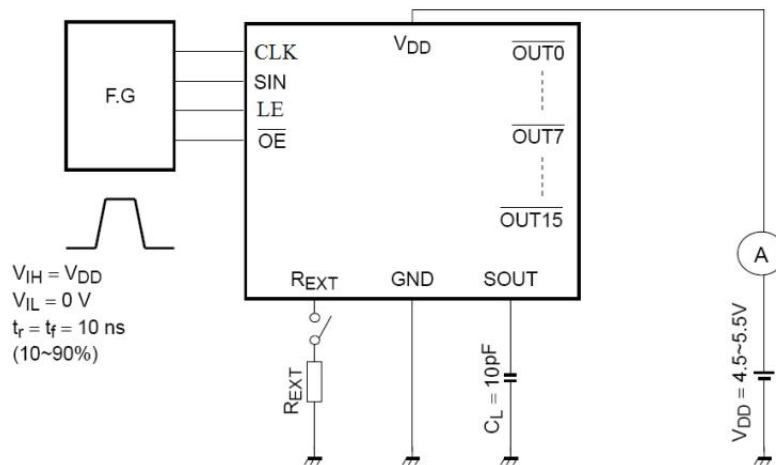


深圳市富满电子集团股份有限公司

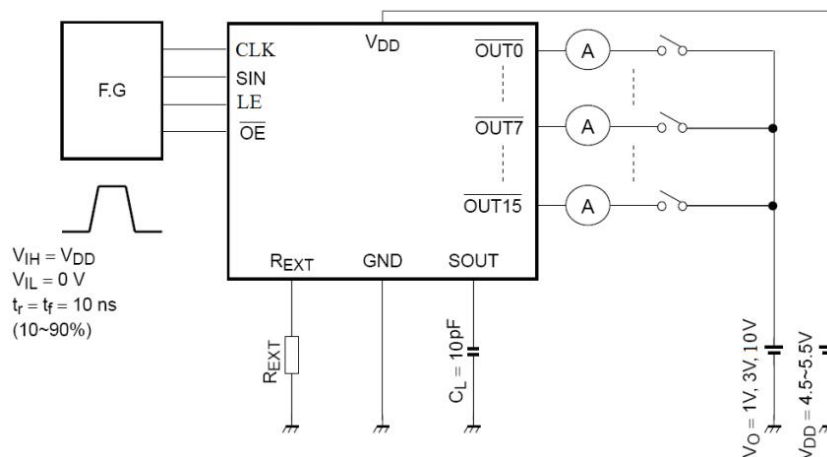
SHEN ZHEN FINE MADE ELECTRONICS GROUP CO., LTD.

FM6126B/FM6126Q (文件编号: S&CIC1703) 16 路双缓存恒流输出 LED 驱动芯片

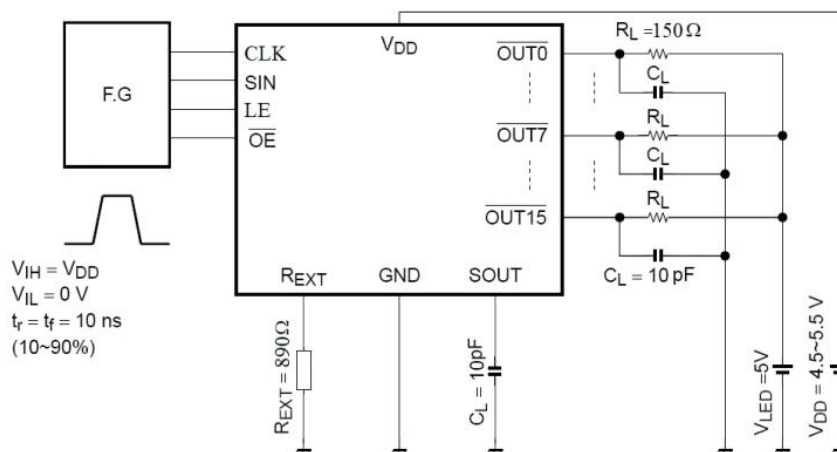
测试电路 4: 电源电流



测试电路 5: 恒流输出/输出 OFF 漏电流/恒流误差 恒流电源电压调节/恒流输出电压调



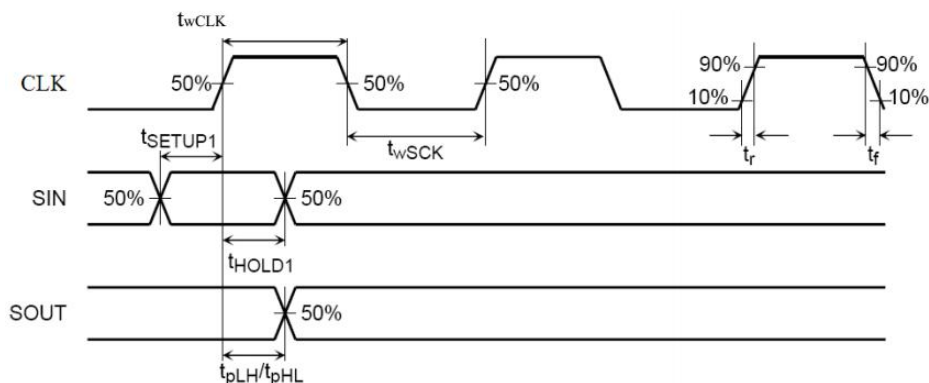
测试电路 6: 开关特性



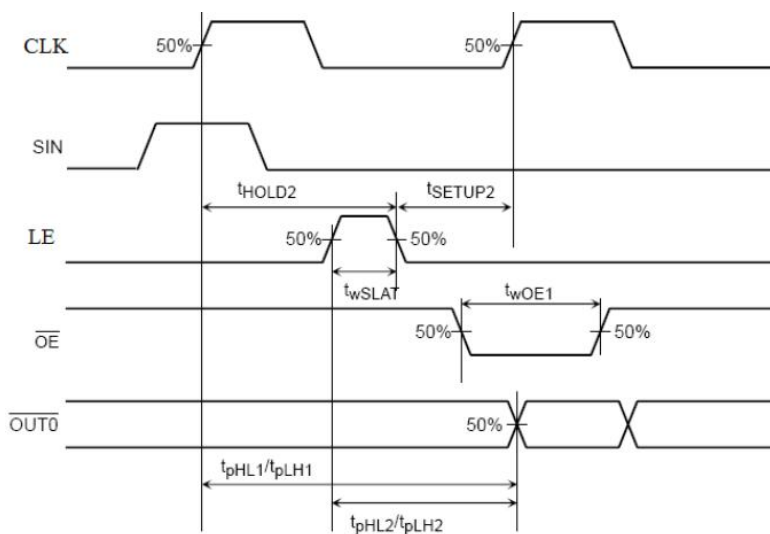


时序波形

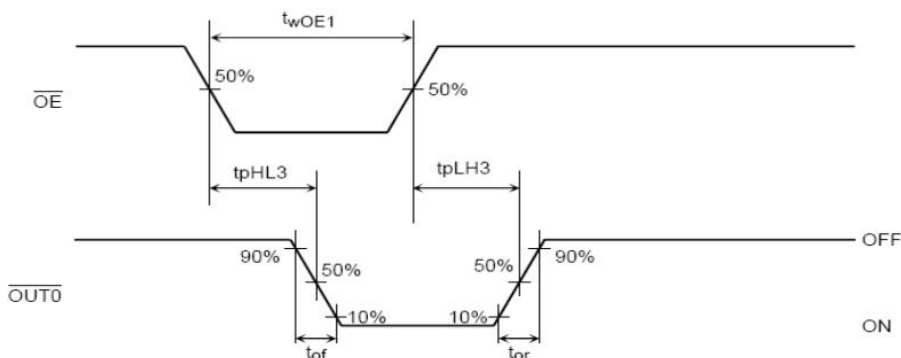
1. CLK, SIN, SOUT



2. CLK, SIN, LE, OE, OUT0



3. OUT0

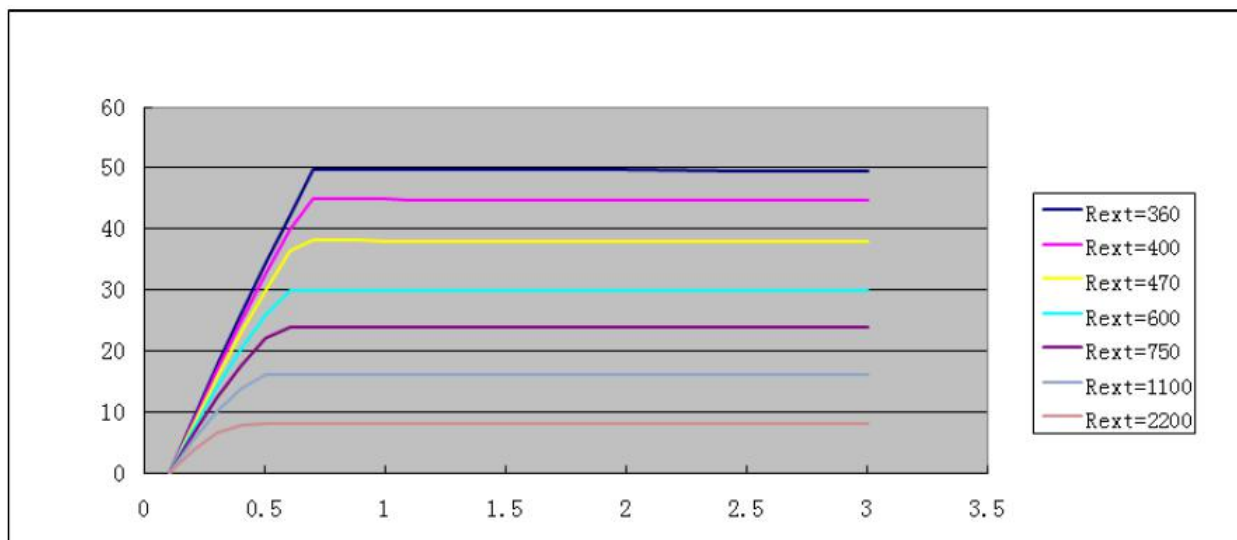




应用信息

FM6126B/FM6126Q 采用了精确电流驱动控制技术，同一芯片的不同通道间，不同芯片之间的电流差异极小。

- 1) 通道间电流差异 $<\pm 2\%$ ，芯片间的电流差异 $<\pm 3.0\%$ 。
- 2) 具有不受负载端电压影响的电流输出特性，如下图所示。输出电流将不随 LED 顺向电压 V_F 的变化而变化。

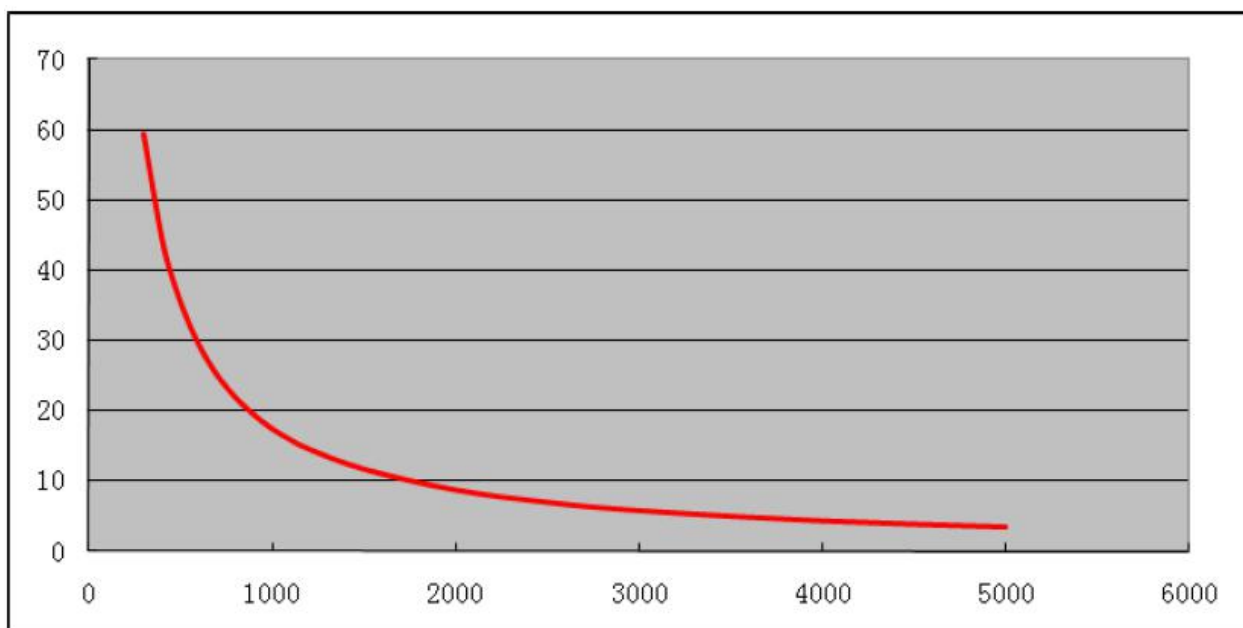


调节输出电流

FM6126B/FM6126Q 通过外接电阻 R_{ext} 来调节输出电流 (I_{out})，计算公式为：

$$V_{R-EXT}=1.23V;$$

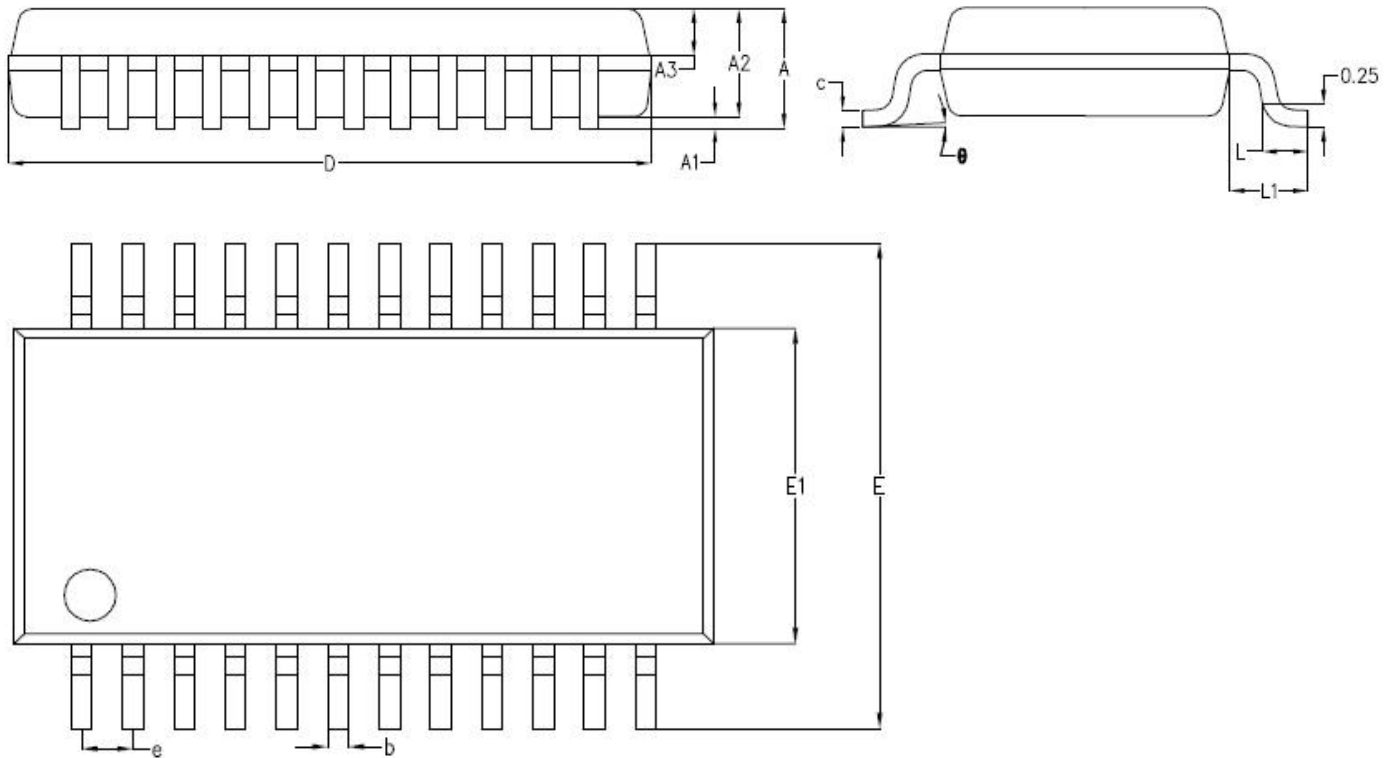
$$I_{out}=(V_{R-EXT}/R_{ext})*15$$





封装信息

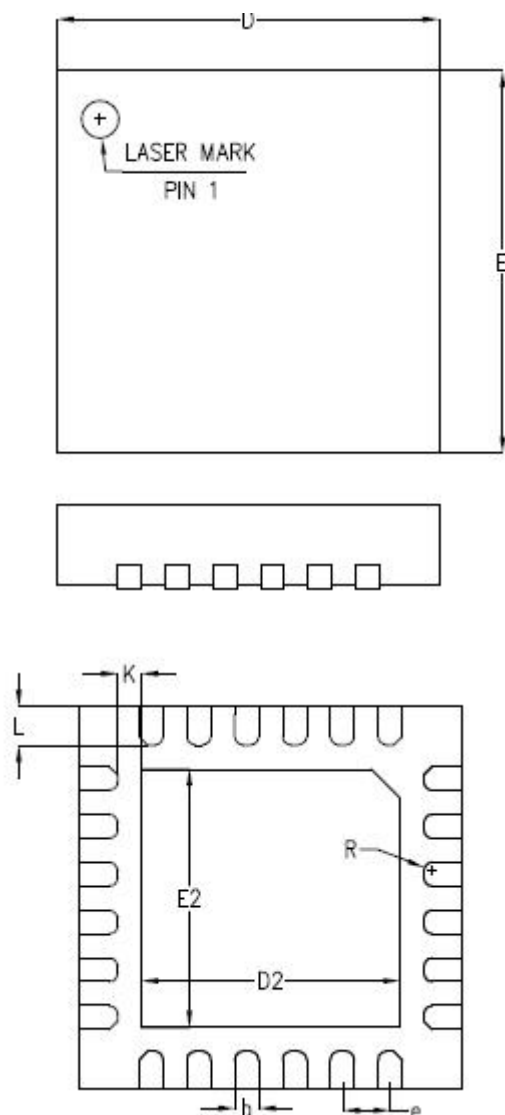
➤ SSOP-24 (e=0.635)



符号	毫米		
	最小值	典型值	最大值
A	—	1.60	1.65
A1	—	0.15	0.20
A2	1.40	1.45	1.50
A3	0.60	0.65	0.70
b	0.22	0.25	0.30
c	0.17	0.22	0.25
D	8.55	8.65	8.75
E	5.90	6.00	6.10
E1	3.80	3.90	4.00
e	0.635BSC		
L	0.57	0.60	0.65
L1	1.05BSC		
θ	0°	3°	6°



➤ QFN-24-4×4 (0.5mm)



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	0.83	0.85	0.87
A1	0	0.02	0.05
A2	-		
A3	0.20REF		
b	0.18	0.25	0.30
D	3.90	4.00	4.10
D2	2.65	2.70	2.75
E	3.90	4.00	4.10
E2	2.65	2.70	2.75
e	0.40	0.50	0.60
K	0.25REF		
L	0.35	0.40	0.45
L1	-	-	-
R	0.09	-	-