

Lab 4: Finite State Machines

Group 3 : 109060013 張芯瑜 109062328 吳邦寧

Design Explanation

1. Content-addressable memory

(1) 設計說明：

利用 register 創造一個可存放 16 個 8 bit 數字的空間 CAM。

當 $ren = 1$ 時，我們由存放位置序號較大的，也就是 $CAM[4'b1111]$ 開始找起，整個運算利用 if else 判斷。若有存放的數字與 din 相同，則將下一個 clock 的 $dout$ 設為該數字存放位置，且 hit 設為 1。若有兩位置皆存放與 din 相同的值，會因為先後順序而選擇位置序號較大的作為輸出。當跑完整個 CAM 仍然沒找到與 din 相同的值時，則輸出 $dout = 0$ 和 $hit = 0$ 。

當 $ren = 0$ 且 $wen = 1$ 時，將 din 值在下一個 clock 時存入 CAM 的第 $addr$ 個位置。

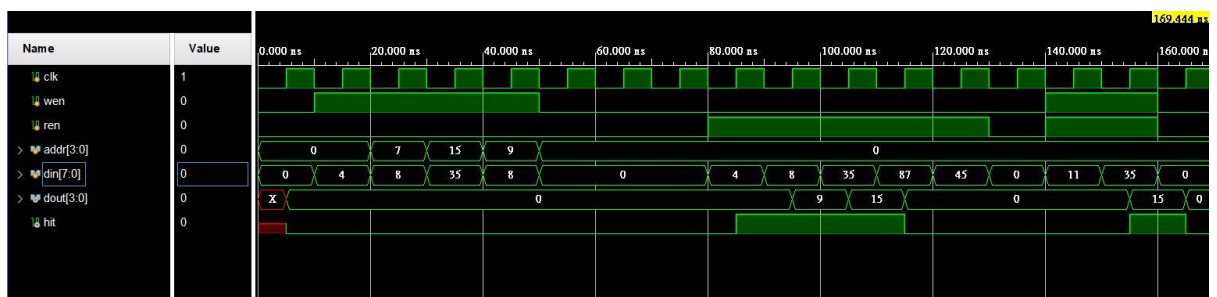
當 $ren = 0$ 且 $wen = 0$ ，則輸出 $dout = 0$ 和 $hit = 0$ 。

(2) 驗證：

測試資料 #1

測試以下情況：

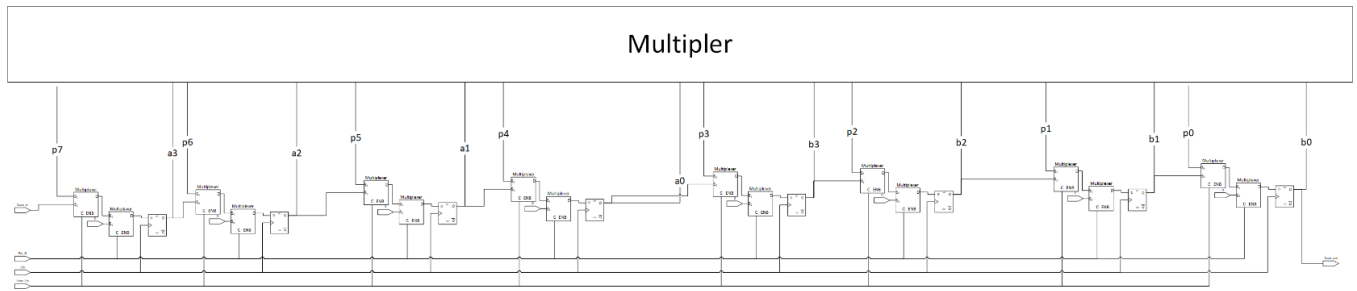
- $ren = 1$ 且 $wen = 1$ ，不會寫資料，只會進行讀取。
- $ren = 1$ 且 $wen = 0$ ，讀取資料，且讀不到時將輸出歸零。
- $ren = 0$ 且 $wen = 1$ ，將資料寫入正確位置。
- $ren = 0$ 且 $wen = 0$ ，不進行任何動作，並將輸出歸零。



2. Scan Chain Design

(1) 設計說明：

首先，跟著規格設計 Scan DFF。



接下來，利用內建的乘法運算子實作乘法器，再將資料打回 Scan DFF。

```

wire [7:0] p;
wire [3:0] a, b;
assign p = a * b;
assign scan_out = b[0];

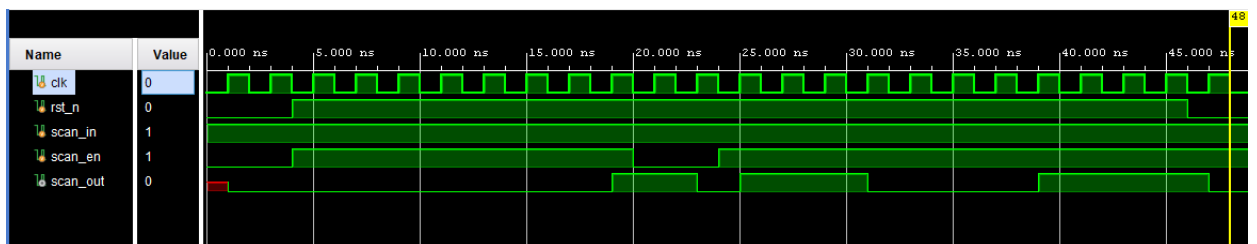
```

利用上述兩個設計，即可完成題目所需之要求。

(2) 驗證：

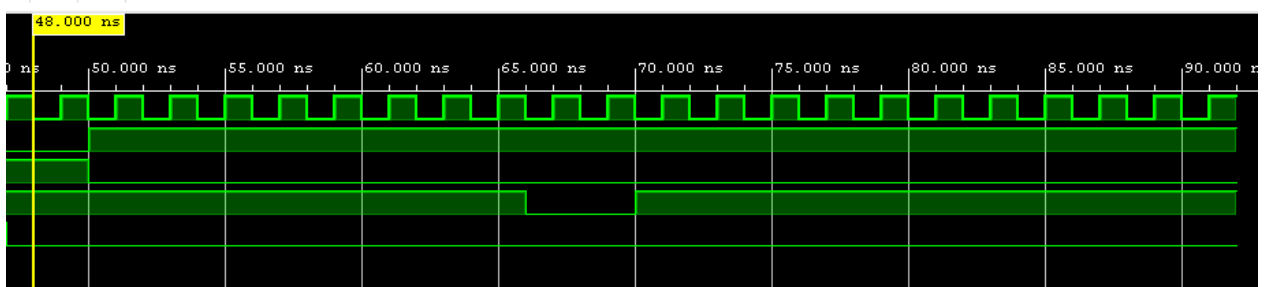
測試資料 #1

讓所有輸入都是高電位。



測試資料 #2

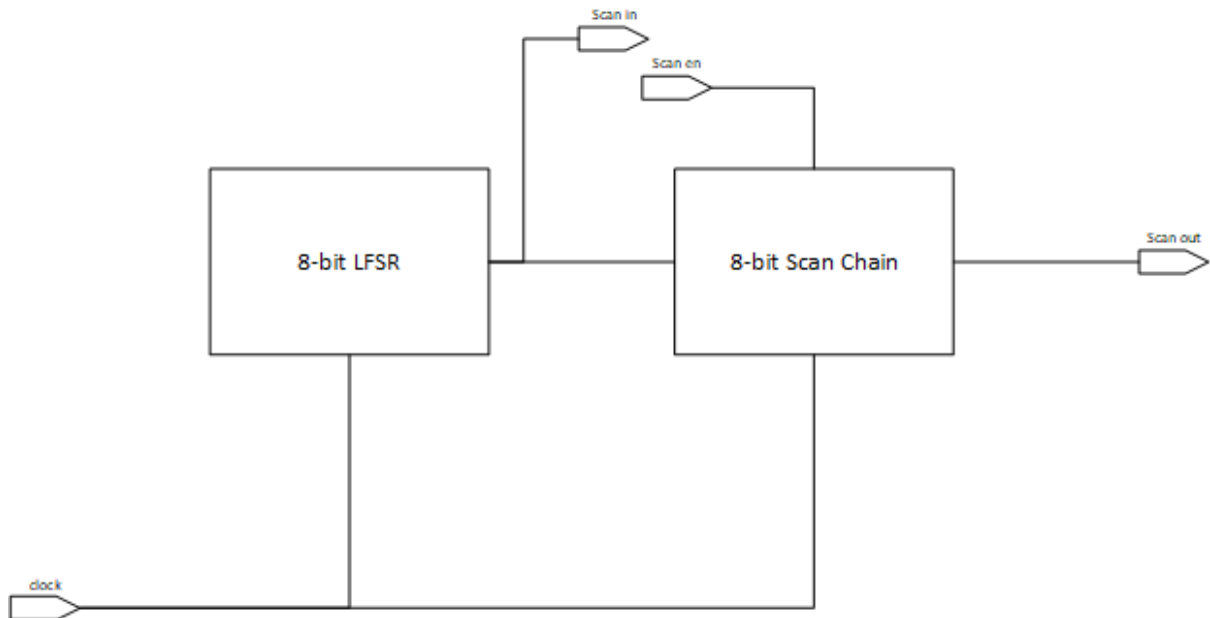
讓所有輸入都是低電位。



3. Built In Self Test

(1) 設計說明：

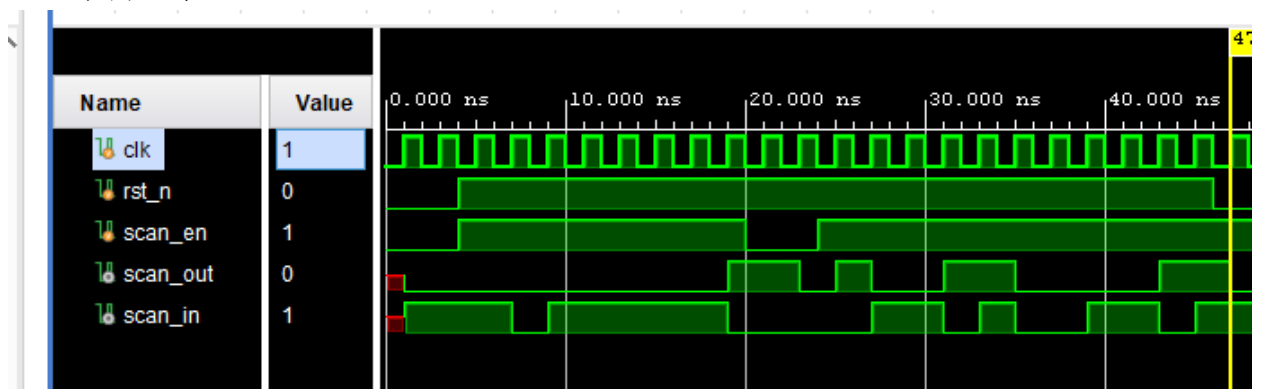
跟著規格設計 BIST 即可。



(2) 驗證：

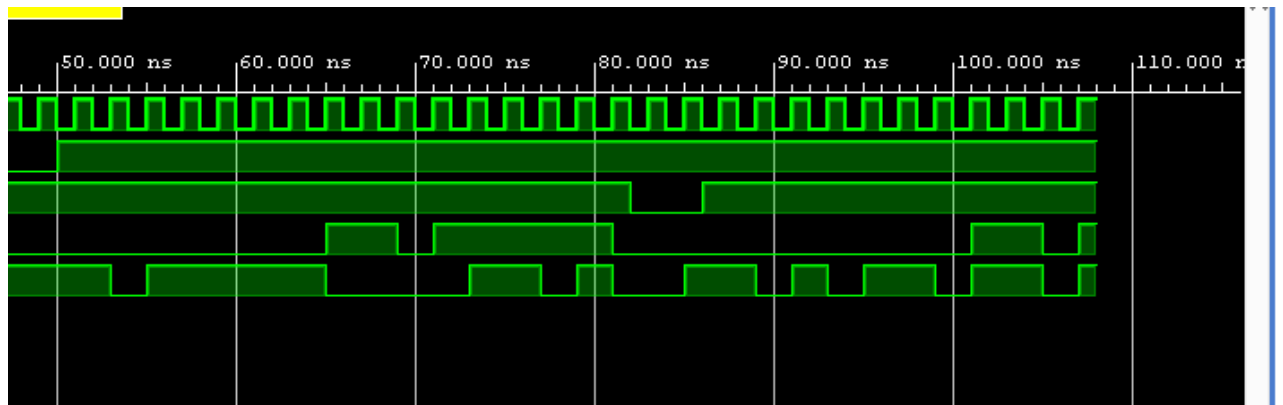
測試資料 #1

讓輸入等 8 個 clocks



測試資料 #2

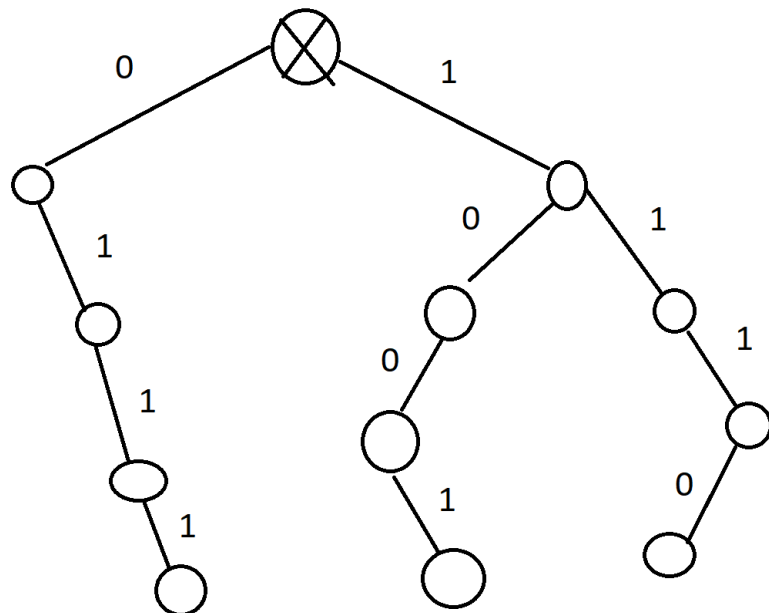
讓輸入等 16 個 clocks



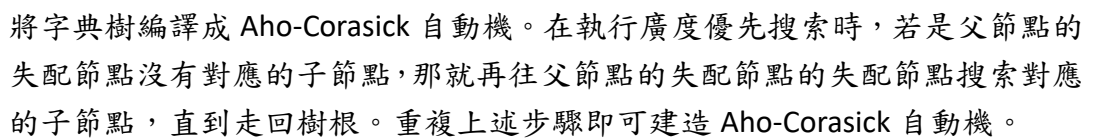
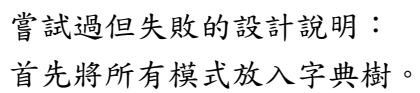
4. Mealy Machine Pattern Detector


(1) 設計說明：

首先，將所有模式放入字典樹內。



接下來，增加節點，各自代表無法匹配的狀態。紅色的邊代表找到匹配，黑色的邊代表沒有找到匹配。





楊智明
2 天前

4 樓

"Re-detect the sequence **every four bits**"

 0 | +1

>> 引用




黃恩明
2 天前

5 樓


吳邦寧 (3 樓)
助教你好，為什麼 1110 沒有輸出匹配到，如圖所示 [圖片]

所以你文字都沒在看完的嗎？


吳邦寧
1 小時前

助教你好，為什麼 1110 沒有輸出匹配到，如圖所示



Verilog Advanced Question 4

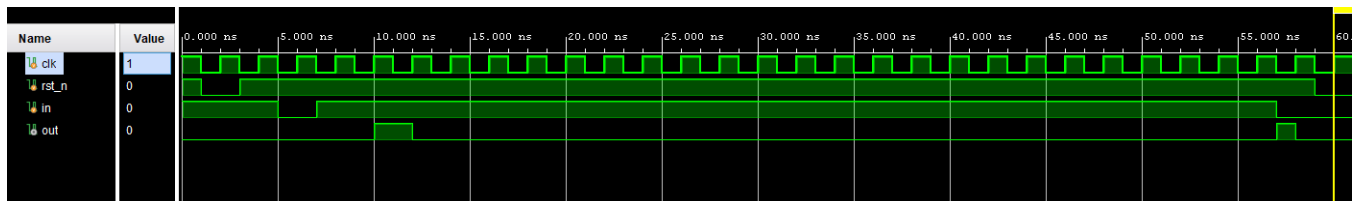
- Mealy machine sequence detector
 - 1-bit input **In** and 1-bit output **Dec**
 - When the four bit sequence is **0111**, **1001** or **1110**, **Dec** is set to 1
 - Re-detect the sequence **every four bits**
 - Please draw your state diagram in your report

Complete the complete state diagram in your report

(2) 驗證：

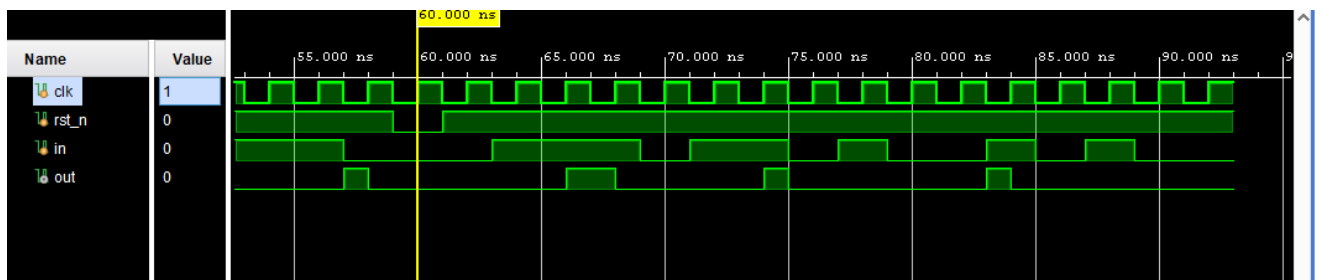
測試資料 #1

先讓資料都是高電位，時不時把電位拉下來。



測試資料 #2

同助教測試資料。



Contribution

1. Lawrence Wu

第二、三以及五題之實作以及報告撰寫。

2. Ariel Chang

第一題實作及報告撰寫。

What have we learned?

1. 沒有測試過的程式碼不要用。
2. 不要一學期選五主科+三個社團。
3. 多去看討論區！！
4. 小畫家不失為一種繪圖工具。
5. 在繳交功課前，應至 CAD 伺服器確認正確性。