



Universidad
de Huelva

Fundamentos de Computadores

1º Curso del Grado en Ingeniería Informática

Práctica 6

Diseño de una unidad lógica y aritmética sencilla

Curso 2020/2021

Objetivos

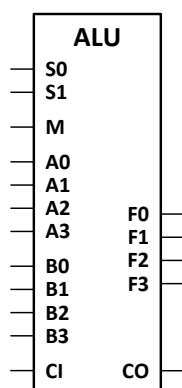
- Diseño de circuitos aritméticos.
- Modelado y test de circuitos en VHDL.

Material disponible

- PC con el paquete de software Xilinx ISE WebPACK instalado.

Especificaciones

Se desea diseñar una unidad lógica y aritmética (**ALU**) de 4 bits que se corresponda con el siguiente símbolo lógico.



Dicha ALU permitirá realizar cuatro operaciones lógicas (**M = 0**) y cuatro operaciones aritméticas (**M = 1**). En las operaciones lógicas el acarreo de entrada no influirá, mientras que el acarreo de salida adoptará en todo momento el valor "0".

Las operaciones a realizar por la ALU se especifican en la siguiente tabla:

Selección de operación	Salida de la ALU
M S1 S0	CO F3 F2 F1 F0
0 0 0	A NOR B
0 0 1	A AND B
0 1 0	A XNOR B
0 1 1	NOT B
1 0 0	A MENOS B MENOS CI
1 0 1	A MAS 1
1 1 0	A MAS B MAS CI
1 1 1	A XOR B MENOS 1

Proceso operativo

1. Modelar la ALU en VHDL, definiendo las combinaciones **S**, **A**, **B** y **F** como vectores, y las señales **M**, **CI** y **CO** como líneas simples.
2. Simular el circuito y verificar su correcto funcionamiento. Para ello, se aplicará a **M S1 S0** todas las combinaciones posibles, y para cada una de estas combinaciones se mantendrá la entrada **CI** a "0" durante la mitad del tiempo y a "1" durante la otra mitad.