



## ۱- گیت وارونگر

الف) لی اوت یک گیت وارونگر را رسم کنید. این گیت یک وارونگر با سایز ۴ برابر خودش را درایو می کند با ابعاد زیر در نرم افزار microwind در تکنولوژی 180nm رسم کنید. طبقه دوم نقش بار و فن اوت را دارد و W/L ترانزیستور های آن 4 برابر W/L طبقه اول است. با استفاده از الگوی line of diffusion لی اوت وارونگر را بسیار دقیق و منظم با رعایت قواعد طراحی رسم نمایید. اتصال بدنه و n-well را به ترتیب به زمین و Vdd برقرار نمایید.

ابعاد طبقه اول:

NMOS: W/L=1.0  $\mu$ m/200nm

PMOS: W/L=2.0  $\mu$ m /200nm

ب) قواعد طراحی را کنترل نمایید و از لی اوت و گزارش نبود خطا عکس بگیرید.

ت) مشخصه انتقالی وارونگر اول را رسم کنید و مقادیر حاشیه نویز بالا و پایین و VM را بدست آورید.

ث) رفتار حالت گذرا را با ورودی پالسی با پریود ۲ نانوثانیه و عرض پالس ۵۰٪ شبیه سازی کنید و برای گره میانی و گروه خروجی مشخصه رسم شود.

tr=tf=20 ps برای سیگنال ورودی باشد. مقادیر  $t_{PHL}$ ,  $t_{PLH}$  و تاخیر انتشار متوسط (میانگین  $t_{PHL}$ ,  $t_{PLH}$ ) را برای وارونگر اول استخراج کنید.



۲- فرض کنید دو وارونگر داریم که اولی دارای ابعاد زیر است

NMOS:  $W/L=4.0\ \mu\text{m}/400\text{nm}$

PMOS:  $W/L=4.0\ \mu\text{m}/400\text{nm}$

وارونگر دوم PMOS مشابه اولی ولی در مسیر پایینکش دو ترانزیستور NMOS با هم سری شده اند و  $W$  آنها نصف NMOS اول می باشد.

NMOS:  $W/L=4.0\ \mu\text{m}/200\text{nm}$

مشخصه انتقالی دو وارونگر را با هم مقایسه کنید. آیا می توانیم با تقریب بگوییم که رفتار دو ترانزیستور سری با گیت مشترک معادل یک ترانزیستور با طول کانال دو برابر است.

۳- با استفاده از فایل مدل کتابخانه ۱۸۰ نانومتر و استفاده از نرم افزار spectre یا hspice

یک وارونگر که کد آن داده شده است را شبیه سازی نمایید و پارامترهای تاخیر و توانهای استاتیک و دینامیک آنرا استخراج نمایید.

حال در قسمت دوم با سری کردن ۱۵ وارونگر یک اسیلاتور حلقوی طراحی کنید و فرکانس نوسان و نیز توان مصرفی آنرا اندازه گیری نمایید. توجه کنید که برای شروع یه کار اسیلاتور باید از یک شرط اولیه برای تحلیل حالت گذرا استفاده نمایید.